

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE
SCIENTIFIQUE

Université de Mohamed El-Bachir El-Ibrahimi - Bordj Bou Arreridj

Faculté des Sciences et de la technologie

Département d'Electronique

Mémoire

Présenté pour obtenir
LE DIPLOME DE MASTER
FILIERE : ELECTRONIQUE



Spécialité : Microélectronique

Par

LAIB Abdelmounaim

KIHAL Fouad

Intitulé

*Conception d'un amplificateur faible bruit (LNA) a base du transistor
GaN HEMT sous ADS (Advanced Design System)*

Evalué le :

Par la commission d'évaluation composée de* :

<i>Nom & Prénom</i>	<i>Grade</i>	<i>Qualité</i>	<i>Etablissement</i>
<i>M.</i>	<i>...</i>	<i>Président</i>	<i>Univ-BBA</i>
<i>M.</i>	<i>...</i>	<i>Examineur</i>	<i>Univ-BBA</i>
<i>Dr. MESSAI Zitouni</i>	<i>MCA</i>	<i>Encadreur</i>	<i>Univ-BBA</i>
<i>Dr. TOUATI Zine-eddine</i>	<i>...</i>	<i>Co- Encadrant</i>	<i>Univ-BBA</i>

Année Universitaire 2020/2021

* Conformément à :

- L'arrêté n°055 du 21 janvier 2021 Fixant dispositions exceptionnelles autorisées en matière d'organisation et gestion pédagogique, de l'évaluation et de la progression des étudiants, durant la période COVID-19 au titre de l'année universitaire 2020-2021 ;
- Procès-verbal de la réunion de l'équipe du domaine des Sciences et Technologies du mois de Mai 2021.

Remerciement

*Ce travail est réalisé au laboratoires du département
d'Electronique du Université EL-BACHIR EL-
IBRAHIMI BBA.*

*Au terme de ce mémoire, nous tenons à exprimer nos
remerciements au bon "DIEU" qui nous a donné la
force et le courage pour mener à bien ce modeste
travail.*

*Que nos sincères remerciements et notre profonde
gratitude aillent à notre encadreur Dr. MESAI.Z et
notre co-encadreur Dr. TOUATI zine-eddine pour
nous avoir aidé et proposé ce sujet, et pour ses
conseils, sa bonne humeur, son aide quotidienne pour
faire avancer notre travail.*

*Nous adressons nos respectueux remerciements aux
membres du jury qui ont accepté de juger notre
travail.*

Dédicaces

Je dédie mon modeste travail

A mes très chers parents, source de vie, d'amour et d'affection.

*A mes chers frères, sœurs, belle sœurs et leurs enfants, source de joie et de
bonheur.*

A mes tantes, mes oncles et tous mes cousins.

A ma fiancé source d'espoir et de motivation.

A tous mes amis et mes collègues de la promotion sans exception.

LAIB Abdelmounaim

Dédicaces

C'est avec grand plaisir que je dédie ce travail à :

*Ma chère maman qui a été pour moi une inspiration et une volonté l'exemple de
ma vie, mon cher père et ma chère mère pour leur sacrifice et leurs
encouragements tout au long de mes études*

Mes sœurs

*A toute ma famille élargie, mes oncles et tantes, à tous ceux qui m'ont aidé de
près ou de loin*

*A tous mes amis sans exception ; A tous mes collègues de M2
Microélectroniques*

*Toutes les personnes chères à mon cœur,
Celles dont les noms ne figurent pas sur cette liste.*

Fouad KIHHEL

Résumé

Les applications qu'englobe le domaine des radiofréquences, reposent sur une chaîne de transmission émetteur-récepteur. L'amplificateur à faible bruit LNA constitue l'amplificateur de tête dans une chaîne de réception. Le but de ce travail est d'étudier un amplificateur à LNA à base de transistor HEMT pour des applications en hyperfréquences. Un transistor HEMT, à base de matériaux GaN, AlGaN avec une longueur de grille de 50 nm a été utilisé. Les paramètres du modèle équivalent petit signal ont été extraits et implémentés dans deux circuits amplificateurs : un LNA mono-étage à source commune et un LNA double-étage à source commune. La simulation de ces circuits a montré une stabilité inconditionnelle sur la bande de fréquences (2.4-5.2 GHz). Le LNA mono-étage a exhibé un gain maximum de 12.7dB avec un facteur de bruit de 0.91dB et une linéarité jusqu'à une puissance en sortie de 5.45dBm. Tandis que pour le LNA double-étage, un gain maximum de 23.3dB a été obtenu avec un facteur de bruit de 1.2dB et une linéarité jusqu'à une puissance en sortie de 15dBm.

Abstract

The applications covered by the Radiofrequencies range, are based on a transceiver's transmission channel. The low noise amplifier LNA constitutes the head amplifier in a reception chain. The aim of this work is to study a low noise amplifier based HEMT transistor for high frequencies applications. The transistor used in this work, is a 50nm gate length HEMT based on GaN, AlGaIn materials. The parameters of the small signal equivalent circuit were extracted and introduced in two LNAs with different topologies: common-source single stage LNA and a common-source double stage LNA. Both LNAs exhibited an unconditional stability for the frequency range of (2.4-5.2 GHz). A maximum gain of 12.7dB was obtained for the single stage LNA with a noise figure of 0.91dB and an output compression point of 5.45dBm. While the double stage LNA showed a maximum gain of 23.3dB with a noise figure of 1.2dB and an output compression point of 15dBm.

ان التطبيقات التي تشمل الموجات ذات التردد العالي تعتمد على سلسلة متكونة من جهاز إرسال وجهاز استقبال. يعتبر المضخم خافض الضجيج (LNA) أول عنصر أساسي في سلسلة الاستقبال. الهدف من هذا العمل هو دراسة مضخم خافض الضجيج (LNA) باستعمال مقحل (HEMT) الذي يعتمد على أشباه النواقل (GaAs/InAlAs) ذات بوابة ممتد على طول (nm50). بعد استخراج عناصر النموذج المكافئ، تم صميم مضخمين خافضين للضجيج ذات طوبولوجيا مختلفة على نطاق (2.5-4.2) جيجا هيرتز: الدارة الأولى عبارة عن منبع مشترك أعطى كسب أعظمي قيمته 12.7 ديسبل مع معامل ضجيج قيمته 0.91 ديسبل و نقطة إعتراض المدخل 5.45 dBm، أما الدارة الثانية فهي عبارة عن منبعين مشتركين على التسلسل أعطت كسب أعظمي قيمته 23.3 ديسبل مع عامل ضجيج قيمته 2.1 ديسبل و نقطة إعتراض المدخل 15 dBm.

Table des matières

Table des matières :

ملخص	I
Résumé	II
Abstract.....	III
Table des matières.....	V
Liste des Figures.....	XV
Liste des tableaux	XVII
Introduction générale.....	2

Chapitre I : Généralités sur les semiconducteurs III-N et le transistor HEMT

I.1. Introduction	5
I.2. Propriétés du nitrure de gallium	5
I.2.1. Propriétés structurales	5
I.2.1.1. La structure blende de zinc.....	5
I.2.1.2. La structure wurzite	6
I.2.2. Propriétés électroniques.....	8
I.2.3. Propriétés électriques.....	8
I.2.3.1. La polarisation spontanée.....	8
I.2.3.2. La polarisation piézoélectrique.....	9
I.3. Impact de la polarisation sur l'heterostructure AlGaN/GaN	10
I.3.1. La polarisation spontanée et piézoélectrique	10
I.3.2. Formation et expression du 2-DEG.....	11
I.4. Les défauts dans le GaN	12
I.4.1. Avantage du GaN cubique	13
I.5. Présentation du MOS-HEMT en GaN.....	13
I.5.1. Description des couches	13
I.6. Caractéristiques électriques.....	14
I.6.1. Le courant drain-source	14
I.6.2. La transconductance	15
I.6.2.1. La conductance de sortie	15
I.6.3. La capacité grille- source.....	16

I.6.4. La capacité grille-drain	16
I.6.5. La capacité entre le drain et la source	16
I.6.6. Les résistances R_i et R_{gd}	16
I.6.7. Les résistances d'accès R_d et R_s	17
I.6.8. Le schéma équivalent petit signal	17
I.7. Conclusion	17

Chapitre II : Les amplificateurs à faible bruit LNA

II.1. Introduction	20
II.2. Méthode de conception	20
II.2.1. Influence de la topologie et de la technologie du transistor	20
II.2.2. Choix du point de polarisation d'un transistor en HF	21
II.2.3. Stabilité	22
II.3. Les performances des amplificateurs RF	22
II.3.1. Gain	23
II.3.2. Le facteur de bruit	23
II.3.3. La linéarité des amplificateurs	23
II.4. Différentes architectures des amplificateurs LNAs	24
II.4.1. Le montage en source commune	24
II.4.2. Le montage en grille commune	25
II.4.3. Le montage en drain commun	25
II.4.4. Le montage Cascode	26
II.4.5. Amplificateur différentiel	27
II.5. Conclusion	28

Chapitre III : Simulation des amplificateurs à faible bruit LNA

III.1. Introduction	30
III.2. Extraction des paramètres linéaires du transistor HEMT GAN CGH35030F	30
III.2.1. Schéma équivalent petits signaux	30
III.2.2. Eléments extrinsèques :	31
III.2.3. Eléments intrinsèques :	32
III.3. Conception des LNAs	33
III.3.1. Implémentation du modèle linéaire du transistor HEMT	33

III.3.2. Bande de fréquences	34
III.3.3. Circuit de polarisation	35
III.3.4. Adaptation d'impédance.....	36
III.4. Simulation d'amplificateurs faible bruit	37
III.4.1. MMIC LNA mono-étage.....	37
III.4.2. MMIC LNA double-étage	38
III.4.3. Résultats et interprétation de la simulation des LNAs	40
III.4.3.1. Performances du LNA mono-étage	40
III.4.3.2. Performances du LNA double-étage.....	42
III.5. Conclusion	43
Conclusion Générale	47
Références bibliographiques.....	47

Liste des figures :

Figure I.1.	Structure cristalline blende de zinc du GaN [2].....	6
Figure I.2.	Structure cristalline hexagonale du GaN [2]	6
Figure I.3.	Schéma de la structure wurzite à face Ga et à face N [2].....	7
Figure I.4.	L'hétérostructure AlGaIn/GaN.....	10
Figure I.5.	Sens des polarisations pour les faces Ga et N des HEMTs AlGaIn/GaN Relaxé et sous contrainte. [7]	11
Figure I.6.	Schéma de la structure AlGaIn/GaN	12
Figure I.7.	Schéma équivalent petit signal des transistors à effet de champ y compris le HEMT [10].....	17
Figure II.1.	Méthode de conception d'un amplificateur LNA.	21
Figure II.2.	Circuit de polarisation d'un transistor en HF.	22
Figure II.3.	Réseau à deux ports présenté avec les coefficients de réflexion.	23
Figure II.4.	Montage source commune.....	25
Figure II.5.	Montage en grille commune.	25
Figure II.6.	Montage drain commun (source suivieuse).....	26
Figure II.7.	Schéma de principe du montage Cascode	26
Figure II.8.	Montage différentiel classique.....	27
Figure III.1.	Schéma équivalent en régime linéaire d'un transistor HEMT.	31
Figure III.2.	Schéma équivalent petit signal SSEC d'un HEMT GaN CGH35030F sous ADS.....	31
Figure III.3.	Paramètres S du transistor HEMT GaN CGH35030F	32
Figure III.4.	Schéma bloc représentant la méthode de conception du LNA	33
Figure III.5.	Importation du modèle petit-signal du transistor HEMT GaN CGH35030F sous ADS.....	34
Figure III.6.	Circuits de polarisation : (a) Résistif ; (b) Inductif ; (c) Autopolarisation	35
Figure III.7.	Représentation générale d'amplificateur mono-étage et double-étage	36
Figure III.8.	Diagramme du LNA mono-étage	38
Figure III.9.	Diagramme de MMIC LNA double étage à base de HEMTs	39
Figure III.10.	LNA mono-étage: Gain S_{21} et coefficients de réflexions S_{11} , S_{22}	40
Figure III.11.	LNA mono-étage: Facteur de bruit et stabilité	41
Figure III.12.	LNA mono-étage : Point de compression à 1 dB	41

Figure III.13.	LNA double-étage Gain et coefficients de réflexion	42
Figure III.14.	LNA double-étage: Facteur de bruit et stabilité.....	42
Figure III.15.	LNA double-étage: Point de compression à 1dB.....	42

Liste des tableaux :

Tableau I.1.	Relevé des valeurs des paramètres de maille du h-GaN à 300°k[3].....	7
Tableau I.2.	Comparaison des propriétés de différents s/c dont le GaN [5].....	8
Tableau I.3.	Paramètre utilisés pour le (h-GaN) –AlN et InN.....	9
Tableau III.1.	Paramètres extrinsèques du transistor HEMT GAN CGH35030F.	32
Tableau III.2.	Paramètres intrinsèques du transistor HEMT GAN CGH35030F.	33

Introduction générale

Introduction générale

Les progrès technologiques de la microélectronique ont provoqué une explosion du marché des télécommunications, durant ces dernières années. En effet, les systèmes de communications, toujours exigeants en performances, ont vu leur éventail d'applications s'élargir jusqu'à couvrir une multitude de domaines civils et militaires à commencer par : les réseaux téléphoniques, systèmes sans-fils et Bluetooth, systèmes de positionnement jusqu'aux transmissions par satellite, radar et radio télescope.

L'ensemble de ces applications fait partie du domaine des radiofréquences (RF), où le signal utile est véhiculé par une chaîne de transmission émetteur-récepteur. L'amplificateur à faible bruit (LNA : low noise amplifier) est un circuit électronique qui constitue l'amplificateur de tête d'une chaîne de réception. Il a pour rôle d'amplifier la puissance du signal RF et d'éliminer tout signal étranger (bruit) perturbant le signal utile. Le LNA est un des blocs fonctionnels de base dans les systèmes de communications. Ces performances sont étroitement liées aux transistors qui le constituent.

Les avancées technologiques dans les techniques de fabrication des composants semiconducteurs et le développement de nouvelles technologies d'épitaxie des matériaux III-V, ont favorisé l'émergence d'une nouvelle filière de transistors à hétérojonctions : le transistor à haute mobilité électronique (HEMT) et le transistor bipolaire à hétérojonction (HBT). Malgré la maturité de la technologie Silicium et sa large utilisation, les matériaux III-V principalement le nitrure de gallium GaN ont pu s'imposer dans les applications en hyperfréquences pour trois raisons : leur forte mobilité électronique, un substrat semi-isolant possédant une grande résistivité et la possibilité de réaliser des couches hétérojonctions par épitaxie.

Les HEMTs à base de la technologie Gan ont présenté des performances attractives et remarquables dans des applications hyperfréquences [1] en montrant des performances à faible bruit sous des fréquences élevées. Cette technologie a en effet, pu atteindre une valeur de fréquence de coupure de 562GHz [2] et une fréquence maximale d'oscillations de 720 GHz [3].

Ainsi, l'objectif de travail de notre mémoire est la conception d'un amplificateur à faible bruit et haute linéarité, à base de transistor HEMT pour des applications en hyperfréquences. Ce travail sera divisé en trois principaux chapitres :

Au premier chapitre, une étude théorique du HEMT sera présentée. On s'intéressera tout d'abord à la théorie des matériaux semi-conducteurs en définissant les concepts de base pour la compréhension du fonctionnement du transistor. Ensuite, on présentera le concept de l'hétérojonction et l'introduction du HEMT GaN/AlGaN.

Dans le deuxième chapitre, les principes fondamentaux des amplificateurs à faible bruit, leurs configurations, leur méthodologie de conception et les progrès réalisés dans leur développement seront présentés dans un premier lieu. On étudiera en second lieu, le modèle linéaire équivalent petit-signal du HEMT et l'extraction de ses éléments intrinsèques et extrinsèques pour une future implémentation du HEMT en LNA.

Enfin, le troisième chapitre se focalisera sur la modélisation du LNA avec l'implémentation du HEMT dans deux circuits LNAs : un mono-étage et un double-étage avec l'aide du logiciel ADS.

Généralités sur les semiconducteurs III-N et le transistor HEMT

I.1. Introduction

Le nitrure de gallium GaN est un matériau sur lequel les recherches ont commencé dans les années 1960. Cependant, le développement des nitrures a été limité par la mauvaise qualité du matériau obtenu et par la difficulté de dopage (p). Cependant, avec le développement de la recherche, nous sommes maintenant en mesure d'obtenir un GaN de bonne qualité ainsi qu'un développement du dopage de type p. Ces réalisations ont fait du nitrure de gallium le principal axe de recherche dans plusieurs domaines, optoélectronique et micro-ondes. GaN a l'avantage d'avoir une bande interdite directe et large de 3,4 eV à 300K, de plus, en raison de sa structure cristalline wurtzite et de sa forte iconicité, il présente une variété de propriétés qui ne sont pas présentes (ou dans une moindre mesure) dans les semi-conducteurs. L'élément principal est l'effet de la polarisation spontanée et piézoélectrique que plusieurs études expérimentales et théoriques ont révélé être important dans la conception et l'analyse de composants basés sur des structures hétéro-structure. L'intérêt de ce chapitre sera donc de rapporter un bref résumé des principales propriétés connues du GaN.

I.2. Propriétés du nitrure de gallium

Les nombreuses propriétés mécaniques, thermodynamiques, optiques, électroniques, structurales, thermiques et électriques du GaN, font de ce semi-conducteur un élément attractif pour plusieurs études dans divers domaines. Dans ce paragraphe, nous citerons un ensemble de propriétés jugées utiles pour la suite de notre étude. Nous aborderons entre autres la structure cristalline, mais aussi les propriétés électriques et plus précisément la polarisation induite dans les cristaux de nitrure, élément clé dans l'importance accordée à ce matériau.

I.2.1. Propriétés structurales

Le GaN cristallise sous deux formes différentes, la structure hexagonale ou wurtzite (h-GaN), et la structure cubique (blende de zinc : c-GaN). [1]

I.2.1.1. La structure blende de zinc

Cette structure est constituée de deux sous-tableaux cubiques à faces centrées comprenant chacun un type d'atome décalé d'un quart par rapport à la diagonale du maillage. Cette structure est thermodynamiquement instable et est moins exploitée par rapport à l'autre type, la valeur de sa maille élémentaire est de $a_0 = 4.511 \text{ \AA}$ à 300K.

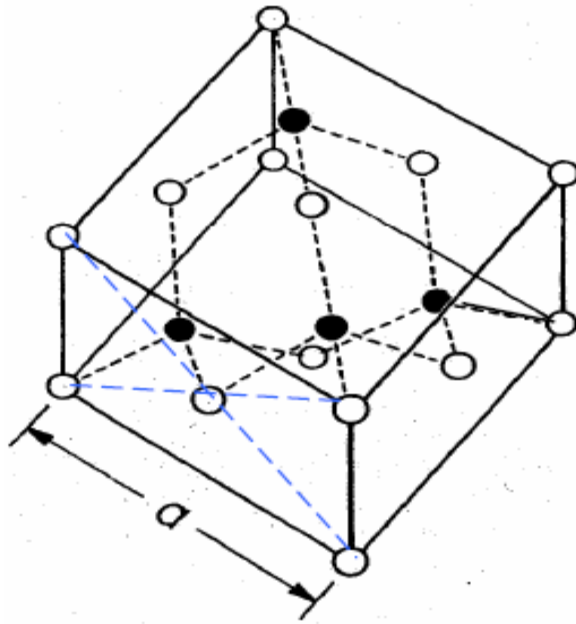


Figure I.1. Structure cristalline blende de zinc du GaN [2]

I.2.1.2. La structure wurzite

D'autre part, il est constitué de deux réseaux hexagonaux, l'un avec un atome de gallium et l'autre avec un atome d'azote, qui se pénètrent et déplacent les $5/8$ de la maille élémentaire le long de l'axe c . (Figure I-2). La structure wurzite a deux paramètres principaux, ($0 a$) paramètres de grille horizontale et ($0 c$) paramètres de grille verticale. Les valeurs de ceux-ci et d'autres semi-conducteurs sont indiquées dans le tableau I-1. [3]

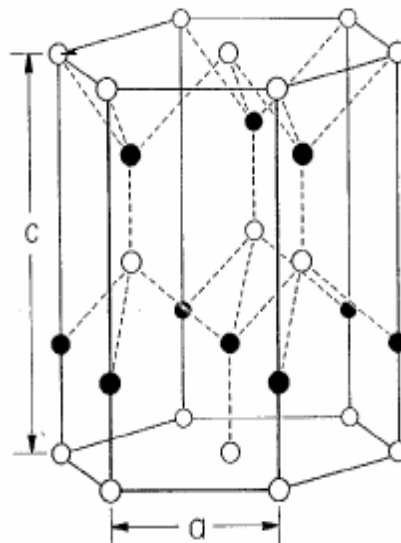


Figure I.2. Structure cristalline hexagonale du GaN [2]

Matériaux	AlN	GaN	InN
$a_0(A^{\circ})$	3.112	3.189	3.540
$c_0(A^{\circ})$	4.982	5.185	5.705

Tableau I.1. Relevé des valeurs des paramètres de maille du h-GaN à 300°k[3]

La croissance de la structure hexagonale GaN se produit sur l'axe de croissance $[0001]$ ou $[000\bar{1}]$. Les atomes sont disposés en deux couches interpénétrées, qui se déplacent et forment deux espaces hexagonaux, l'un avec un cation c' , à savoir l'atome de gallium (Ga) et un autre anion, l'atome d'azote (N)[4]. Si l'axe de polarité de surface est $[0001]$, le sommet de la structure ne sera formé que d'atomes de gallium, qui est appelé plan Ga, par contre, l'axe de polarité $[000\bar{1}]$ ne contient que des atomes d'azote de surface, ce qui est alors appelée surface N (Figure I-3)

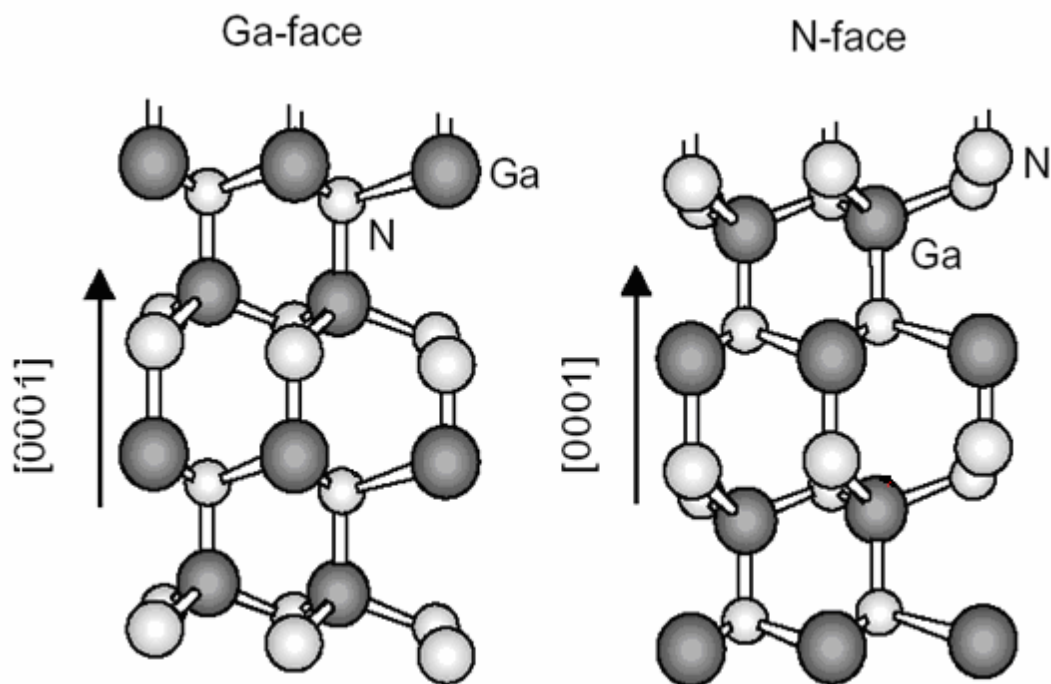


Figure I.3. Schéma de la structure wurzite à face Ga et à face N [2]

Les effets des deux faces (face N) et (face Ga) du GaN ne sont pas équivalents, et ils sont très différents en chimie et en physique. La méthode de croissance est le déterminant du type de surface. La croissance du saphir par MOCVD (métal-organique chimique en phase vapeur) est toujours la surface Ga, tandis que MBE (molecular beam epitaxy) est la surface Ga ou la surface N, selon l'AlN couche de nucléation Existe ou non. De plus, en raison de leur polarité,

ils jouent un rôle important dans la formation et la localisation des gaz bidimensionnels présents dans les hétérostructures à base de nitrure. [1]

I.2.2. Propriétés électroniques

Comme la plupart des matériaux III-V, les deux poly types de GaN présentent une bande interdite directe au point central (G) de la première zone de Brillouin. La largeur de la bande est estimée à 3,4 eV à température ambiante. Le tableau qui suit résume quelques propriétés du GaN ainsi que d'autres semi-conducteurs candidats pour les applications électroniques.

	Si	GaAs	SiC	GaN
Energie du gap à 300°k (eV)	1.11	1.43	3.2	3.4
Champ de claquage EV/cm	$6.5 \cdot 10^5$	$6.5 \cdot 10^5$	$3.5 \cdot 10^5$	$3.5 \cdot 10^5$
Vitesse de saturation cm/s	$10 \cdot 10^7$	$2.0 \cdot 10^7$	$2.0 \cdot 10^7$	$2.5 \cdot 10^7$
Mobilité des électrons cm^2/Vs	1350	6000	800	1600
Conductivité Thermique W/cmK	1.5	0.46	3.5	1.7

Tableau I.2. Comparaison des propriétés de différents s/c dont le GaN [5]

I.2.3. Propriétés électriques

I.2.3.1. La polarisation spontanée

Dans la structure du nitrure de gallium hexagonal, une série de dipôles orientés selon la direction [0001] apparaissent. Ces dipôles sont générés en raison de la relation de voisinage entre les atomes d'azote et de gallium dans la structure cristalline. En fait, nous avons un atome de gallium correspondant à quatre azotes, dont trois sont sur le même plan cristallin et perpendiculaires à l'axe c. Nous inférons l'existence d'une polarisation spontanée, qui existe en l'absence de toute influence extérieure, contrainte ou champ électrique. Ceci est différent de la structure blende de zinc, qui perd la polarisation spontanée en raison de la forte symétrie cristalline sur "l'axe c". La direction de cette polarisation dépend du plan GaN considéré. [4]

Les valeurs de polarisation spontanée du GaN et de certains éléments III-V sont répertoriées dans le tableau I-3.

I.2.3.2. La polarisation piézoélectrique

La piézoélectricité est l’aptitude de certains matériaux à produire un dipôle électrique proportionnel à la contrainte mécanique (traction ou compression) qui les déforme. En appliquant une pression sur les cristaux des nitrures, on oblige la structure à s’accommoder aux contraintes et ceci par une variation de ses paramètres de maille, soit a_0 et c_0 . Il en résulte une variation de la polarisation qui n’est pas dû à la variation de la polarisation spontanée, puisqu’elle existe toujours dans le cristal et ne dépend d’aucun effet externe, mais à un autre type qu’on nommera la polarisation piézoélectrique. La valeur de cette polarisation sera calculée à partir de la formule suivante : [4]

$$P_{PZ} = 2 \left(\frac{a(0) - a(m)}{a(m)} \right) \times \left(e_{31}(m) - \frac{e_{33}(m)c_{13}(m)}{e_{33}(m)} \right) \dots \dots \dots (1)$$

où : e_{31} et e_{33} sont les constantes piézoélectriques

: c_{13} et c_{33} sont les constants élastiques

$a(0)$ et $a(m)$ sont les constantes de maille latérale à l’équilibre et sous contrainte.

Les valeurs des constantes usuellement utilisées sont relevées sur le tableau I-3.

Matériaux	AlN	GaN	InN
$a_0 (A^0)$	3.112	3.189	3.540
$c_0 (A^0)$	4.982	5.185	5.705
$\frac{c_0}{a_0}$	1.6010	1.6259	1.6116
$P_{SP} \text{ } c/m^2$	-0.081	-0.029	-0.032
$e_{31} \text{ } c/m^2$	-0.60	-0.49	-0.57
$e_{33} \text{ } c/m^2$	1.46	0.73	0.97
$c_{13} (Gpa)$	108	103	92
$c_{33} (Gpa)$	373	405	224

Tableau I.3. Paramètre utilisés pour le (h-GaN) –AlN et InN

D’après les valeurs des paramètres du tableau I-3, on remarque que l’entité $\left(e_{31}(m) - \frac{e_{33}(m)c_{13}(m)}{e_{33}(m)} \right)$ est toujours négative d’où on déduit que la polarisation piézoélectrique des groupes III-nitrures est toujours négative pour les structures sous contrainte tractive ($a > a_0$) et

positive pour celles sous contrainte compressive ($a < a_0$) alors que la polarisation spontanée reste toujours négative.

I.3. Impact de la polarisation sur l'hétérostructure AlGaN/GaN

Dans le cas de l'hétéro structure AlGaN/GaN (figure I-4) :

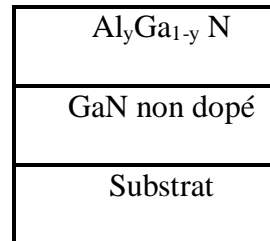


Figure I.4. L'hétérostructure AlGaN/GaN

Les deux semi-conducteurs sont à gap différents, leur juxtaposition purge, à l'équilibre thermodynamique, l'alignement des deux niveaux de Fermi ce qui Cause La bande de conduction du GaN se trouve alors très proche du niveau de Fermi à l'interface ainsi un puits de potentiel triangulaire entre E_F et E_c où les électrons origines de l'AlGaN (grand gap, petite affinité électronique) sont confinés dans le puits dans des niveaux d'énergie distincts. Selon la structure, on peut avoir un ou plusieurs niveaux d'énergie E_i . Mais en pratique, seuls les deux primes niveaux sont quasi pleins à température ambiante. Avec l'hetero-interface d'un côté et le potentiel de barrière d'un autre côté, les électrons sont libres seulement dans le plan de l'interface. Ladiscontinué entre les bandes énergétiques est donc la Cause de la Formation du gaz bidimensionnel 2-DEG mais pas l'origine des fortes concentrations évaluées, ceci ne peut être dû qu'à la densité de Charges positives. [3,4].

I.3.1. Lapolarisationspontanéeetpiézoélectrique

A Cause des deux polarisations distinctes, et qu'on ne peut Observer dans les autres hétérostructures (III-V)conventionnelles, des valeurs de la concentration du 2-DEG de l'ordre de 10^{13} cm^{-2} ou plus ont été obtenues pour des structure non dopée. L'effet de lapolarisation est très distinct sur la caractéristique du composant et ceci selon la nature de la surface formant l'hétérojonction. Tel qu'on peut le voir ci-dessous, le sens de lapolarisation spontanée du GaN est lié au type de face auquel on a affaire. In peut voir sur la figure I-5, que lapolarisation spontanée pointe vers le substrat pour la face-Ga et dans le sens contraire pour la face-N. [6]

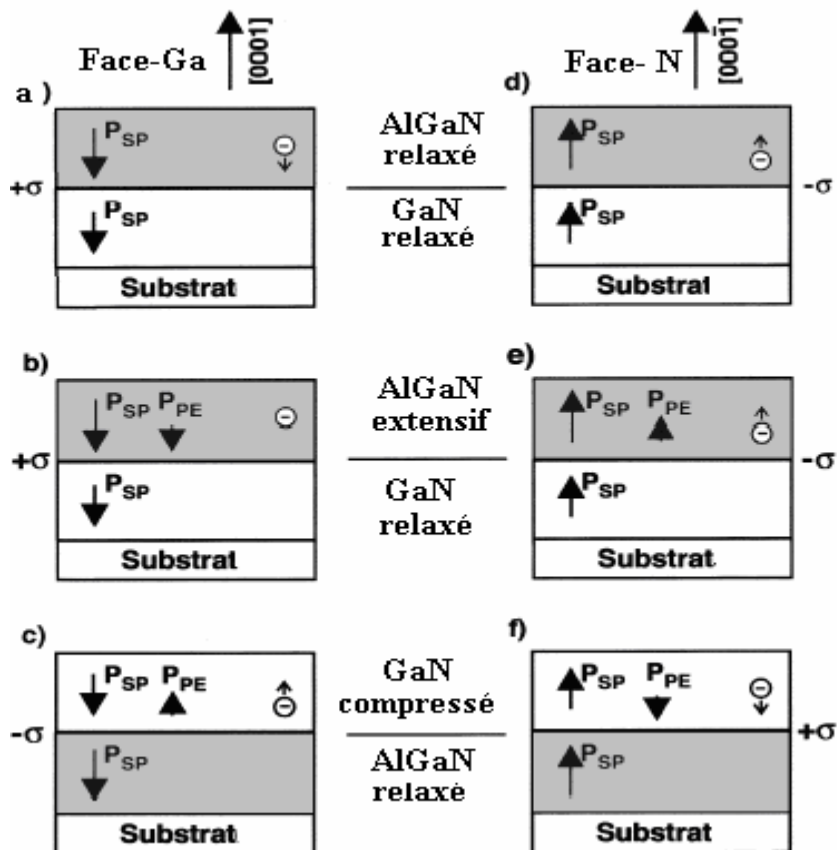


Figure I.5. Sens des polarisations pour les faces Ga et N des HEMTs AlGaIn/GaN Relaxé et sous contrainte. [7]

I.3.2. Formation et expression du 2-DEG

Le principe de base de l'HEMT est de transférer les électrons des atomes donneurs d'une couche d'espacement plus grande vers une couche d'espacement de petite taille pour former un canal près de l'interface. AlGaIn / GaN HEMT a une densité de charge si élevée à 2-DEG ns, qui ne peut pas être attribuée uniquement à la discontinuité de large bande entre GaN et AlGaIn, mais surtout, il y a une forte polarisation à l'interface hétérogène

La figure qui suit montre un HEMT AlGaIn/GaN, où d_a et d_i sont les épaisseurs respectives de la couche donneuse et de l'espaceur.

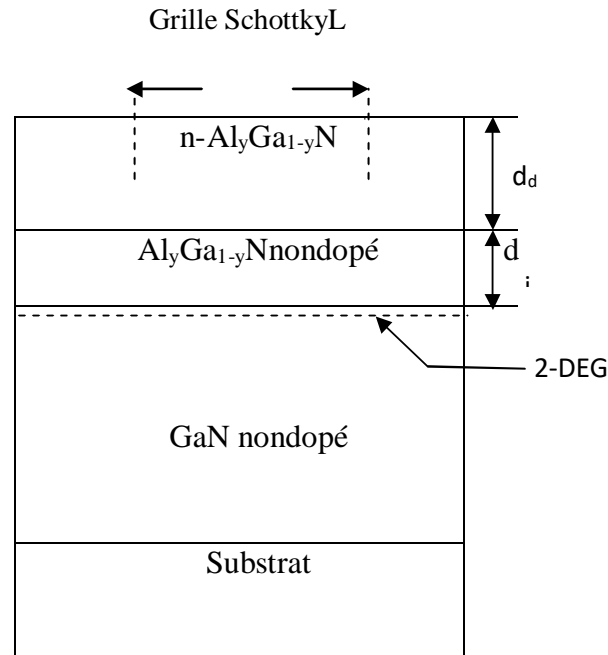


Figure I.6. Schéma de la structure AlGaN/GaN

Le diagramme de bande associé à une telle structure est illustré sur la figure II-6, le principe de

fonctionnement a été décrit plus haut, nous allons maintenant exprimer la densité de porteurs dans le 2-DEG, nous supposons dans l'étude qui suit que :

Le 2-DEG est dans un puits de potentiel triangulaire à l'hétéro-interface et que seules les deux premières sous-bandes d'énergie E_0 et E_1 sont peuplées.

- La couche AlGaN est très dopée (N_d) et a une épaisseur d_d .
- Le spacer est une couche d'AlGaN non dopée et a une épaisseur d_i .
- L'origine positive des distances x est l'interface entre l'AlGaN

I.4. Les défauts dans le GaN

GaN se détend pendant le processus d'épitaxie. Cette relaxation conduit à une forte concentration de dislocations et de défauts d'empilement dans la couche. En plus d'utiliser un substrat fortement désaccordé, la différence de dilatation entre le substrat et GaN peut créer une contrainte résiduelle lors du refroidissement de l'échantillon à partir de la température de dépôt ambiante. La propagation des dislocations détend partiellement cette contrainte. En résumé, par rapport à d'autres semi-conducteurs III-V (tels que GaAs ou InP), même une

couche de GaN de haute qualité contient une très forte concentration de défauts étendus. Du fait de cette densité de défauts, la durée de vie du support doit être réduite et les caractéristiques du dispositif ne sont plus optimales.

I.4.1. Avantage du GaN cubique

Si le développement du GaN de phase cubique est modéré par rapport au GaN hexagonal, (le retard est principalement dû à la métastabilité de la phase, ce qui rend difficile l'obtention de matériaux de haute qualité sans inclusions de phase hexagonale), alors la construction et l'exploitation du GaN cubique des composants de phase doivent être utilisés. Présente certains avantages. En effet, la propagation des dislocations est moins efficace dans les structures cubiques d'orientation $\langle 100 \rangle$ car elles peuvent interagir et s'annihiler à leurs intersections. De plus, les caractéristiques de transport des électrons peuvent être améliorées car la masse effective des porteurs de charge dans le GaN cubique est plus faible, ce qui permet d'obtenir une mobilité plus élevée que celle obtenue dans la phase hexagonale.

Pour la réalisation de diodes émettrices de lumière, le c-GaN bénéficie d'une bande interdite moins large que celle du h-GaN. Il serait donc possible d'atteindre les longueurs d'onde visibles en utilisant les alliages InGaN avec un plus faible pourcentage d'Indium dans le système cubique. Cet élément constitue un avantage par rapport au système hexagonal car l'indium est difficile à incorporer en grande quantité sans dégrader la qualité du matériau. [8]

De plus, l'absence d'effets piézoélectriques (dont le GaN hexagonal est le siège) dans les couches cubiques sur substrats (100) permet d'obtenir un meilleur effet de confinement dans les structures quantiques.

Enfin, le cristal cubique épitaxie sur substrat (100) se clive plus aisément, ce qui facilite la réalisation de cavités laser.

I.5. Présentation du MOS-HEMT en GaN

I.5.1. Description des couches

Couche cap layer : c'est une couche superficielle, formée par un matériau de faible bande interdite afin de réaliser les contacts ohmiques de source et de drain. Cette couche sera dans la plupart des cas dopée afin de diminuer la valeur des résistances de contact et donc celle des résistances d'accès.

Couche SCHOTTKY : cette couche à grand gap non dopée réalise le contact Schottky de la grille.

Couche donneuse : comme son nom l'indique, elle fournit les électrons libres à la structure, le dopage qui est généralement réalisé par un plan de dopage silicium, y joue un rôle important car il contribue à l'augmentation de la concentration des électrons fournis.

Espaceur (spacer) : cette couche de matériau à grand gap intentionnellement non dopée, permet la séparation des atomes donneurs d'électrons de la couche donneuse, des électrons du canal. Les interactions électrons – impuretés sont ainsi réduites, on remarque que plus cette couche est épaisse, meilleur est la mobilité des électrons dans le canal par contre un espaceur moins épais (fin) favorise un transfert meilleur d'électron dans le canal.

Le canal: c'est la plus importante des parties du HEMT, car c'est dans cet endroit que se crée le canal qui reçoit le gaz bidimensionnel d'électrons et c'est cette couche qui déterminera les performances du composant à travers les propriétés de transport des électrons dans le matériau.

La couche tampon : en générale cette couche a des propriétés structurales moyennes entre celle du substrat et le matériau du canal. Elle permet une croissance meilleur du GaN, le type de face dépend en partie de cette couche et elle favorise le confinement des électrons en s'interposant à l'injection des porteurs vers le substrat.

Le substrat : c'est la couche sur laquelle on fait croître les matériaux à épitaxies. Son choix est crucial pour la qualité du composant et son fonctionnement. En effet un mauvais choix de substrat peut causer lors de la croissance des dislocations, qui peuvent rendre le composant non fonctionnel. Les différents substrats utilisés pour la croissance de ces transistors ont été abordés dans le premier chapitre. [9]

I.6. Caractéristiques électriques

La structure complexe du HEMT rend très difficile une modélisation analytique complète du composant. Le recours au calcul numérique en est obligatoire, ce qui pose de façon récurrente le problème de définition des facteurs de qualité. Dans cette section, nous allons définir les paramètres décrivant le comportement global du HEMT. [10]

I.6.1. Le courant drain-source

Le modèle du courant drain-source d'un HEMT doit prendre en compte la contribution de trois effets :

Le courant engendré par l'effet HEMT : c'est le courant du gaz d'électron calculé sous la grille à l'interface de l'hétérojonction. On définit n_s la densité surfacique équivalente des électrons dans le puits.

$$I_{HEMT} = qWn_sV(E(x))$$

Avec :

ND : la densité volumique de dopant dans la barrière.

$h(x)$: l'épaisseur du canal MESFET à une abscisse x sous la grille.

VMESFET : la vitesse des électrons dans la barrière.

Les éléments parasites résistifs : Ce sont les éléments parasites des chemins d'alimentations des drains, grille et source du transistor. Ils induisent des chutes des tensions V_{ds} , et donc une diminution du courant I_{ds} et de la transconductance extrinsèque.

I.6.2. La transconductance

La transconductance intrinsèque g_m est définie comme la variation du courant I_{ds} en fonction de la tension V_{gs} intrinsèque à V_{ds} constant :

$$g_m = \left[\frac{\partial I_s}{\partial V_{gs}} \right]_{V_{ds}=cste}$$

Le g_m intrinsèque traduit le contrôle de charge dans le canal par la tension de grille.

I.6.2.1. La conductance de sortie

La conductance de sortie g_d est définie comme la variation du courant I_{ds} en fonction de V_{ds} à V_{gs} constant :

$$g_d = \left[\frac{\partial I_{ds}}{\partial V_{ds}} \right]_{V_{gs}=cste}$$

Le g_d traduit la conduction drain-source parasite de la structure. Elle peut servir d'indicateur de régime de saturation. Elle est principalement due aux états énergétiques introduits dans la bande interdite et aux effets de canal court.

I.6.3. La capacité grille- source

C_{gs} décrit l'interaction capacitive sous la grille entre la grille et la source. Sa valeur est majoritairement déterminée par la partie de la capacité de la zone de charge d'espace de la jonction Schottky grille-source :

$$C_{gs} = \left[\frac{\partial Q}{\partial V_{gs}} \right]_{V_{gd}=cste}$$

Avec Q : la charge de la ZCE de la jonction Schottky.

I.6.4. La capacité grille-drain

C_{gd} est définie comme l'interaction capacitive dans le semiconducteur entre la grille et le drain. Elle reflète la variation de la quantité de charge dans la ZCE de la jonction Schottky à tension V_{gs} constante :

$$C_{gd} = \left[\frac{\partial Q}{\partial V_{gd}} \right]_{V_{gs}=cste}$$

Cette capacité détériore les performances dynamiques de deux façons différentes : [10]

Par effet Miller : une partie de C_{gd} (ou multiple de C_{gs}) se retrouve reporté à l'entrée du transistor s'additionnant avec la capacité C_{gs} et diminuant ainsi le gain extrinsèque du transistor à haute fréquence.

Par couplage direct : A haute fréquence, C_{gd} relie directement l'entrée du transistor à sa sortie et peut provoquer des instabilités.

I.6.5. La capacité entre le drain et la source

L'origine de C_{ds} est l'interaction capacitive entre les deux régions du canal sous les contacts ohmiques de drain et de source.

I.6.6. Les résistances R_i et R_{gd}

Même lorsque la barrière est totalement déplétée sous la grille. Elle ne l'est pas complètement dans les zones qui ne sont pas exactement sous la grille, surtout dans les régions d'accès au canal actif. De ce fait, les capacités C_{gs} et C_{gd} se retrouvent en série avec deux zones partiellement conductrices, respectivement R_i et R_{gd} .

I.6.7. Les résistances d'accès R_d et R_s

Elles proviennent d'une part des résistances des contacts ohmiques de drain et de source. Et d'autre part, de la densité de charge limitée dans les régions d'accès. Le gain extrinsèque du transistor g_m extrinsèque diminue pour des valeurs élevées de R_s .

I.6.8. Le schéma équivalent petit signal

Un schéma équivalent petit signal du HEMT peut être établie en utilisant les éléments cités ci-dessus. Ces paramètres décrivent l'effet HEMT et les éléments parasites issus de sa propre structure. Par ailleurs, lorsqu'un transistor HEMT est physiquement réalisé, quelque inductances se rajoutent au schéma L_g , L_d , L_s se sont les inductances parasites d'accès respectives aux grille, drain et source.

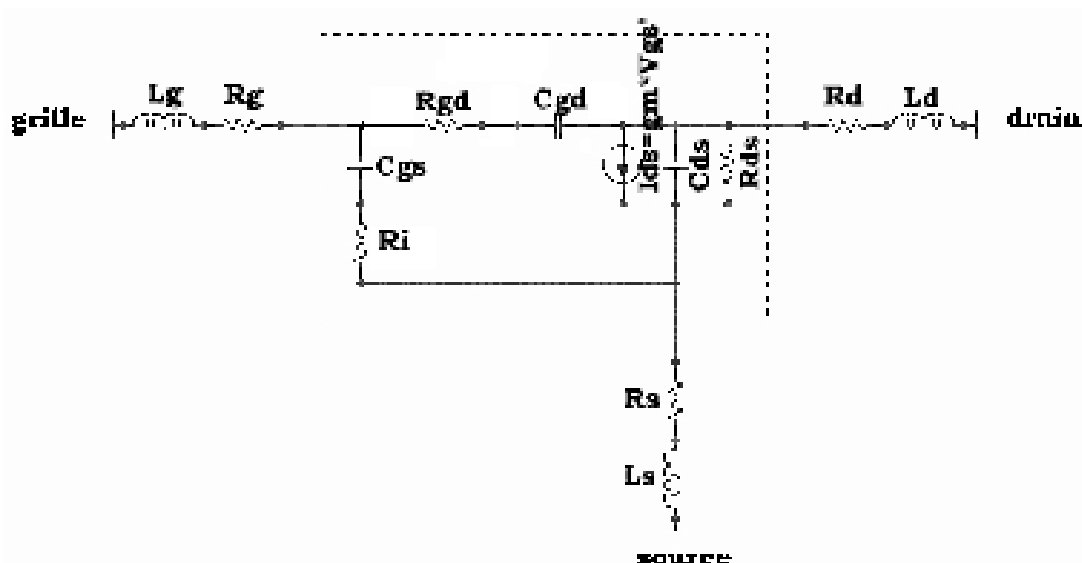


Figure I.7. Schéma équivalent petit signal lestransistors à effet de champ y compris le HEMT

[10]

I.7. Conclusion

Dans ce chapitre on a présenté un résumé sur les nitrures de gallium, ses propriétés structurales, électriques et électronique, ainsi que les substrats utilisés pour la croissance de ce matériau.

Les facteurs importants sont la polarisation spontanée et la polarisation piézoélectrique et leur influence sur les caractéristiques et le comportement des composants.

GaN a une polarisation spontanée permanente avec une valeur de $-0,029 \text{ C/m}^2$, qui a une valeur plus élevée que les autres semi-conducteurs AlN et InN, et a un coefficient de polarisation piézoélectrique plus élevé.

L'effet de la combinaison de ces deux polarisations fait surgir une densité de charge qui sera l'origine de la concentration n_s du 2-DEG dont la valeur s'évalue à 10^{13} cm^{-2} des hétérojonctions en l'absence de tout dopage dans la structure.

Ces particularités ont été exploitées dans plusieurs domaines spécialement en optoélectronique pour la fabrication des LEDs pour le bleu, l'ultra-violet, des détecteurs UV et en micro-ondes pour des transistors fonctionnant à des fréquences et températures élevées

Les amplificateurs à faible bruit LNA

II.1. Introduction

L'amplificateur à faible bruit ou LNA (low noise amplifier) constitue l'amplificateur de tête de la chaîne de réception. Les amplificateurs à faible bruit sont utilisés pour gagner la puissance du signal RF tout en diminuant le bruit. L'amplificateur à faible bruit (LNA) est un des blocs fonctionnels de base du système de Communication. Le but du LNA est d'amplifier le signal reçu aux niveaux acceptés tout en réduisant au minimum le bruit qu'il s'ajoute. La formule de Fris (1) montre que plus un amplificateur est en amont et plus fort est son gain, plus son influence sur le bruit global est. La Conception d'un LNA doit donc être un compromis entre le facteur de bruit et le gain [1-2]

$$NF = NF_1 + \sum_{k=2}^n \frac{F_k - 1}{G_k} (1)$$

II.2. Méthode de conception

La procédure de la conception de l'amplificateur est montrée dans la Figure 1. Les paragraphes suivants présentent les simulations des différentes étapes de la conception du LNA:

II.2.1. Influence de la topologie et de la technologie du transistor

Le concepteur de circuits MMIC, lorsqu'il dessine un circuit, a un vaste choix de technologies de composants actifs. Les principales technologies de transistors pour les circuits MMIC sont fabriquées à partir d'arséniure de gallium (AsGa) ou de Silicium (Si).

Pendant longtemps, l'AsGa a dominé le développement des MMIC, même aujourd'hui, la plupart des MMIC au-dessus de quelques GHz sont constitués d'AsGa. Mais il ne fait aucun doute que c'est la technologie à base de phosphore d'indium (InP) qui permet d'atteindre les meilleures performances aux très hautes fréquences. Enfin, de nouvelles technologies pour des applications de haute puissance voient le jour, comme les matériaux à large gap comme le nitrure de gallium (GaN). Enfin, le choix de la technologie dépend du domaine d'application du circuit à concevoir et de ses spécifications en termes de performances

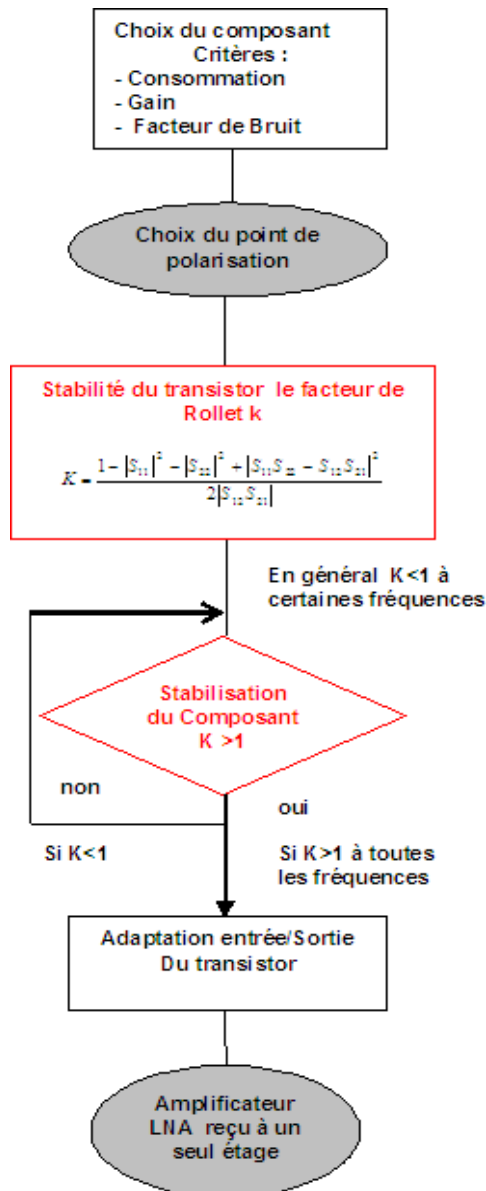


Figure II.1. Méthode de conception d'un amplificateur LNA.

II.2.2. Choix du point de polarisation d'un transistor en HF

Le choix du point de polarisation est très important dans la conception de l'amplificateur. L'amplificateur à faible bruit fonctionne toujours en classe A, et sa caractéristique typique est que le courant est égal à 15-20% de son courant maximum disponible. La caractéristique de la classe A est que le point de fonctionnement est plus ou moins au centre des valeurs maximales de courant et de tension des transistors utilisés, et qu'il a un courant et une tension RF relativement faibles par rapport au point de polarisation. Le circuit de polarisation permet d'assurer la polarisation continue de chaque transistor de l'étage amplificateur sans perturber le fonctionnement de l'amplificateur.

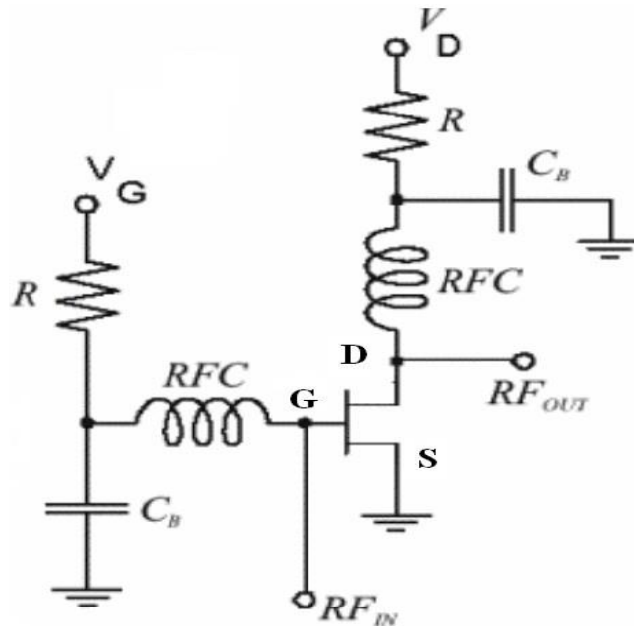


Figure II.2. Circuit de polarisation d'un transistor en HF.

II.2.3. Stabilité

La stabilité d'un transistor est sa résistance aux oscillations dans la bande de fréquence étudiée. Il est important d'étudier la stabilité de l'amplificateur pour éviter les oscillations de l'étage qui pourraient provoquer son dysfonctionnement. L'analyse de la stabilité des transistors est un point important dans la conception des amplificateurs. En effet, le fonctionnement normal du circuit sera perturbé par l'oscillation. Ces oscillations sont plus gênantes car elles peuvent apparaître en dehors de la plage de travail de l'amplificateur, c'est pourquoi il est nécessaire de le rendre stable à toutes les fréquences [3].

II.3. Les performances des amplificateurs RF

Toute conception de circuits hyperfréquences (amplificateurs, oscillateurs) commence par la définition de spécifications, et les spécifications liées aux spécifications représentent les objectifs à atteindre par les futurs circuits. Ces spécifications déterminent le choix du concepteur dans le choix de la technologie utilisée, de la topologie du circuit, de l'analyse et des méthodes CAO, qui sont toutes nécessaires pour atteindre ces objectifs.

Les différentes architectures du système RF utilisent toutes des fonctions de base, qui sont caractérisées selon leurs spécifications : gain, bruit, linéarité, etc.

L'amplification à faible bruit est la fonction principale de toute chaîne de réception. En effet, ses caractéristiques de bruit et de gain affectent fortement les performances sonores de

l'ensemble de la chaîne (formule Fris 1). La performance linéaire est également importante. Ces trois caractéristiques affecteront la plage d'intensité du signal que le canal de réception peut gérer. Cette plage est limitée pour deux raisons : d'une part, pour les faibles puissances, l'amplitude minimale du signal détectable est déterminée par le bruit de l'amplificateur "LNA", et d'autre part, pour les fortes puissances,

L'amplitude du signal est limitée par le signal parasite, et ces signaux retombent dans le canal utile par intermodulation, perturbant ainsi la réception [4].

II.3.1. Gain

Suivant que l'on considère les puissances injectées réelles ou disponibles, plusieurs définitions du gain sont possibles. La Figure 3 présente un réseau RF à deux ports [3]

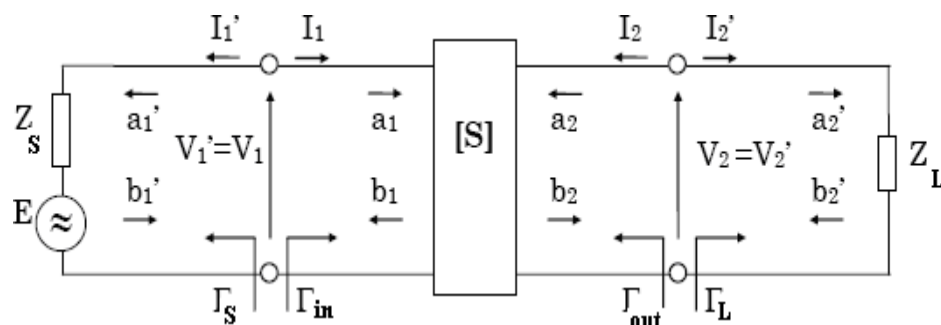


Figure II.3. Réseau à deux ports présenté avec les coefficients de réflexion.

II.3.2. Le facteur de bruit

Le facteur de bruit d'un récepteur ou d'un bloc RF, qui caractérise la dégradation du rapport signal sur bruit du signal d'entrée, est défini par [5]

$$NF = \frac{[S_{IN}/I_{IN}]}{[S_{OUT}/N_{OUT}]} \quad (2)$$

II.3.3. La linéarité des amplificateurs

Un amplificateur est soumis à des non-linéarités dès qu'on lui applique un niveau de signal important en entrée. Il existe deux types de distorsion d'amplitude [6] :

→ Distorsion créant un effet de compression sur la puissance du signal (compression point à 1 dB).

→ Distorsions dues aux interférences entre deux signaux dont la fréquence est proche de l'harmonique Fondamentale, la combinaison de ces différentes fréquences crée des produits d'intermodulation.

Les distorsions dues aux interférences impactent uniquement la chaîne de réception. Ces distorsions seront présentées à titre informatif, afin d'évaluer la qualité de l'amplificateur conçu. Afin de caractériser ces deux types de distorsion deux tests doivent être réalisés :

Test du simple ton, le spectre du signal injecté en entrée de l'amplificateur est constitué d'une seule raie.

Test du double ton, le spectre du signal injecté en entrée de l'amplificateur est cette fois composé de deux raies de puissance identique.

En effet, la linéarité et le gain sont fortement liés au courant de polarisation qui traverse les transistors et l'on doit comparer les performances en linéarité pour la même consommation.

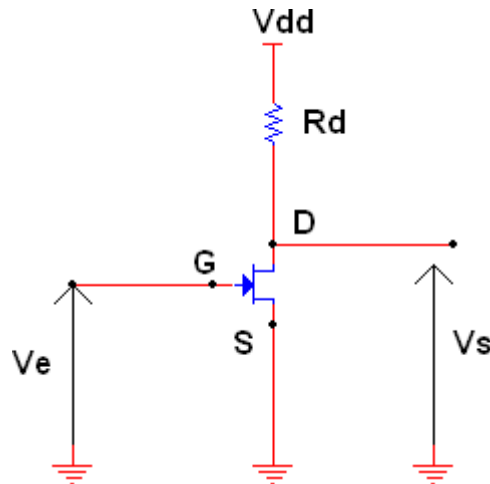
II.4. Différentes architectures des amplificateurs LNAs

Les topologies choisies pour la conception des circuits jouent un rôle primordial dans la détermination des performances voulues. Cet effet, l'amplificateur à faible bruit est l'un des circuits qui dépendent essentiellement du choix de l'architecture ainsi que du nombre de ses étages [7-8]. Il est souvent constitué d'un transistor ou même plusieurs, mais il reste différentes possibilités pour leurs implémentations. Pour water, in va tout d'abord évoquer les topologies existantes et choisir par la suite l'architecture qui convient le mieux au cahier de charge. Les critères de ce choix sont généralement déterminés par sur ces performance tels que la consommation de puissance, le gain et le facteur de bruit. Nous allons présenter les principaux élémentaires à un seul

II.4.1. Le montage en source commune

Un montage source commune est un type d'amplificateur utilisant un transistor à effet de champ. Le terme de source commune vient du fait que l'électrode «source» du transistor est reliée à la masse. Dans ce montage, le signal d'entrée est appliqué au niveau de la grille et récolté de son drain, utilisé ainsi comme amplificateur de tension (Figure II.4).

C'est la structure de base la plus utilisée pour obtenir du gain de tension. C'est la brique de base d'autres montages élémentaires à fort gain de tension (cascode, paire différentielle).

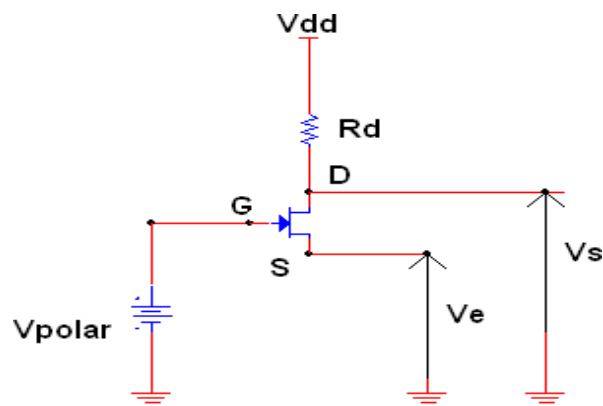


Soit le montage source community en hautes fréquences.

Figure II.4. Montage source commune.

II.4.2. Le montage en grille commune

Le montage du HEMT en grille commune est l'un des trois types de base d'amplificateur utilisant un transistor à effet de champ. Il est typiquement utilisé comme buffer de courant ou amplificateur de tension. Dans ce circuit, le signal d'entrée est appliqué à la source et sa sortie est au niveau du drain laissant la grille comme le point commun. Figure 5 montre le montage



Grille commune en hautes fréquences :

Figure II.5. Montage en grille commune.

II.4.3. Le montage en drain commun

La Figure 6 représente le schéma de principe du montage drain commun. Ce montage est souvent utilisé comme adaptateur d'impédance.

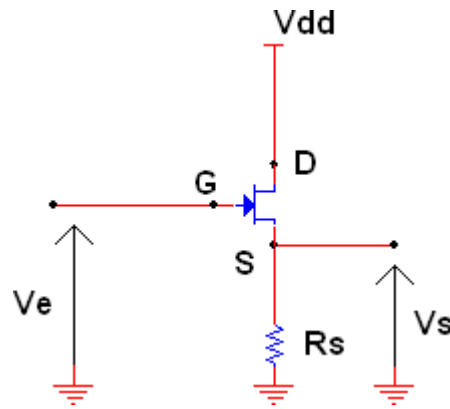
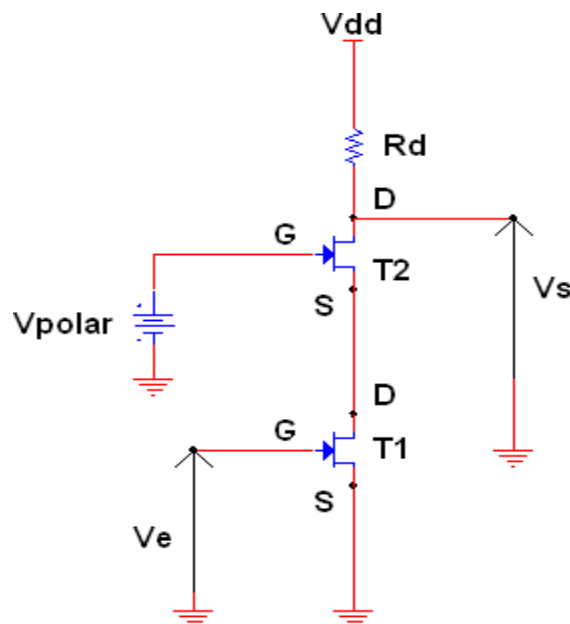


Figure II.6. Montage drain commun (source suiveuse).

II.4.4. Le montage Cascode

Un montage cascode est un montage de deux transistors dont le premier est en source community et le deuxième en Grille community (Figure 7). Ce montage permet de doubler théoriquement la tension de sortie par rapport à un transistor seul, puisque la tension de sortie V_s est égale à la somme des tensions drain-source de deux transistors ($V_s = V_{ds1} + V_{ds2}$) et assure



une bonne isolation entrée-sortie.

Figure II.7. Schéma de principe du montage Cascode

II.4.5. Amplificateur différentiel

La paire différentielle met en œuvre deux transistors connectés par leurs sources et polarisés par une source de courant. Par définition tous les éléments sont assemblés symétriquement. Ce montage est souvent utilisé en basse fréquence. La Figure 8 représente le schéma d'une paire différentielle.

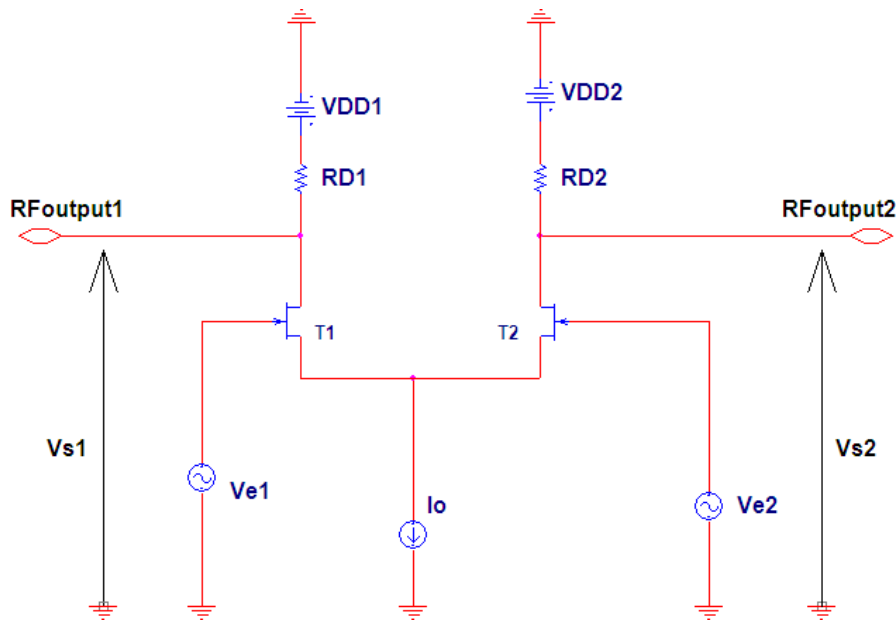


Figure II.8. Montage différentiel classique.

L'amplification différentielle offre trois avantages par rapport à l'amplification directe, comme par exemple un étage source community. Tout d'abord un décalage global extension sur les signaux aura des conséquences plus faibles. Par ailleurs en régime différentiel le courant de Commutation des alimentations est constant, alors qu'il varie avec le signal dans les étages à source community. Le découplage est donc moins critiqué. Enfin l'amplification différentielle permet d'avoir, à partir d'un seul signal d'entrée, deux signaux opposition de phase.

La paire différentielle présente par contre quelques inconvénients: un encombrement important, une conception difficile due aux contraintes de symétrie et une consommation en puissance accrue. L'adoption de topologies différentielles pour les blocs d'émission et de réception permet d'atténuer l'impact de ce bruit.

II.5. Conclusion

Dans ce chapitre nous avons présenté, les différentes architectures et les structures élémentaires connues et utilisées comme amplificateurs designaux.

D'après la littérature, les amplificateurs à faible bruit sont classés et définies en quatre familles, et ce, par le biais de l'impédance d'entrée du bloc en question et qui sont lesLNAs :

À terminaisonrésistive.

À terminaison en $1/g_m$.

À bouclage par shunt (amplificateur à contre réactionrésistive).

À dégénérescenceinductive.

La conception de l'amplificateur à faible bruit doit répondre aux spécifications (gain supérieur à 10 dB, facteur de bruit inférieur à 0,6 dB). Pour cette raison, nous avons donc choisi une topologie cascode avec dégradation inductive dans les différentes configurations mentionnées ci-dessus. En effet, l'amplificateur cascode a un gain élevé et une bonne isolation et un faible facteur de bruit, presque le même qu'un seul transistor installé comme source commune. Afin d'obtenir un gain important, nous installons deux cascades comme source commune avec dégradation d'inductance

Simulation des amplificateurs à faible bruit LNA

III.1. Introduction

L'amplificateur à faible bruit fait partie du groupe des circuits intégrés micro-ondes monolithiques, communément appelés MMIC (Monolithic Microwave Integrated Circuits). Ce sont des éléments essentiels au fonctionnement d'un grand nombre d'applications tel que les systèmes de télécommunication sans-fils, radars, télescopes et applications automobiles. Les MMIC assurent différentes fonctions : LNA, oscillateurs, mélangeurs, multiplicateurs, diviseurs de fréquences ou déphaseurs.

Le principal objectif de ce travail est d'étudier les performances d'un LNA à base de transistor HEMTs. Afin de simuler ces performances, les éléments extraits du modèle petit signal du transistor HEMT GAN CGH35030F (figure III.2), seront implémentés dans un modèle de transistor sous ADS (Advanced Design System) qui est un logiciel de la compagnie Agilent, dédié à la conception de circuits micro-ondes et de systèmes radiofréquences. Cet outil est largement utilisé dans l'industrie et dans les laboratoires de recherches.

Dans ce chapitre, on décrira les règles à considérer lors de la conception des circuits LNAs afin d'obtenir un gain considérable avec un faible facteur de bruit. Ensuite on présentera deux configurations de LNA qui feront objet de notre étude : un amplificateur faible bruit standard à source commune et un amplificateur LNA source commune à deux étages en cascade.

III.2. Extraction des paramètres linéaire du transistor HEMT GAN CGH35030F

III.2.1. Schéma équivalent petits signaux

Le schéma équivalent en régime linéaire (petits signaux) est constitué d'éléments localisés (résistances, capacités, inductance) représentant des zones physiques du composant. Les propriétés physiques des composants définissent directement la constitution et la topologie du schéma équivalent petits signaux, les valeurs des éléments du schéma sont issues de grandeurs électriques mesurées. Le schéma usuel pour les transistors à effet de champs est présenté par la figure III.1. Le schéma se décompose en deux parties, extrinsèque et intrinsèque. La partie extrinsèque représente les accès au transistor, nécessaires pour les mesures sous pointe par exemple et la partie intrinsèque représente le transistor en lui-même.

La figure III.2 représente le schéma équivalent SSEC (Small Signal Equivalent Circuit) implémentés sous ADS (Advanced Design System).

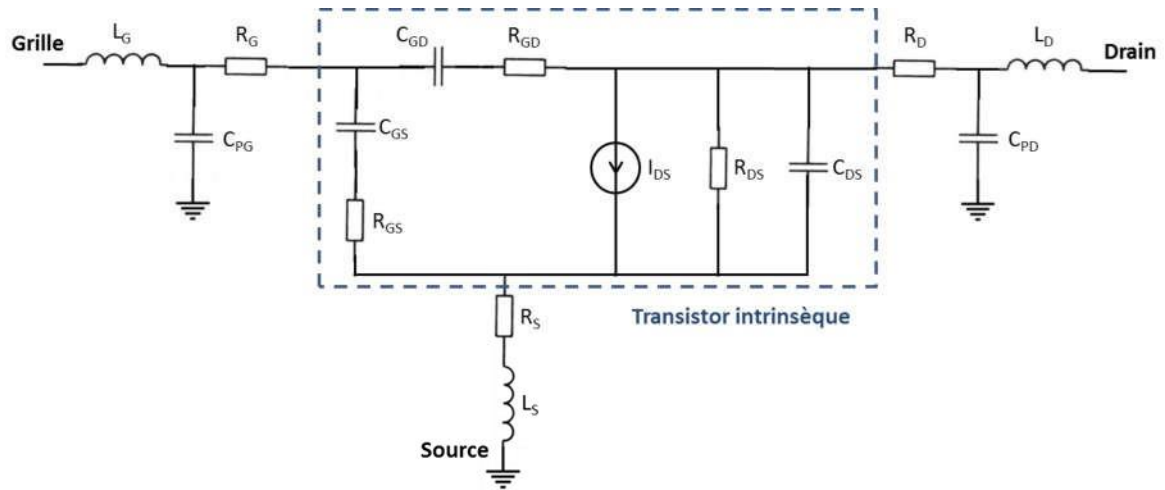


Figure III.1. Schéma équivalent en régime linéaire d'un transistor HEMT.

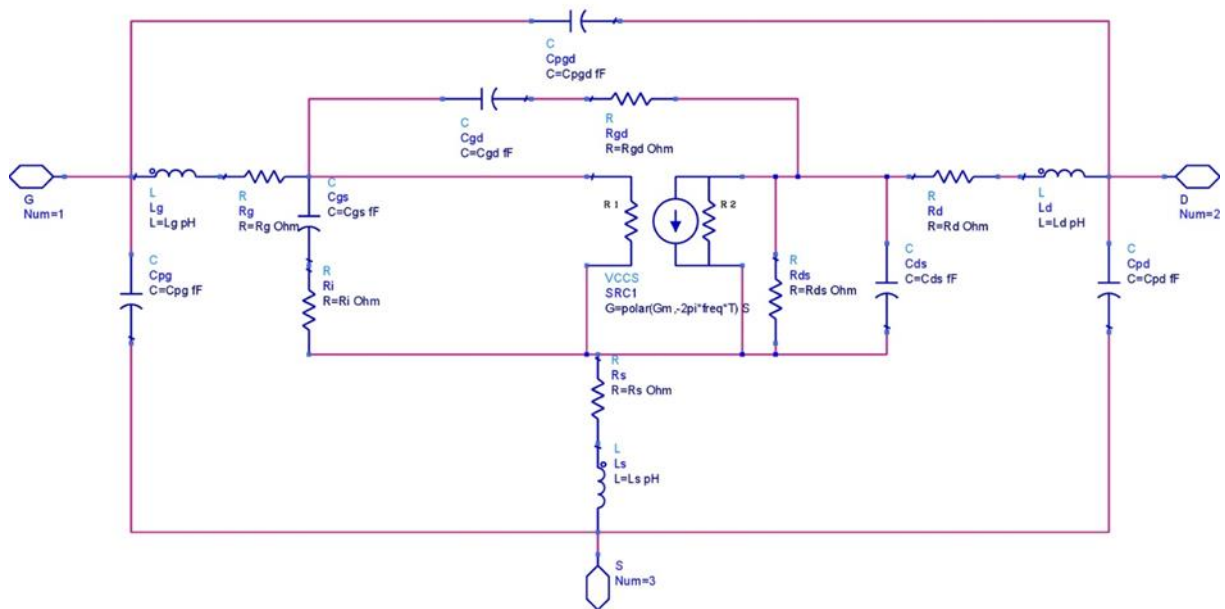


Figure III.2. Schéma équivalent petit signal SSEC d'un HEMT GAN CGH35030F sous ADS.

III.2.2. Éléments extrinsèques :

Les éléments extrinsèques du schéma équivalent SSEC (Small Signal Equivalent Circuit)(figure III.2) ont d'abord été extraits à partir de paramètres S (figure III.3) du transistor HEMT GaN CGH35030F . Les valeurs de ces éléments sont présentées dans le tableau III.1

L_S (pH)	L_G (pH)	L_D (pH)	C_{PG} (Ff)	C_{PD} (Ff)	C_{pgd} (Ff)	R_S (Ω)	R_G (Ω)	R_D (Ω)
------------	------------	------------	---------------	---------------	----------------	--------------------	--------------------	--------------------

0.1	41	0.60	95	65	16	1.2	1.2	0.5
-----	----	------	----	----	----	-----	-----	-----

Tableau III.1. Paramètres extrinsèques du transistor HEMT GAN CGH35030F.

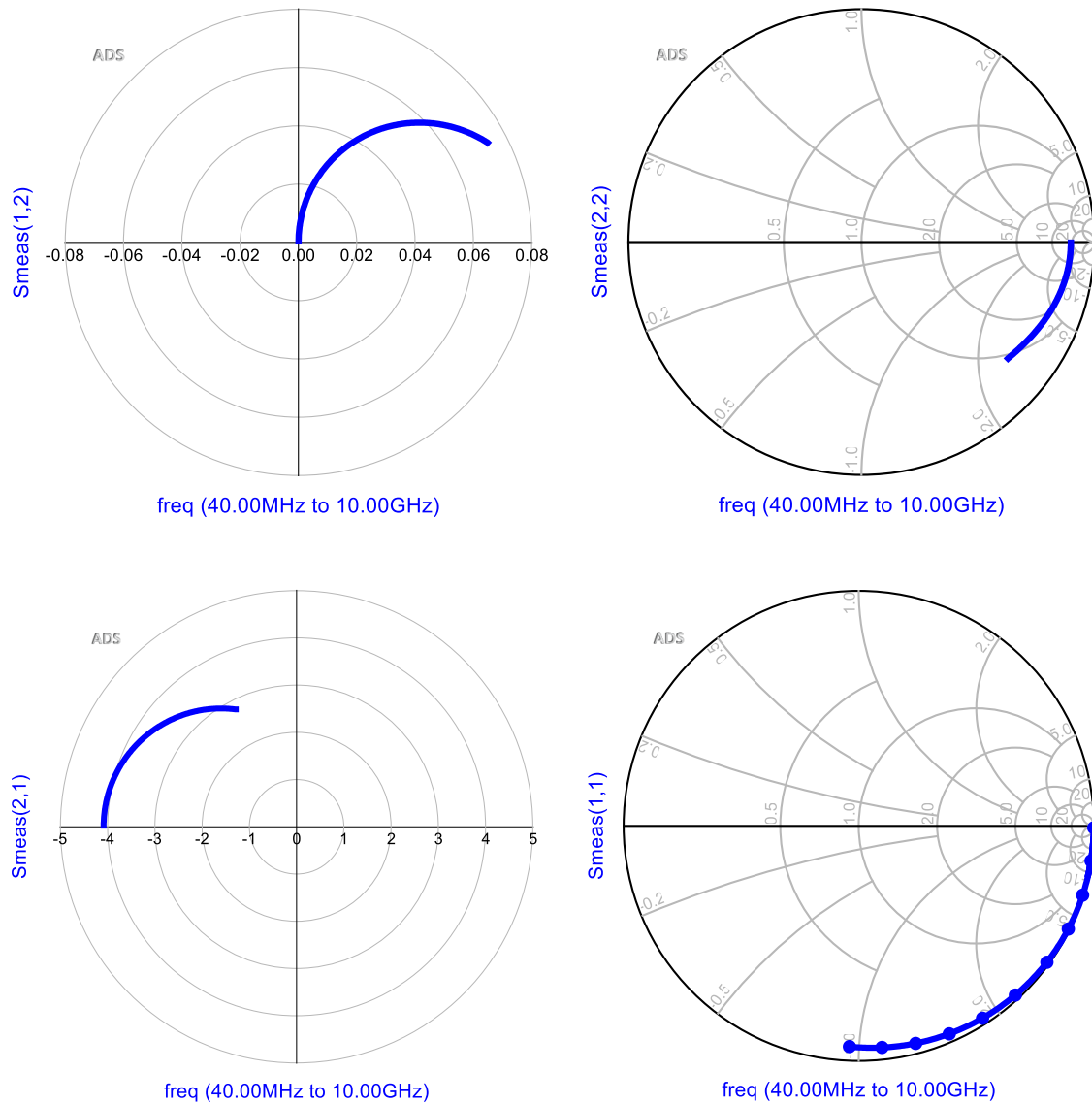


Figure III.3. Paramètres S du transistor HEMT GaN CGH35030F

III.2.3. Éléments intrinsèques :

Les capacités intrinsèques, notamment de grille (C_{GS} , C_{GD}), des transistors HEMT variant avec la polarisation, les valeurs des éléments intrinsèques sont extraites pour une polarisation ($V_{GS}=1.2\text{ V}$; $V_{DS}=28\text{ V}$). Les valeurs des éléments intrinsèques sont données dans le tableau III.2 :

C_{GS} (fF)	C_{GD} (fF)	C_{DS} (fF)	G_M (mS)	R_i (Ω)	T (ps)	R_{DS} (Ω)	R_{GD} (Ω)
---------------	---------------	---------------	------------	--------------------	--------	-----------------------	-----------------------

164	32	19.4	65	7	0.35	414.76	17
-----	----	------	----	---	------	--------	----

Tableau III.2. Paramètres intrinsèques du transistor HEMT GAN CGH35030F.

III.3. Conception des LNAs

La conception des LNAs est une procédure complexe et dépend en premier lieu, des simulations réalisées par les outils TCAD. Partant du principe que toute réalisation technologique est couteuse, il serait donc nécessaire et indispensable de prédire de manière précise le fonctionnement du LNA. On présentera dans cette section, les principales étapes à considérer lors de la conception de LNA.

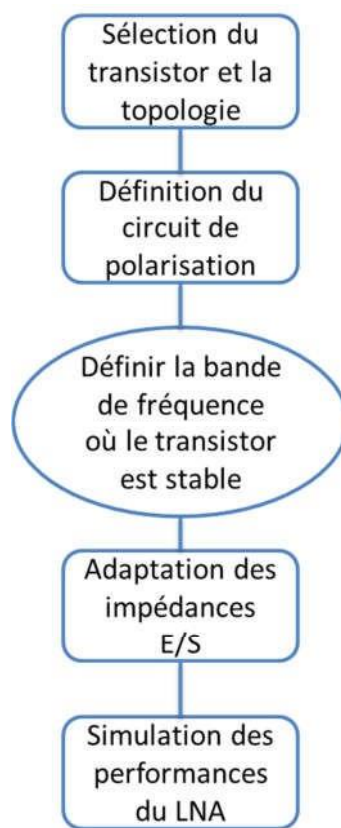


Figure III.4. Schéma bloc représentant la méthode de conception du LNA

III.3.1. Implémentation du modèle linéaire du transistor HEMT

La conception et les performances du transistor HEMT, ont été présentées au cours du chapitre I. Les résultats de la caractérisation et de la modélisation du bruit ont montré que ce

transistor est parfaitement adapté aux applications faible bruit en hyperfréquences. Le modèle linéaire petit-signal et les techniques d'extraction de ses éléments extrinsèques et intrinsèque ont été introduits pour une polarisation de 10-15% I_{DSS} , afin d'obtenir un fonctionnement avec un minimum de bruit.

Les éléments du modèle équivalent petit-signal ont été introduits vers le logiciel ADS afin de créer un modèle de transistor HEMT GAN CGH35030F. Cette procédure va permettre à ADS de simuler des circuits amplificateurs LNA en utilisant le transistor HEMT GAN CGH35030F. La Figure.III.5 représente le circuit utilisé par ADS pour importer les éléments du modèle petit-signal.

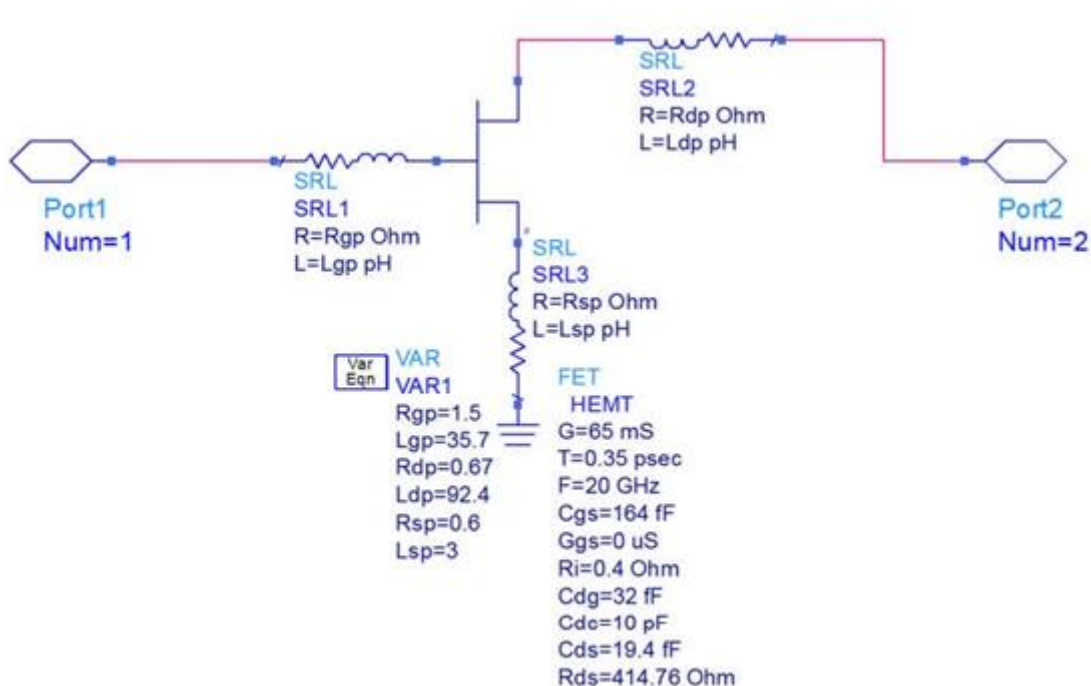


Figure III.5. Importation du modèle petit-signal du transistor HEMT GAN CGH35030F sous ADS

Ce modèle sera intégré dans deux topologies de LNA différentes : configuration source commune avec un seul étage et une configuration source commune à deux étages en cascade.

III.3.2. Bande de fréquences

Selon les résultats obtenus de la caractérisation AC et la modélisation en bruit du HEMT, son implémentation dans ces deux circuits va permettre d'étendre leurs fréquences de

fonctionnement. Le choix de la bande de fréquences reposera sur le compromis entre ces trois critères : une stabilité inconditionnelle, un gain élevé et facteur de bruit minimum.

III.3.3.Circuit de polarisation

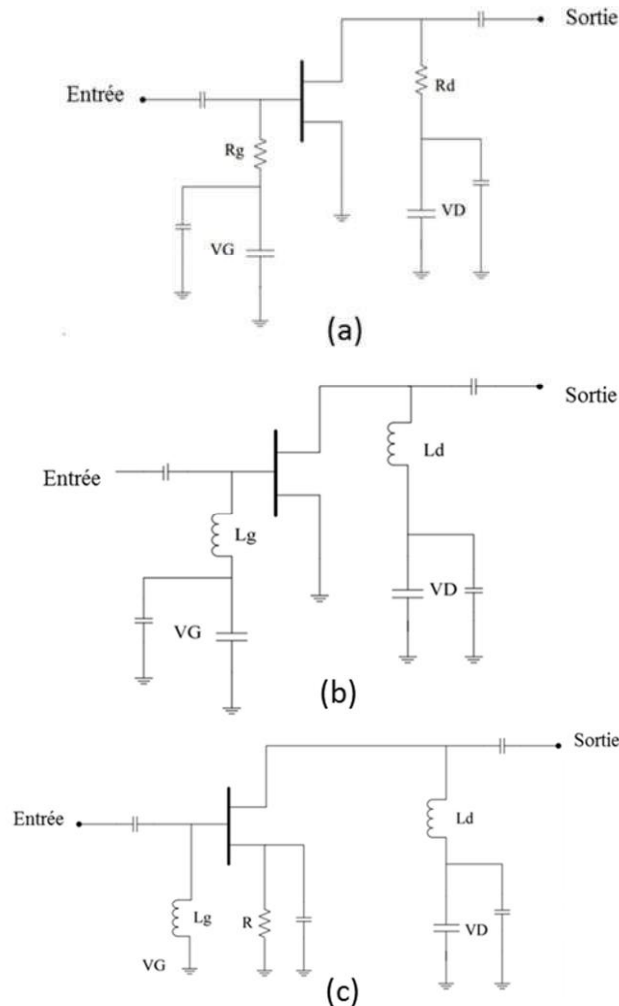


Figure III.6. Circuits de polarisation : (a) Résistif ; (b) Inductif ; (c) Autopolarisation

Comme il a été indiqué précédemment, le point de fonctionnement du transistor et la topologie sélectionné pour son implémentation en LNA, sont déjà définies. Le choix d'un circuit de polarisation correcte est une décision cruciale, car on ne peut adopter au transistor, n'importe quelle polarisation. L'utilisation d'un circuit d'alimentation inapproprié peut provoquer des oscillations au sein du LNA et augmenter le bruit.

Toute conception de circuit RF comporte des capacités de découplage et d'isolation. Les capacités d'isolation sont positionnées en entrée et à la sortie pour isoler l'alimentation. Alors que les capacités de découplage sont positionnées parallèlement aux sources de tension, elles permettent d'évacuer les harmoniques du signal vers la masse et protéger les sources

d'alimentation. Ces capacités occupent un rôle primordial dans la conception car toute fuite issue de l'alimentation ou du signal RF peut causer un dysfonctionnement du circuit LNA. La Figure.III.6 illustre trois configurations de circuit d'alimentation.

Le circuit en Figure III.6(a) utilise une résistance élevée au niveau de la grille. Cette méthode de polarisation convient à notre application car aucun courant n'est supposé circuler à travers la grille (cas idéal) et la résistance élevée stabilise le transistor. De ce fait, cette méthode permet au circuit d'avoir une stabilité inconditionnelle. Dans le circuit de la Figure III.6(b), les inductances agissent comme des bobines de protection. Elles ont une valeur relativement large ($\sim 30\text{nH}$) et leur réalisation technologique occupe une grande surface. La Figure. III.6(c) un design de circuit de polarisation intermédiaire entre le circuit résistif et inductif. Ce circuit utilise une seule source de tension V_D . La grille est reliée à la masse à travers une résistance ou une inductance, tandis que la source est polarisée sur un voltage positif afin d'obtenir la différence de tension grille-source désirée d'où l'appellation autopolarisation. L'inconvénient principal de cette méthode est la sensibilité de l'amplificateur aux variations de la tension de pincement du transistor lors de sa réalisation technologique.

III.3.4.Adaptation d'impédance

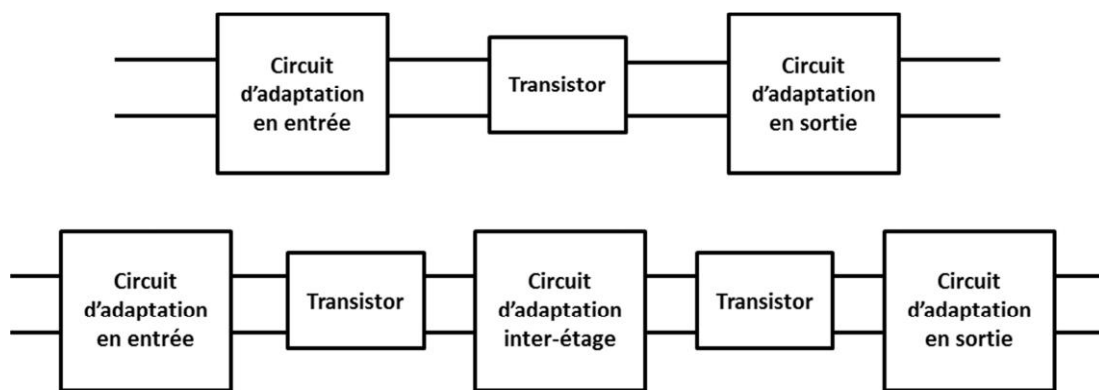


Figure III.7. Représentation générale d'amplificateur mono-étage et double-étage .

L'adaptation des impédances est une étape cruciale dans la conception des LNAs. Elle permet à l'amplificateur de délivrer un signal avec une puissance constante sur toute sa bande de fonctionnement. La Figure.III.7 illustre une représentation générale d'un amplificateur mono-étage et double-étage.

Dans l'amplificateur mono-étage, les éléments passifs du circuit de polarisation agissent comme adaptation d'impédance au niveau de l'entrée et de la sortie de l'amplificateur. Dans

une configuration d'amplificateur à plusieurs étages, le circuit d'adaptation inter-étage permet de transférer le maximum d'énergie d'un étage à un autre et risque de contrer le gain spécialement dans une configuration source commune. Dans certains designs, l'adaptation inter-étage est constituée d'un seul composant généralement une capacitance. Le circuit d'adaptation à l'entrée/sortie doit adapter les bords du transistor sur un standard d'impédance (50Ω) pour assurer sa connexion avec d'autres circuits sur toute la bande de fonctionnement.

III.4. Simulation d'amplificateurs faible bruit

Dans cette section, les deux circuits LNAs présentés sont basés sur la topologie source commune car cette configuration permet de minimiser le facteur de bruit et elle est moins susceptible aux oscillations. La polarisation des LNAs est fixée sur de faible valeur d' I_{DS} et V_{GS} , comme il a été indiqué précédemment. Cette polarisation permet au HEMT de fonctionner dans un régime à faible bruit et lui permet aussi d'être utilisé dans une application à faible consommation d'énergie. Le circuit de polarisation emploie une résistance élevée au niveau de la grille pour obtenir une stabilité inconditionnelle.

Deux types de LNAs seront présentés dans cette section : (1) MMIC LNA mono-étage source commune (2) MMIC LNA double-étage source commune en cascade.

III.4.1. MMIC LNA mono-étage

Le circuit de l'amplificateur LNA mono-étage est montré en Figure.III.8. Cet amplificateur est conçu pour fonctionner sur une gamme de fréquences de 2,4 GHz à 5,2 GHz. Le transistor est polarisé avec $V_{DS} = 1\text{v}$ et $I_{DS} \sim 5\text{mA}$ (10% I_{DSS}), $V_{GS} = -0.6\text{v}$ et $V_{DD} = 3\text{v}$. Ces conditions de polarisation offrent les meilleures performances en bruit.

Pour le circuit d'alimentation, l'amplificateur utilise une résistance élevée ($R_G = 4 \text{ k}\Omega$) au niveau de la grille. Cette configuration empêche le flux de grands courants vers l'entrée du transistor ce qui permet d'optimiser la tension injectée en grille ($V_{GG} = -0.6 \text{ v}$). La valeur de la résistance R_G contribue aussi à minimiser les oscillations en faibles fréquences.

La capacité C_e bloque le passage du signal DC issu de la source de tension (V_{GG}), vers la source RF. Les capacités de découplage C_{dc} et C_{dc1} empêchent la fuite du signal RF vers les sources de tension (V_{GG} et V_{DD}). La capacité au niveau du drain C_d est utilisée pour améliorer les coefficients de réflexion et fournir une sortie adaptée à l'amplificateur. La résistance du côté drain R_{b1} a pour rôle d'empêcher les oscillations. On notera que l'emplacement de cette résistance à la sortie du HEMT, ne va pas influencer le bruit. Néanmoins, elle réduit

légèrement le gain total de l'amplificateur. Donc pour réduire les pertes en gain, la valeur de R_{b1} doit être minimisée ($R_{b1} = 60 \Omega$).

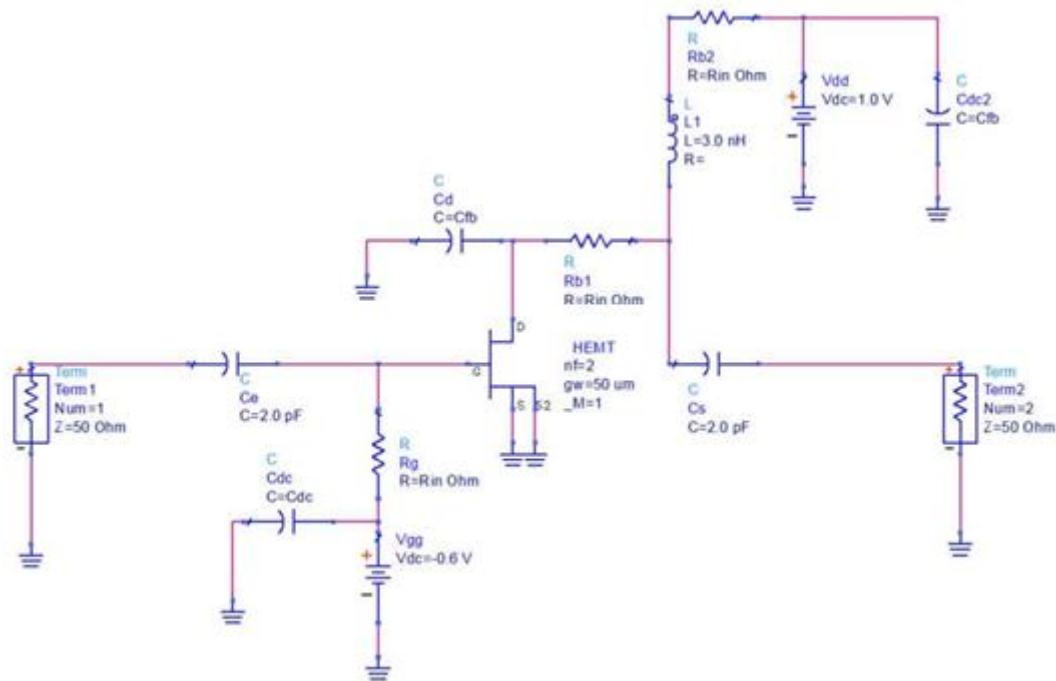


Figure III.8. Diagramme du LNA mono-étage

L'inductance L_d et la résistance R_{b2} du côté du drain sont utilisées pour obtenir une impédance de sortie adaptée sur une large bande de fréquences et assurer une stabilité inconditionnelle au LNA. Placer une inductance à l'entrée du LNA permet effectivement d'améliorer le coefficient de réflexion en entrée mais augmente aussi le bruit. C'est pour cette raison que l'utilisation de l'inductance en entrée est évitée.

La capacité à la sortie C_s bloque le passage du courant de drain le signal RF et contribue au circuit d'adaptation en sortie pour le coefficient de réflexion en sortie.

III.4.2. MMIC LNA double-étage

Une topologie à double étage est utilisée pour améliorer le gain et optimiser les performances en bruit. Le facteur de bruit du premier étage domine les performances du bruit de tout le circuit. Le premier étage est conçu de manière à avoir un facteur de bruit minimum. Le deuxième étage est utilisé pour augmenter le gain issu du premier étage et donc polarisé pour optimiser le gain.

Le diagramme de l'amplificateur LNA double-étage est illustré en Figure.III.9. Ce circuit est composé de deux amplificateurs LNA mono-étage branchés en cascade et adoptant avec une topologie source commune avec un circuit de polarisation résistif.

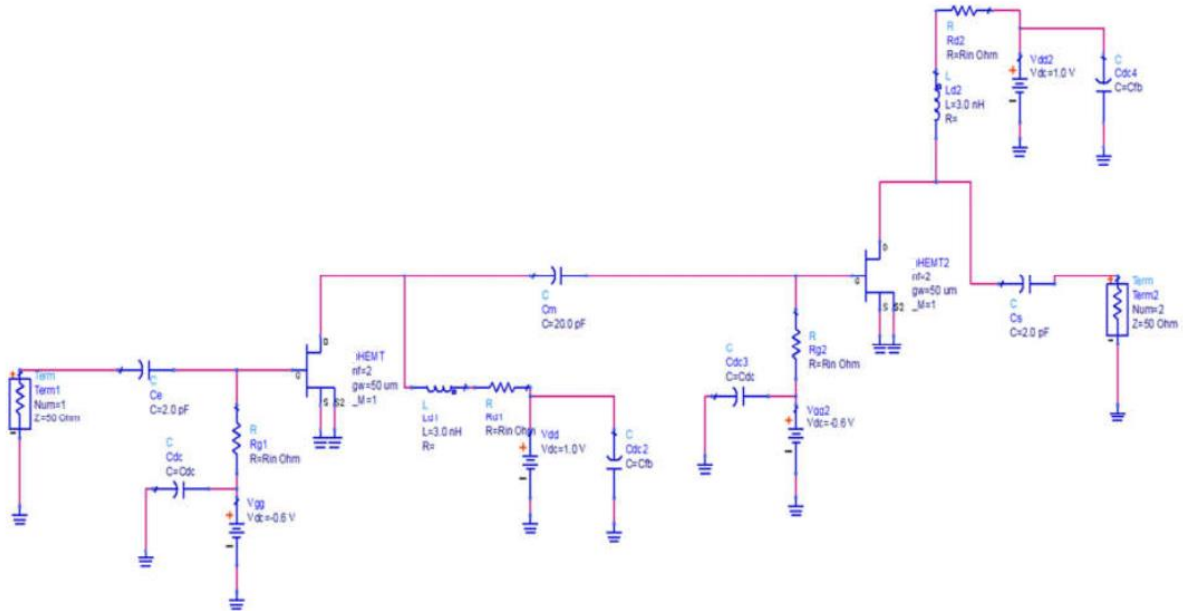


Figure III.9. Diagramme de MMIC LNA double étage à base de HEMTs

Les deux transistors sont polarisés à $V_{DS} = 1\text{V}$, $I_{DS} \sim 5\text{mA}$ ($10\% I_{DSS}$), $V_{GS} = -0,6\text{V}$ et $V_{DD}=3\text{V}$. Pour assurer cette polarisation, une résistance de grille élevée a été employée pour le premier étage ($R_{g1} = 8\text{k}\Omega$) pour la raison expliquée dans le circuit mono-étage. Le block constitué par les éléments (C_m , L_{d1} et R_{d1}) agit comme circuit d'adaptation d'impédance inter-étage du LNA. La capacité ($C_m = 20\text{pF}$) isole aussi l'alimentation DC au niveau de la grille du deuxième étage, de la sortie RF du premier étage. Les composants L_{d1} et R_{d1} améliorent les coefficients de réflexion en entrée/sortie et contribuent aussi à la stabilité de l'amplificateur.

Le deuxième étage amplificateur améliore le gain global du LNA. La valeur de la résistance R_{g2} égale à la moitié de R_{g1} ($R_{g2} = 4\text{k}\Omega$), cela est dû à la présence du circuit d'adaptation inter-étage constitué de C_m , L_{d1} et R_{d1} pour garantir une performance en bruit optimale. L_{d2} et R_{d2} sont utilisés pour l'adaptation d'impédance en sortie de l'amplificateur et pour améliorer le coefficient de réflexion en sortie ce qui va améliorer par la suite, la stabilité de l'amplificateur.

Les capacités en série C_e et C_s isolent le signal RF et bloquent toute fuite vers les sources d'alimentation V_{DD} et V_{GG} . Les capacités de découplage C_{dc} , C_{dc2} , C_{dc3} et C_{dc4} sont utilisés pour empêcher toute fuite du signal RF vers les sources de tension.

III.4.3. Résultats et interprétation de la simulation des LNAs

Les performances globales (gain, bruit, coefficients de réflexions) des deux circuits amplificateurs LNA ont été simulées sous ADS ainsi que deux analyses complémentaires (linéarité et stabilité).

III.4.3.1. Performances du LNA mono-étage

Le logiciel de conception des circuits RF ADS offre des outils d'optimisation et d'ajustement qui permettent de sélectionner, les meilleures valeurs de composants passifs (résistance, capacité et inductance) qui assurent une adaptation d'impédance et une stabilité du circuit, tout en maintenant un compromis entre un gain maximisé et un bruit minimisé. L'étude de la linéarité est réalisée par l'outil « Harmonic Balance » d'ADS où le comportement en puissance de la fréquence fondamentale du signal en sortie, est observé en fonction de différentes puissances appliquées à l'entrée de l'amplificateur.

Les résultats de la simulation des performances du LNA mono-étage sont présentés en Figure.III.10-III.11-III.12.

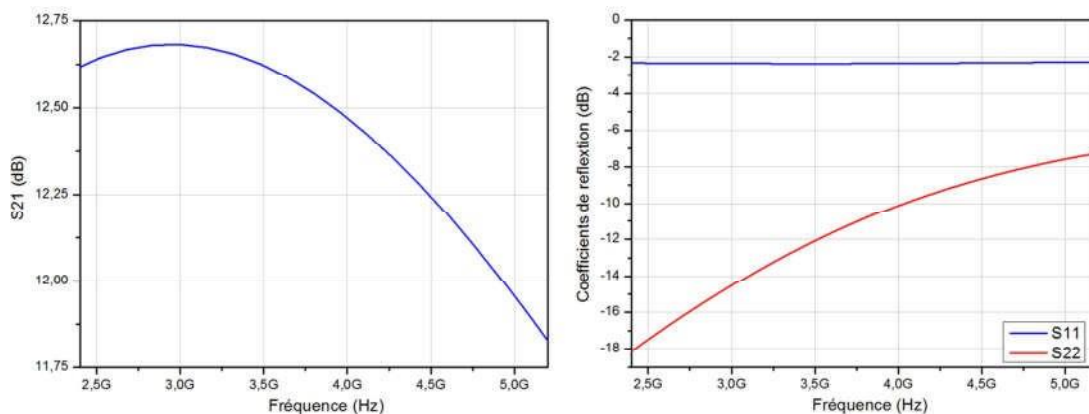


Figure III.10. LNA mono-étage: Gain S_{21} et coefficients de réflexions S_{11} , S_{22} .

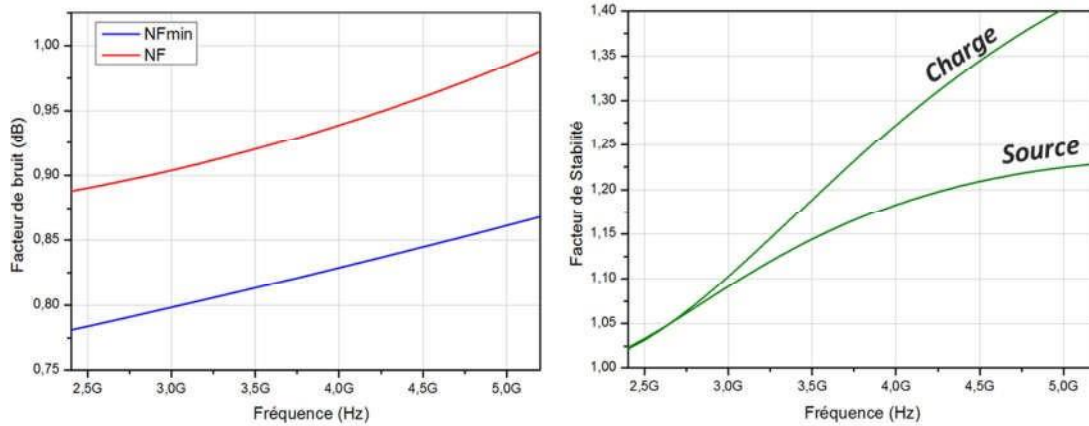


Figure III.11. LNA mono-étage: Facteur de bruit et stabilité

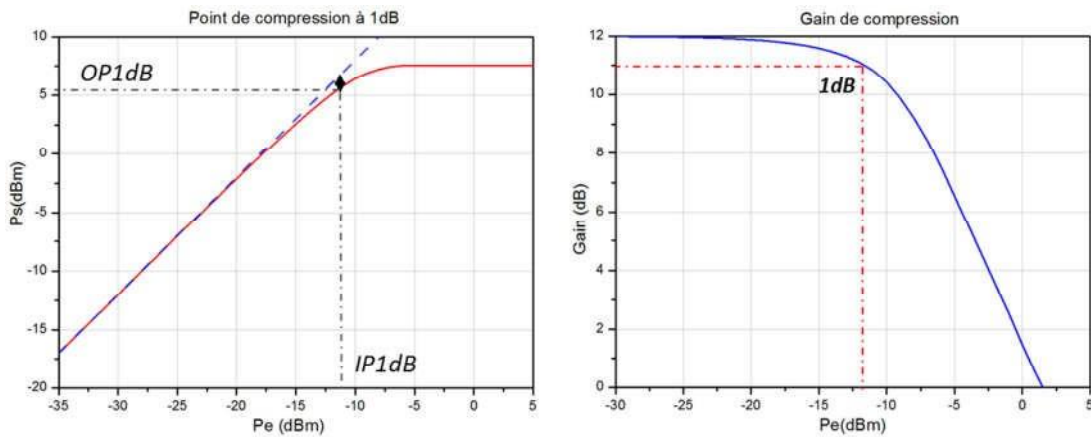


Figure III.12. LNA mono-étage : Point de compression à 1 dB

Les résultats obtenus par la simulation sont exposés comme suit:

Un gain supérieur à 11 dB ($S_{21} = 12.7\text{dB}$ pour 3GHz)

Un coefficient de réflexion en entrée plat ($S_{11} = -2.4\text{dB}$). Le coefficient de réflexion en sortie inférieur à -7dB ($S_{22} = -15\text{dB}$ pour 3GHz)

Un facteur de bruit inférieur à 1dB avec $NF_{\min} > 0.86\text{dB}$ ($NF = 0.9\text{dB}$ et $NF_{\min} = 0.91\text{dB}$ pour 3GHz)

Une stabilité inconditionnelle sur toute la bande de fréquences 2.4-5.2 GHz

Le point de compression à 1dB est donné par $OP1 = 5.45\text{ dBm}$ pour $IP1 = -11.48\text{ dBm}$ avec un gain de compression de 11dB.

III.4.3.2. Performances du LNA double-étage

La simulation du LNA double-étage est réalisée de la même manière que le circuit précédent. Les performances obtenues du circuit double-étage source commune sont supérieures à celles du mono-étage. Les résultats sont illustrés en Figure.III.13-III.14-III.15.

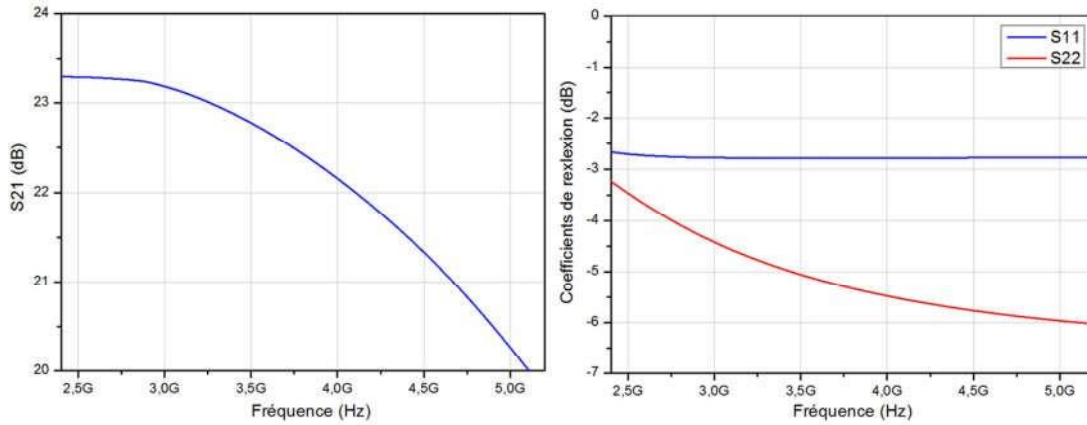


Figure III.13. LNA double-étage Gain et coefficients de réflexion

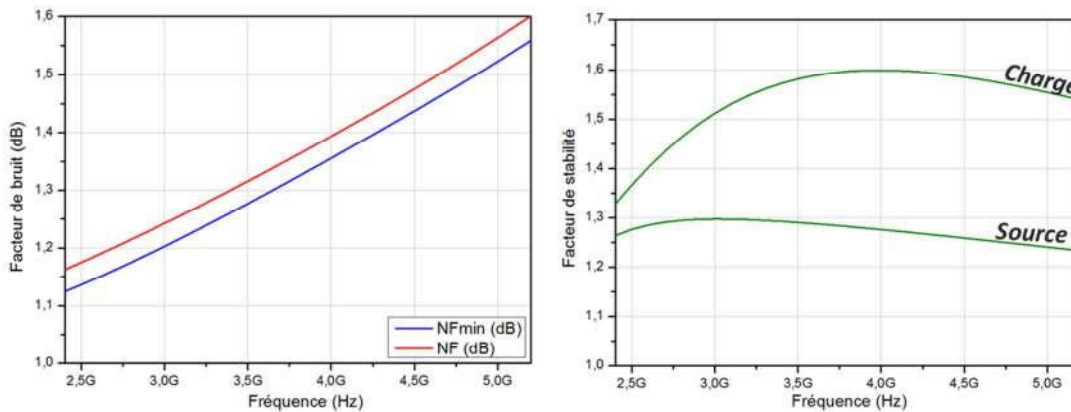


Figure III.14. LNA double-étage: Facteur de bruit et stabilité

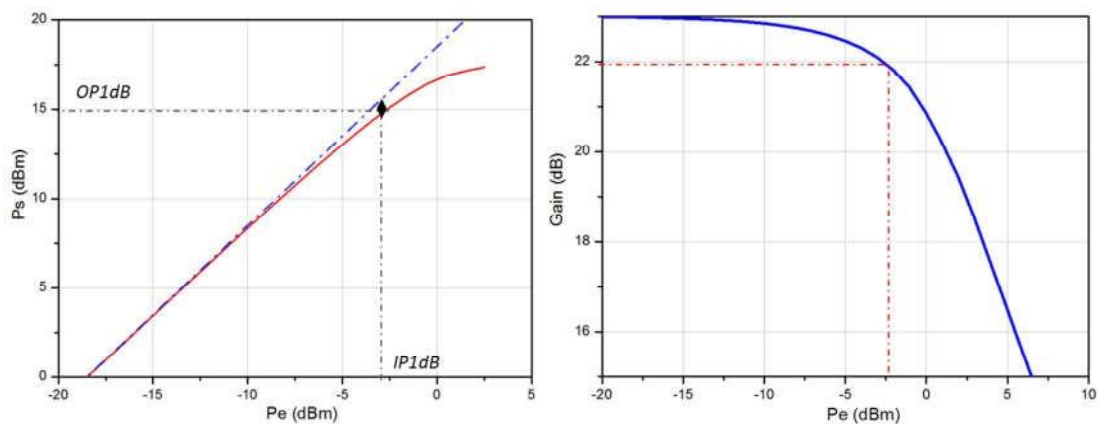


Figure III.15. LNA double-étage: Point de compression à 1dB

Les performances obtenues de la simulation du LNA double-étage sont données comme suit :

Un gain supérieur à 20 dB ($S_{21} = 23,3$ dB pour 3 GHz)

Un coefficient de réflexion en entrée plat ($S_{11} = - 2,6$ dB). Le coefficient de réflexion en sortie inférieur à -3dB ($S_{22} = - 6$ dB pour 5 GHz)

Un facteur de bruit inférieur à 1,6dB avec $NF_{min} > 1.55$ dB ($NF = 1,25$ dB et

$NF_{min} = 1,2$ dB pour 3GHz)

Une stabilité inconditionnelle sur toute la bande de fréquences 2.4 -5.2 GHz

Le point de compression à 1dB est donné par $OP1 = 15$ dBm pour $IP1 \sim -2.5$ dBm avec un gain de compression de 23dB.

Les performances (gain et bruit) exhibées par le LNA double-étage sont supérieures à celles exhibées par le LNA mono-étage. Cela est essentiellement dû au second étage qui amplifie le gain du premier étage y compris son bruit. Il faudra noter que malgré que les performances obtenues par la simulation soient satisfaisantes et prometteuses, elles ne reflètent pas les performances issues d'une réalisation pratique de LNA. Néanmoins, elles permettent de prédire le fonctionnement du LNA et offrent une estimation sur ces performances.

III.5. Conclusion

Dans ce chapitre, deux circuits LNAs ont été présentés. Le composant actif principal est le transistor HEMT GAN CGH35030F avec une longueur de grille de 50nm et une largeur de 50 μ m. La configuration source commune a été adoptée pour les deux circuits avec une polarisation résistive.

Les performances des deux circuits ont été simulées sur une gamme de fréquences allant de 2,4GHz à 5,2GHz (S-bande). Les deux LNAs ont exhibé une stabilité inconditionnelle sur toute la bande de fréquences. Le LNA mono-étage a montré un gain de 12,7dB avec un facteur de bruit de 0,9dB. Par contre, le LNA double-étage a présenté des performances supérieures avec un gain de 23,3dB et un facteur de bruit légèrement supérieur avec une valeur de 1,25dB. Une bonne linéarité est obtenue avec le LNA double-étage avec une

puissance de compression en sortie de 15 dBm comparée à 5,45dBm pour le LNA mono-étages.

La comparaison des résultats de la simulation avec des performances de LNAs exposées dans la littérature récente, a montré que les performances du LNA double-étage sont acceptables et prometteuses pour de futures conceptions à base du transistor HEMT utilisé dans ce travail.

Conclusion Générale

Conclusion Générale

Le but principal de ce travail de recherche a été d'étudier un amplificateur à faible bruit et haute linéarité (LNA) pour des applications en hyperfréquences à base de transistor HEMT. Lechoix s'est porté sur le transistor HEMT GAN CGH35030F avec une longueur de grille de 50 nm pour ses propriétés physiques supérieures permettant d'avoir une fréquence de coupure et une transconductance élevées. Ce sont deux paramètres fondamentaux pour l'obtention de performances faible bruit. La première étape de ce travail consistait à avoir rappelé les propriétés physiques des matériaux semi-conducteurs utilisés ainsi que les différents mécanismes qui conditionnent le fonctionnement du HEMT. Les bases des données des caractérisations du transistor HEMT GAN CGH35030F ont été exploitées pour extraire analytiquement les éléments intrinsèques et extrinsèques du modèle équivalent petit-signal du transistor HEMT.

Les principes fondamentaux des LNAs ont été détaillés avec leurs différentes topologies et les progrès réalisés dans leurs développements. Ensuite, la méthodologie de conception des circuits LNAs a été exposée en précisant l'importance d'avoir un compromis entre trois principaux paramètres (gain, bruit et stabilité) pour garantir un fonctionnement optimal de l'amplificateur. Finalement, le modèle équivalent du HEMT a été implémenté avec le logiciel ADS d'Agilent, dans deux circuits amplificateurs : un LNA mono-étage à source commune et un LNA double-étage à source commune aussi. La simulation de ces circuits a montré une stabilité inconditionnelle sur la bande de fréquences (2.4-5.2 GHz). Dans cette gamme de fréquences, le LNA mono-étage a exhibé un gain maximum de 12.7dB avec un facteur de bruit de 0.91dB et une linéarité jusqu'à une puissance en sortie de 5.45dBm. Tandis que pour le LNA double-étage, un gain maximum de 23.3dB a été obtenu avec un facteur de bruit de 1.2dB et une linéarité jusqu'à une puissance en sortie de 15dBm. Nous estimons que l'objectif de ce travail a été atteint et les résultats obtenus sont acceptables vis-à-vis de ce qui a été exposé en littérature.

Cependant, certains points de ce travail restent à développer dans de futurs travaux :

- Utilisation du module d'extraction automatique du modèle petit-signal disponible sous ADS.
- Utilisation de modèles de HEMT grand-signal pour tenir en compte des non linéarités.

- Utilisation de la modélisation électromagnétique qui tient en compte des phénomènes de propagation des ondes.
- Implémenter le HEMT dans des topologies plus complexes (LNA multi-étage et LNA différentielle).

Références bibliographiques

Références bibliographiques

Introduction générale

- [1]. I. El Makoudi, “Etude et fabrication de transistors à enrichissement de la filière InAlAs/InGaAs pour application millimétriques faible bruit”, *Thèse de Doctorat, Université de Lille*, Lille, Avril 2010.
- [2]. K. Shinohara *et al*, “Ultra-High-Speed Low-Noise InP-HEMT Technology”, IEEE MTT-S International Microwave Symposium Digest, pp 337-340, 2006.
- [3]. R. Lai *et al*, “Sub 50 nm InP HEMT Device with Fmax Greater than 1 THz”, IEEE International Electron Devices Meeting, pp 609-611, 2007.

Chapitre I

- [1] A.Denis“ Elaboration cristallogénèse et caractérisations physico-chimiques des nitrures des éléments de la colonne III-a et en particulier le GaN”. Thèse de doctorat, université Bordeaux 2003.
- [2] A.M.MALIK“Technology and Physics of Gate Recessed GaN/AlGaNFETs”. Thèse de doctorat, université de Stuttgart 2003.
- [3] Rongming.Chu“AlGaN/GaN single and double channel high electron mobility transistors”, thesis MSCHongKong university of Science and technology, 2004.
- [4] E.T.Yu“O.Manasresh, book chapter for inclusion in III-V Nitride Semiconductors: Application and Devices” université of California at Sandiegola Jolla, CA 92093-0407.
- [5] Rongming.Chu“électronique Properties of Gallium nitride-based heterostructures”, thèse for the degree of bachelor of science 2002.
- [6] O.Ambacher, J.Smart, and al“Two dimensional electron gases induced by spontaneous and piezoelectric Polarization charges in N- and Ga-face AlGaN/GaN heterostructures. Journal of applied Physics, American institute of physics 1999.
- [7] Sanghyun.Seo,“AlGaN/GaN high electron mobility transistors (HEMTs)”. University of Michigan, EECS 521 winter term project report, 2003.
- [8] S.Augaudy,“Caractérisation et modélisation des transistors micro-ondes, application à l’étude de la linéarité des amplificateurs à fort rendement”, université de Limoges, 2002.
- [9] P.Chevalier,“Transistors à effet de champ à hétéro jonction sur matériaux III-V pour application hyperfréquences”, Ecole polytechnique universitaire de Lille, 1999.
- [10] C.Meliani,“Circuit intégré amplificateurs à base de transistors HEMT pour les transmissions numériques à très haut débit”, thèse doctorat, université Paris VII Denis Diderot, 2003

Chapitre II

- [1] M.E. Kaamouchi et al., "A 2-4-GHz fully integrated ESD-protected low-noise amplifier in 130-nm PDSOI CMOS technology", *IEEE Trans. Microw. Theory* 55(2007)2822.
- [2] K.-Sun, Z.-M. Tsai, K.-Y. Lin, and H. Wang, "A Noise Optimization Formulation for CMOS Low-Noise Amplifiers With On-Chip Low-Q Inductors", *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 4, pp. 1554-1560, April 2006.
- [3] D.M. Mozar, *Microwave engineering*, 2nd edition, John & Wiley Inc., U.S.A. (1998).
- [4] A. EL Oualkadi, "Analyse comportementale des filtres à capacités commutées pour les radiocommunications : Conception d'une nouvelle architecture en technologie BiCMOS 0,35 μm ", *Thèse Doctorat, Université de Poitiers*, 2004.
- [5] N. Defrance, "Caractérisation et Modélisation des dispositifs de la Filière Nitrure par la Conception de Circuits intégrés de Puissance en hyperfréquences", *Thèse de Doctorat, Université des sciences et de technologies de Lille*, Décembre 2007.
- [6] M. Devulder, "Etude et faisabilité d'un système Ultralarge Bande ULB en Gamme millimétrique en Technologie Silicium avancée", *Thèse de Doctorat Université des Sciences et de Technologies de Lille*, Décembre 2008.
- [7] M. Camus, "Architecture de réception RF très faible coût et très faible puissance Application aux réseaux de capteurs et au standard ZigBee", *Thèse de Doctorat, Université de Toulouse*, Février 2008.
- [8] R. Claveau, "Contribution à l'étude des amplificateurs distribués et des circuits de polarisation active. Applications aux circuits de commande de modulateurs électro-optique", *Thèse de Doctorat, l'Institut National des Sciences appliquées de Rennes*, Mai 2005



A CREE COMPANY

CGH35030F

30 W, 3.3-3.9 GHz, 28V, GaN HEMT for WiMAX

Description

Cree's CGH35030F is a gallium nitride (GaN) high electron mobility transistor (HEMT) designed specifically for high efficiency, high gain and wide bandwidth capabilities, which makes the CGH35030F ideal for 3.9 GHz WiMAX and BWA amplifier applications. The transistor is supplied in a ceramic/metal flange package.



Package Type: 440166
PN: CGH35030F

Typical Performance Over 3.3-3.8 GHz ($T_c = 25^\circ\text{C}$) of Demonstration Amplifier

Parameter	3.3 GHz	3.4 GHz	3.5 GHz	3.6 GHz	3.7 GHz	3.8 GHz	Units
Small Signal Gain	11.6	11.8	11.8	12.0	12.4	13.0	dB
EVM at $P_{AVE} = 23\text{ dBm}$	2.42	2.26	2.09	2.11	2.13	2.38	%
EVM at $P_{AVE} = 36\text{ dBm}$	1.97	1.74	1.68	1.79	2.01	2.37	%
Drain Efficiency @ 36 dBm	20.8	21.9	23.5	25.4	27.4	29.1	%
Input Return Loss	12.3	8.5	6.1	5.4	6.1	9.0	dB

Note: Measured in the CGH35030F-AMP amplifier circuit, under 802.16 OFDM, 3.5 MHz Channel BW, 1/4 Cyclic Prefix, 64 QAM Modulated Burst, 5 ms Burst, Symbol Length of 59, Coding Type RS-CC, Coding Rate Type 2/3, PAR = 9.8 dB @ 0.01 % Probability on CCDF.

Features

- 3.3 - 3.9 GHz Operation
- 30 W Peak Power Capability
- 12 dB Small Signal Gain
- 4.0 W $P_{AVE} < 2.0\%$ EVM
- 25% Efficiency at 4 W P_{AVE}
- WiMAX Fixed Access 802.16-2004 OFDM
- WiMAX Mobile Access 802.16e OFDMA



Large Signal Models Available for ADS and MWO

RoHS
COMPLIANT