

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE
SCIENTIFIQUE

Université de Mohamed El-Bachir El-Ibrahimi - Bordj Bou Arreridj

Faculté des Sciences et de la technologie

Département d'Electronique

Rapport

Projet de Fin de Cycle (PFC)

MCIL 3

FILIERE : électronique

Spécialité : industrie électronique

Par

- MOKHBI LEILA
- BEN ABDELMOUMENE SOULEF
- TAYEB YASSER

Intitulé

*Etude et simulation d'un Amplificateur Opérationnel Bipolaire en utilisant
le simulateur de saisie de schéma Gateway*

Présenté le : 22 juin 2022

Devant le Jury composé de :

<i>Nom & Prénom</i>	<i>Grade</i>	<i>Qualité</i>	<i>Etablissement</i>
<i>Mme. KHERRAT. F</i>	<i>MAA</i>	<i>Président</i>	<i>Univ-BBA</i>
<i>Dr. BIOUD. N</i>	<i>MCA</i>	<i>Examineur</i>	<i>Univ-BBA</i>
<i>Dr. MESSAI. Z</i>	<i>MCA</i>	<i>Encadreur</i>	<i>Univ-BBA</i>

Année Universitaire 2021/20

Dédicace 1:



Je tiens c'est avec grand plaisir que je dédie ce modeste travail :

A l'être le plus chère de ma vie, ma mère **SAOUDI MERZAKA**.

A celui qui m'a fait de moi un homme, mon père **ABDELHAMID**.

A mes chères frères **RAID ET IDRIS** et ma sœur **RANA**.

A tous mes amis de promotion de 3^{ème} année Licence Mcil

Toute personne qui occupe une place dans mon cœur.

YASSER

Dédicace 2 :



Je dédie ce Modest travail :

A ma mère **MOKHBI FATIHA** pour son amour et ses encouragements et ses sacrifices.

A mon père **KAMEL** pour son soutien, son affection et pour la confiance AVEC LE qu'il Me donne.

A tous mes frères **BASSEM, AISSA** et notamment mon frère **MOUHAMMED.**

Mes très chers sœurs **BESMA** et **MALAK**

Tous mes amis notamment **MAYAR** et **WAFI**

Et toute la promotion d'électronique 2019/2022

➤ **MOKHBI LEILA**

Dédicace 3:



JE dédie ce modeste travail

A mes très chères parents que dieu les protège pour moi

A mes très chères amies ‘ **MAYAR, LEILA, WAFI, SAADA, AICHA** ‘

A mon âme sœur **FARIEL BOUDAUD** ma plus proche amie qui a été à
côté de moi

A **ISLEM SEKKIOU** la personne la plus précieuse qui m’a donné la vie

A tous les professeurs de département d’électronique

SOULEF

2022...

Remerciement :

On remercie dieu le tout puissant de nous avoir donné la sante et la volonté d'entamer et de termine ce mémoire

Tout d'abord ce travail ne serait pas aussi riche et valide sans l'aide de et l'encadrement de Dr. ZITOUNI MESSAI. On la remercie pour la qualité de son encadrement exceptionnel pour sa patience sa disponibilité durant notre préparation de ce mémoire.

Nos remerciement s'adresse à M.TOUATI ZINEEDDINE pour son aide pratique et son soutien morale et ses encouragement.

Nos remerciement s'adresse également à tous nos professeurs pour leur générosité et la grande patience dont malgré leur charges académique et professionnelles.

Table des matières

Dédicaces	
Remerciement	
Liste des figures	
Liste des abréviations	
Résumé	1
Abstract	1
المخلص.....	1
Introduction général.....	2

Chapitre I : Initiation aux simulations Gateway /SmartSpice

I.1 Introduction	3
I.2 Gateway.....	3
I.2.1 Définition.....	3
I.2.2 Fenêtre Gateway.....	4
I.2.3 Création d'un nouveau projet	5
I.2.3.1 Espace de travail workspace	5
I.2.3.2 Bibliothèques	7
I.2.3.3 Création d'un fichier schématique	9
I.2.3.4 Sauvegarde du fichier schématique.....	10
I.2.4 Saisie du schéma.....	10
I.2.4.1 Placer des composants	10
I.2.4.2 Création de fils	11
I.2.4.3 Chargement des fichiers	11
I.2.4.4 Vérification de la conception	12
I.2.4.5 Netlisting et panneau de contrôle	13
I.2.4.6 Simulation	16
I.2.4.7 Boutons de la barre d'outils de simulation	17
I.2.4.8 Affichage de polarisation DC.....	17
I.2.4.9 Post-traitement	18
I.2.4.10 Ajouter du texte.....	19
I.2.4.11 Filtrage de sélection	19
I.3 Le choix de simulateur	19
I.3.1 Etat et informations de SmartSpice	20
I.4 Les Types d'analyses dans SmartSpice	21
I.4.1 Analyses OP, DC, AC et TRAN	21
I.5 Conclusion	22

Chapitre II : Simulation d'un amplificateur opérationnel UA741 sous Gateway

II.1	Introduction	23
II.2	Amplificateur opérationnel parfait	23
II.3	Applications des amplificateurs opérationnels	24
II.4	Fonctionnement interne d'un amplificateur opérationnel	24
II.5	Schéma interne d'un amplificateur opérationnel UA741	25
II.6	Les sources de courant	26
II.7	L'étage différentiel	26
II.8	Etage d'amplification en tension	27
II.9	Etage de sortie	27
II.10	Les modelés de transistor utilisés dans AOP UA741	28
II.11	Applications en utilisant l'amplificateur opérationnel UA741	29
II.11.1	Amplificateur inverseur	29
II.11.2	Amplificateur sommateur inverseur	30
II.11.3	Amplificateur dérivateur	31
II.11.4	Amplificateur intégrateur.....	32
II.12	Conclusion	32
	Conclusion général	33
	Bibliothèque	

Liste des figures

Chapitre I

Figure I.1 : Fenêtre Gateway	5
Figure I.2 : Nouvelle boîte de dialogue Espace de travail	6
Figure I.3 : Boîte de dialogue Paramètres de l'espace de travail	6
Figure I.4 : Dialogue de configuration d'espace de travail avec chemin relatif...	7
Figure I.5 : Volet de bibliothèque	8
Figure I.6 : Affichage des symboles en grandes icônes.....	9
Figure I.7 : Nouveau fichier schématique	9
Figure I.8 : Boîte de dialogue pour enregistrer le schéma	10
Figure I.9 : Placement du symbole Vpluse	11
Figure I.10 : Création de fils	11
Figure I.11 : Exemple de Gateway current_mirror. Schlr	12
Figure I.12 : Tableau de simulation	12
Figure I.13 : Volet d'erreurs	13
Figure I.14 : Exemple de Netlist sous SmartSpice	14
Figure I.15 : Fenêtre du fichier de contrôle	15
Figure I.16 : Barre d'outils Analyses	15
Figure I.17 : Dialogue d'analyse transitoire.....	16
Figure I.18 : Boîte de dialogue de la progression de la simulation.....	16
Figure I.19 : Exemple de SmartView	17
Figure I.20 : Boutons de polarisation DC	17
Figure I.21 : Exemple des tensions et courants du point de fonctionnement	18
Figure I.22 : Barre d'outils Cross Probe	18
Figure I.23 : Sélectionner la barre d'outils du filtre	19
Figure I.24 : Boîte de dialogue Préférences	20
Figure I.25 : Barre d'état du simulateur et de l'outil.....	21
Figure I.26 : Barre d'état affichant des informations SmartSpice avancées	21

Chapitre II

Figure II.1 : Schéma simplifié d'un amplificateur opérationnel	24
Figure II.2 : schéma interne d'un amplificateur opérationnel μA 741	25
Figure II.3 : Montage d'un amplificateur inverseur	29
Figure II.4 : Graphes de la tension et de sortie d'un montage AOP inverseur	29
Figure II.5 : Montage d'un sommateur inverseur	30
Figure II.6 : Graphes du montage d'un sommateur inverseur	30
Figure II.7 : Montage dérivateur	31
Figure II.8 : Graphes du montage Dérivateur	31
Figure II.9 : Montage d'un amplificateur intégrateur	32
Figure II.10 : Graphes d'un montage amplificateur intégrateur	32

Liste des abréviations

- CAO** : Conception Assistée par Ordinateur
- ASIC** : Application Specific Integrated Circuit (circuit intégré propre à une application)
- AOP** : Amplificateur opérationnel
- NPN** : Négative-Positive- Négative
- PNP** : Positive-Négative-Positive
- PID** : Proportionnel Intégral Dérive
- NDL** : Netlist Driven Layout (mise en page basée sur la netlist)
- CDL** : Liste D'interconnexion Cadence
- AC** : Alternating Current (courant alternative)
- DC** : Direct Current (courant continue)
- TRAN** : Transitoire
- DISTO** : Distorsion
- PZ** : Pole – Zéro
- TF** : Fonction de Transfert

Résumé :

Dans cette étude, nous présentons les principales fonctions du simulateur « Gateway » ainsi que son langage « SmartSpice ». Ce dernier est un outil important à l'heure actuelle en matière de simulation de circuits analogiques et numériques. Le Gateway comprend un éditeur de schéma, un éditeur de texte et un module d'affichage des résultats ainsi que d'autres utilitaires qui rendent le logiciel plus agréable pour l'utilisateur.

Cette étude, nous avons montré que l'outil « Gateway » permet de posséder un véritable labo de mesure et d'essai, à moindre coût, et dans un espace restreint. De plus nous sommes arrivés à mettre en évidence la concordance des résultats obtenus par simulation avec les résultats théoriques et pratiques.

A partir du schéma d'un amplificateur opérationnel $\mu A741$ de base, nous avons appris à remplacer les modèles de transistors bipolaires NPN et PNP existant initialement par d'autres modèles plus évolués. Des résultats d'analyses établies sur des applications comme un intégrateur, dérivateur, amplificateur inverseur...etc. par le biais de l'outil d'éditeur schéma. Les langages « Gateway » et le simulateur « SmartSpice » ont été concrétisés en donnant des bons résultats.

Abstract:

In this study, we present the main functions of the "Gateway" simulator as well as its "SmartSpice" language. The latter is an important tool today in the simulation of analog and digital circuits. The Gateway includes a diagram editor, a text editor and a module display of results as well as other utilities that make the software more pleasant for the user.

This study, we have shown that the "Gateway" tool makes it possible to have a real measurement and test lab, at a lower cost, and in a limited space. Moreover we are succeeded in demonstrating the concordance of the results obtained by simulation with the theoretical and practical results. From the diagram of a basic $\mu A741$ operational amplifier, we learned to replace the models of NPN and PNP bipolar transistors initially existing by other more evolved models. Results of analyzes established on applications such as an integrator, differentiator, inverting amplifier, etc. through the schematic editor tool "Gateway" and the simulator "SmartSpice" have been concretized by giving good results.

الملخص:

في هذه الدراسة، نقدم الوظائف الرئيسية لمحاكاة "البوابة" بالإضافة إلى لغة "SmartSpice" الخاصة بها. هذا الأخير هو أداة مهمة اليوم في محاكاة الدوائر التناظرية والرقمية. تشتمل البوابة على محرر تخطيطي ومحرر نصوص ووحدة عرض النتائج جنباً إلى جنب مع أدوات مساعدة أخرى تجعل البرنامج أكثر سهولة في الاستخدام.

في هذه الدراسة، أظهرنا أن أداة "البوابة" تجعل من الممكن الحصول على معمل قياس واختبار حقيقي، بتكلفة أقل، وفي مساحة محدودة. بالإضافة إلى ذلك، نجحنا في إبراز تطابق النتائج التي تم الحصول عليها عن طريق المحاكاة مع النتائج النظرية والعملية.

من الرسم التخطيطي لمضخم تشغيلي أساسي $\mu A741$ ، تعلمنا استبدال نماذج الترانزستورات ثنائية القطب NPN و PNP الموجودة في البداية بنماذج أخرى أكثر تطوراً. تم تحقيق نتائج التحليل التي تم إنشاؤها على تطبيقات مثل الدمج، والمميز، ومكبر الصوت العكسي ... إلخ من خلال أداة المحرر التخطيطي "البوابة" ومحاكاة "SmartSpice" بنتائج جيدة.

Introduction général

La saisie du schéma est la première étape du design d'un circuit analogique. Elle se fait en CAO (conception assistée par ordinateur) en utilisant des logiciels spéciaux, très souvent (Virtuoso de Cadence, Orcad /Pspice, multisim, glade,gateway...). La conception de circuits analogiques repose sur la technologie bipolaire, CMOS, ou BiCMOS et de ce fait, les schémas obtenus contiennent en grande partie des transistors, assemblés avec des composants classiques (résistors, condensateurs, diodes, ...). La simulation analogique permet de tester le bon fonctionnement théorique du circuit en utilisant un environnement de simulation contenu dans le logiciel de design. Ces outils de simulation permettent d'obtenir des courbes qui représentent les tensions ou les courants que le designer a choisi de tester sur son schéma. Cette étape est très importante dans la conception car elle permet de valider le schéma avant de passer à la réalisation du lay-out physique du circuit.

L'analyse et la conception de notre circuit intégré conçu dépendent fortement de l'utilisation de modèles appropriés des composants intégrés. Étant donné que toute analyse est aussi précise que le modèle utilisé, il nous a paru qu'il est essentiel que d'avoir des connaissances approfondies de l'origine des modèles couramment utilisés et le degré d'approximation impliqué dans chacun. Ce travail mené traite le remplacement des modèles des transistors bipolaires de l'amplificateur $\mu A741$ de base par une provenance des modèles plus récents.

Chapitre I :

Initiation aux simulateurs Gateway/SmartSpice

I.1. Introduction :

Afin de faciliter la conception des systèmes électroniques performants et plus complexes, dans des temps toujours plus courts, de nombreux outils de CAO (Conception Assistée par Ordinateur) ont vu le jour ces 20 dernières années. Ils permettent de concevoir puis faire la synthèse en mode virtuel des circuits ou des systèmes sous forme de carte électronique ou des ASICs en passant par les étapes de vérification des règles et de la testabilité. L'avantage premier de la CAO est qu'elle permet d'éviter la phase de prototypage, ce qui permet en outre une diminution du coût de fabrication. La simulation donne à l'ingénieur ou au technicien la possibilité de réaliser, puis de tester un prototype virtuel. Les avantages sont évidents : économies de temps et d'argent.

Dans ce chapitre, nous présentons les principales fonctions des simulateurs Gateway et SmartSpice ainsi que leur langage intermédiaire Spice. Ce sont des outils parmi d'autres qui sont importants à l'heure actuelle en matière de simulation de circuits analogiques et numériques. Gateway et SmartSpice de la firme Silvaco peuvent être considérés actuellement comme des principaux simulateurs analogique/numérique.

Le simulateur Gateway comprend un éditeur de schéma, un fichier de création de netlist (Create Netlist), un fichier d'éditeur de contrôle (Edit Control file) et un module d'affichage des résultats (SmartViewer) ainsi que d'autres utilitaires qui rendent le logiciel plus agréable pour l'utilisateur.

I.2. Gateway :

I.2.1. Définition :

Gateway est un outil de capture schématique et constitue le point d'entrée du flux de conception de circuits intégrés. Gateway se compose d'une interface graphique pour la saisie schématique et il est intégré aux simulateurs suivants :

- Silvaco Smart Spice (analogique).
- Silvaco SmartSpice RF (RF).

- Silos Silvaco (Verilog).
- Silvaco Atlas (TCAD Mixed Mode).
- Synopsys HSPICE (analogique)

Le but principal du Gateway est de générer une liste de réseau qui peut être chargée dans les simulateurs de circuit. Les schémas sont saisis dans Gateway et ensuite transformés en un format netlist spécifié. Cette netlist est un fichier ASCII décrivant la connectivité du circuit. C'est le premier fichier nécessaire pour le flux de simulation. Le fichier suivant utilisé dans le processus de conception est le fichier de contrôle, qui peut être créé pour chaque simulateur que Gateway exécutera. Ce fichier de contrôle contient toutes les options et paramètres du modèle et de la simulation. Lorsque vous créez une liste de réseau et un fichier de contrôle, ils fusionnent pour former la partie principale du fichier d'entrée [1].

I.2.2. Fenêtre Gateway :

Gateway dispose de deux modes de fonctionnement : Capture et Simulation. Le mode Capture affiche les bibliothèques de symboles et sert à la création de schémas. Le mode de simulation dispose de paramètres pour tracer les options et les préreglages de simulation. La Figure I-1 montre Gateway lors de son premier lancement. En plus de la fenêtre principale de dessin schématique, il y a plusieurs zones de panneau que vous pouvez redimensionner, ancrer, défaire ou masquer. Ces zones comprennent :

- Capture/simulation affiche les bibliothèques de symboles en mode capture et les options de simulation en mode simulation.
- L'aperçu montre la feuille entière indiquant la fenêtre de visualisation actuelle.
- Session/cross Probes/review Errors/output :
 - La session affiche des informations en temps réel issues de la capture schématique, de l'édition et des actions lors de l'exécution d'une simulation.
 - Cross Probes affiche une liste de sondes à enregistrer, défiler ou tracer.

Review Errors affiche une liste d'avertissements ou d'erreurs trouvés après une vérification de dessin.

- Output affiche la sortie d'exécution des simulations.
 - Thresholds affichent les paramètres d'affichage des courants et des tensions du dispositif à afficher entre les seuils spécifiés en mode polarisation CC.

- Design Browser est l'arborescence de la structure hiérarchique du schéma.
- Le volet propriété affiche les attributs de l'objet sélectionné sur le dessin aux fins de visualisation et d'édition [1].

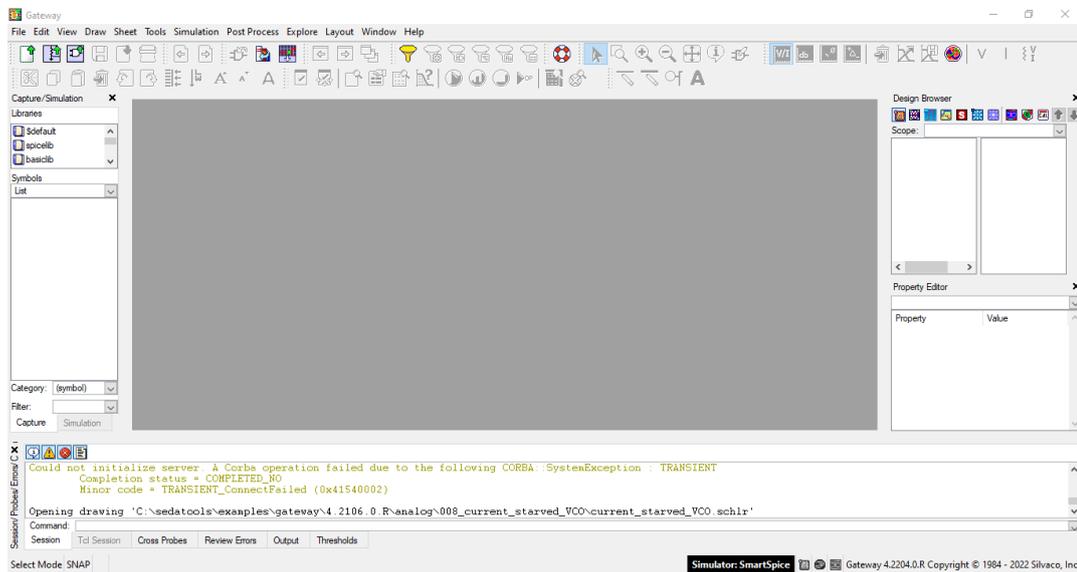


Figure I.1 : Fenêtre Gateway

I.2.3 Création d'un nouveau projet :

I.2.3.1 Espace de travail workspace :

L'espace de travail est un fichier contenant les bibliothèques qui seront utilisées pour créer un schéma. Le fichier de l'espace de travail dans Gateway a une extension **.workspace**. Vous devez créer ou charger un espace de travail avant de créer un schéma ou un dessin de symbole. Pour créer un nouvel espace de travail, sélectionnez **File**New**Workspace** et la boîte de dialogue Nouvel espace de travail s'affiche (Figure I.2) [1].

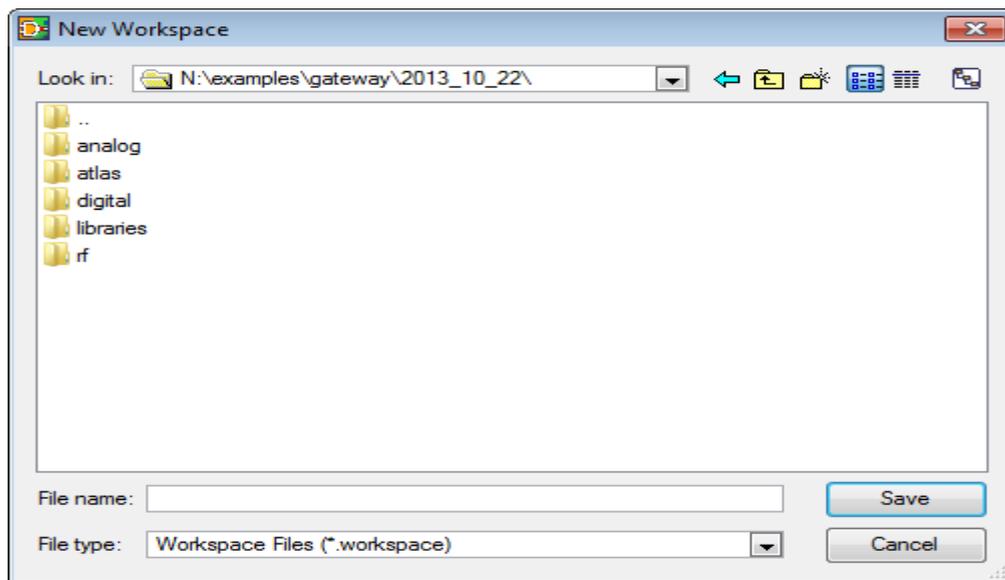


Figure I.2 : Nouvelle boîte de dialogue Espace de travail

Saisissez un nom de fichier et cliquez sur OK. La boîte de dialogue Paramètres de l'espace de travail s'affiche alors (Figure I.3).

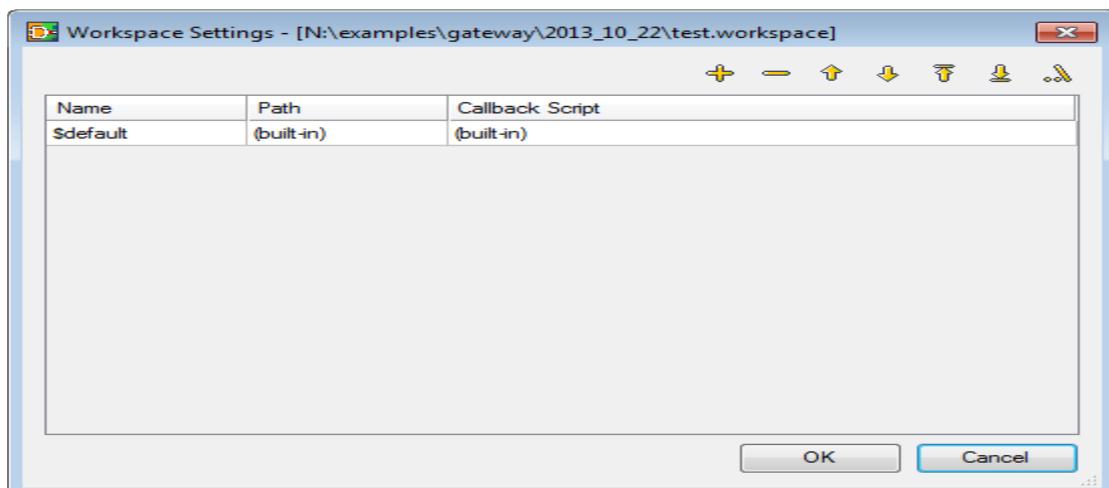


Figure I.3 : Boîte de dialogue Paramètres de l'espace de travail

Lorsque cette boîte de dialogue s'affiche, appuyez sur Ajouter (+) pour ajouter la première bibliothèque.

Une ligne vide est insérée dans la boîte de dialogue. Pour nommer la bibliothèque, cliquez sur la bibliothèque avec le bouton gauche de la souris et saisissez un autre nom. Une fois la bibliothèque nommée, le chemin d'accès au dossier de la bibliothèque doit être spécifié. Si les fichiers de symboles dans la bibliothèque font référence à un fichier callback, saisissez

le nom du fichier dans **Callback Script**. Pour spécifier un chemin, tapez le chemin dans le champ Chemin ou appuyez sur Parcourir pour trouver le chemin où réside le dossier [1].

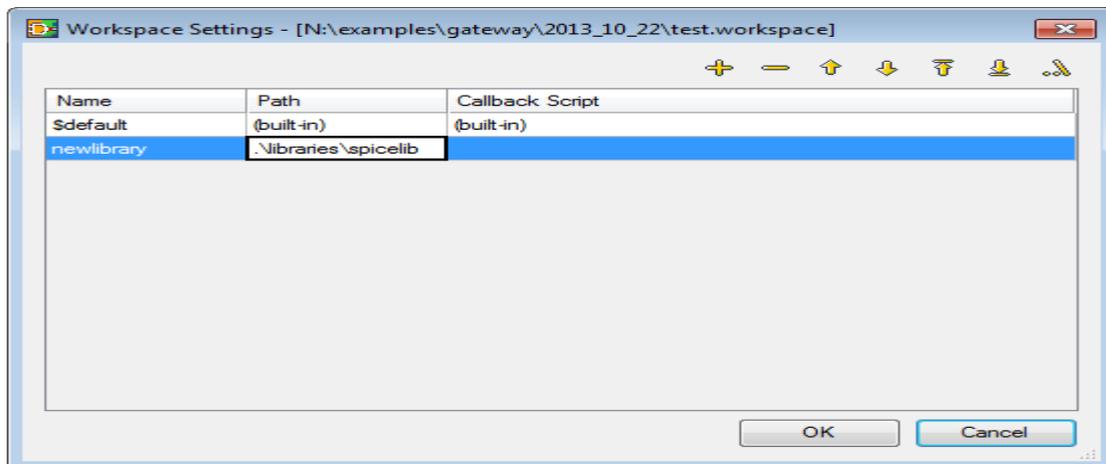


Figure I.4 : Dialogue de configuration d'espace de travail avec chemin relatif

Lorsque vous utilisez le bouton Parcourir, Gateway spécifie ce chemin de fichier comme chemin relatif (voir Figure I.4). Le chemin peut également contenir des variables d'environnement. Ceci est réalisé en ajoutant des chevrons autour de la variable d'environnement.

Pour supprimer une bibliothèque, cliquez sur la bibliothèque ou le chemin et appuyez sur Supprimer (-). Les bibliothèques peuvent être organisées dans n'importe quel ordre à l'aide des boutons Déplacer vers le haut (↑) et Déplacer vers le bas (↓) dans la boîte de dialogue.

Lorsque les bibliothèques ont été ajoutées avec leurs chemins respectifs, appuyez sur OK pour accepter les modifications et fermer la boîte de dialogue [1].

I.2.3.2 Bibliothèques :

Une bibliothèque dans Gateway est un répertoire sur un système d'exploitation qui contient des schémas ou des symboles ou les deux. Les schémas ont un l'extension de fichier schlr et les fichiers de symboles ont une extension de fichier symbole.

La structure de bibliothèque dans Gateway est plate, ce qui signifie que chaque répertoire doit être mappé individuellement dans l'espace de travail pour être valide. Les sous-répertoires sont ignorés s'ils ne sont pas mappés avec leurs propres chemins dans l'espace de travail. Les symboles dans le volet Bibliothèque/Symboles sont classés par ordre

alphabétique. Vous pouvez choisir parmi l'une des quatre vues disponibles pour afficher les symboles disponibles en utilisant la boîte bascule dans le panneau de symboles.

Spicelib est la bibliothèque par défaut dans Gateway. Il contient les symboles SmartSpice actifs et passifs nécessaires pour simuler n'importe quelle conception simple utilisant SmartSpice. La Spicelib contient des cellules de sous-circuit pour les exemples. Bien que les schémas soient contenus dans les bibliothèques, ils ne sont pas visibles dans les zones de bibliothèque ou de panneau de symboles. Seuls les symboles apparaissent dans le panneau de symboles. S'il y a un symbole et un schéma portant le même nom dans une même bibliothèque, tels que `inverter.symbol` et `inverter.schlr`, le symbole de l'onduleur apparaît dans le panneau des symboles de cette bibliothèque. Cela décrit également une paire descendante, ou un fichier symbole qui descend dans sa vue schématique, car les fichiers ont le même nom de base et sont dans la même bibliothèque.

La Figure I.5 montre le volet bibliothèque de la fenêtre principale Symbole/Options. Les bibliothèques doivent être plates (non hiérarchiques) et ceci est indiqué par la disposition du volet bibliothèque. Lorsqu'une bibliothèque est sélectionnée en cliquant dessus, les symboles de cette bibliothèque sont affichés dans le panneau de symboles ci-dessous. Gateway génère automatiquement des icônes de symboles pour refléter l'empreinte réelle du symbole. Tous les symboles fournis avec Gateway ou créés par un concepteur s'affichent dans ce panneau. La Figure I.6 montre la vue des grandes icônes pour les symboles de bibliothèque [1].

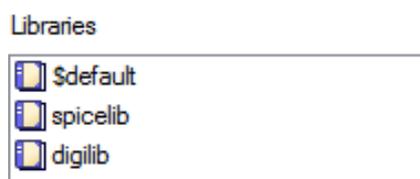


Figure I.5 : Volet de bibliothèque

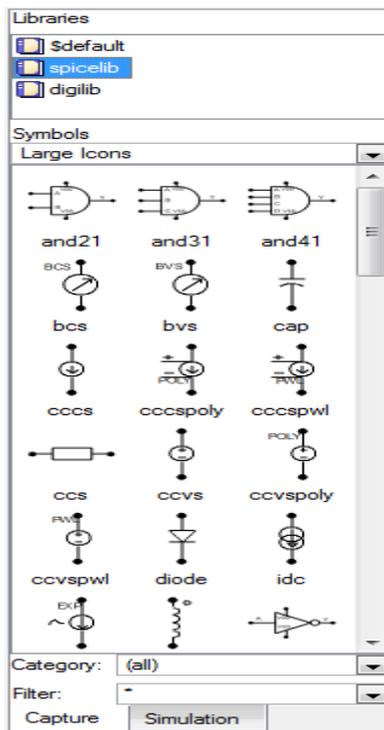


Figure I.6 : Affichage des symboles en grandes icônes

I.2.3.3 Création d'un fichier schématique :

Un espace de travail doit être créé avant qu'un schéma ou un symbole puisse être ouvert. Pour créer un nouveau fichier schématique, on clique sur ctrl+N où bien faire : File→New→ schematic [1].

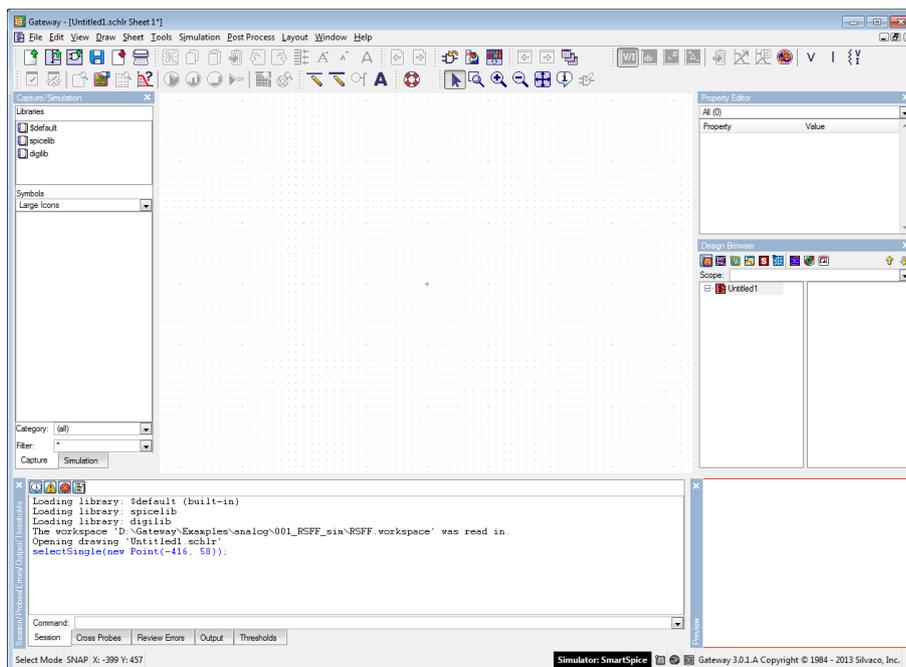


Figure I.7 : Nouveau fichier schématique

I.2.3.4 Sauvegarde du fichier schématique :

La sauvegarde du schéma s'effectue en cliquant sur l'icône  ou en choisissant File→ Save ou raccourci de clavier CTRL+S.

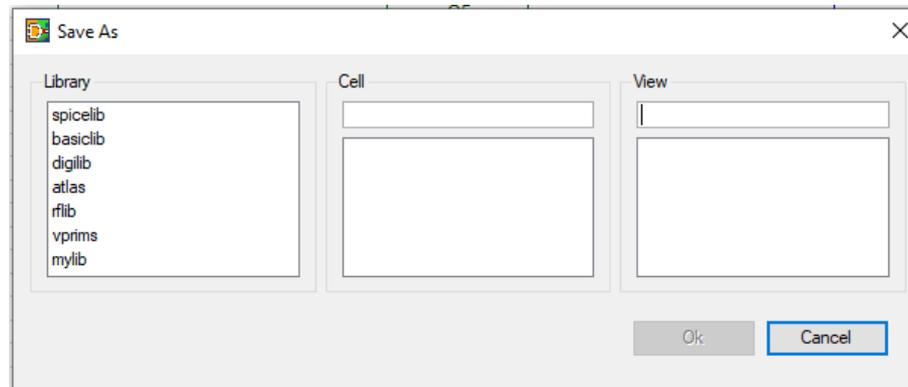


Figure I.8 : Boîte de dialogue pour enregistrer le schéma

Choisissez un dossier parmi les bibliothèques existantes dans lequel le schéma sera enregistré, puis donnez un nom au Cell, puis un nom au View, puis appuyez sur OK [1].

I.2.4 Saisie du schéma :

I.2.4.1 Placer des composants :

Pour placer un composant sur un schéma :

- Sélectionnez une bibliothèque. Pour cet exemple, utilisez **spicelib**.
- Cliquez sur le nom du symbole dans la liste de la fenêtre Symbole. Dans cet exemple, sélectionnez **vpulse**. Le nom du symbole sera mis en évidence et le symbole sera attaché au curseur, flottant autour de la zone schématique jusqu'à ce qu'elle soit placée. Le symbole peut pivoter ou être mis en miroir lorsqu'il se déplace en cliquant avec le bouton droit de la souris pour utiliser le menu d'orientation des symboles. Tournez-le jusqu'à ce que vous ayez l'orientation souhaitée du symbole.
- Cliquez avec le bouton gauche de la souris pour déposer le symbole sur le schéma. Le symbole aura points d'interrogation (?) à côté. Cela signifie que ces attributs doivent être définis.

Une fois le symbole placé, un autre symbole, qui sera du même type, sera attaché au curseur. Pour placer un autre symbole, cliquez à nouveau sur le bouton gauche de la souris.

Pour placer un autre type de symbole, cliquez sur un autre nom de symbole dans la fenêtre Symbole et répétez les étapes décrites ci-dessus [1].

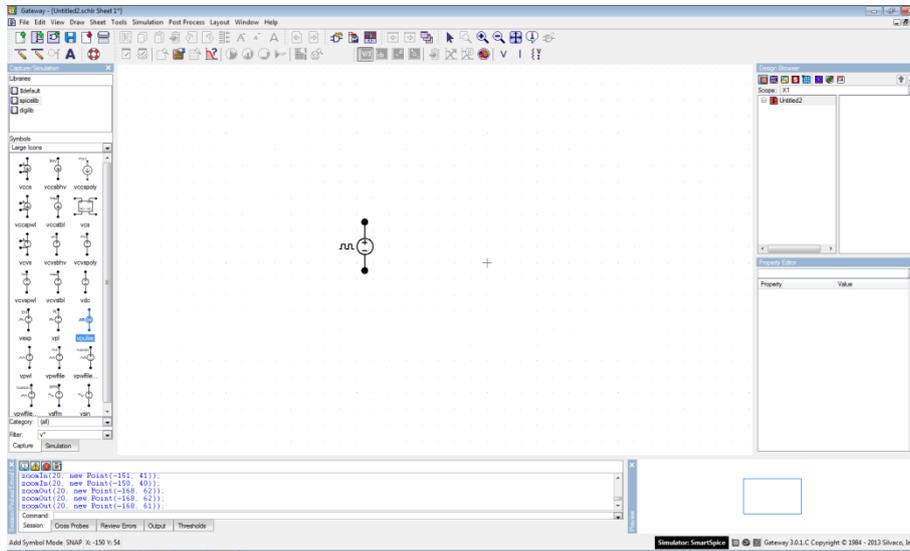


Figure I.9 : Placement du symbole Vpulse

I.2.4.2 Création de fils:

Une fois les symboles placés, ils devront être reliés entre eux. Pour créer un fil :

- Presse  ou sélectionnez Tracer un fil.
- Commencez le fil en plaçant le curseur à l'endroit où le fil commencera et cliquez avec le bouton gauche de la souris.
- Déplacez la souris dans la direction du point d'arrivée du fil et double-cliquez sur le bouton gauche pour terminer le fil.
- Cliquez avec le bouton droit de la souris pour quitter le mode fil [1].



Figure I.10 : Création de fils

Toute simulation nécessite obligatoirement une référence de tension : le symbole de masse dont le nom est 0. Symbole :



I.2.4.3 Chargement des fichiers :

Cette section quick Start (démarrage rapide) décrit les étapes de base de l'utilisation de Gateway en passant par l'exemple miroir de courant actuel qui est livré avec le logiciel. Tout

d'abord, lancez Gateway, puis ouvrez l'espace de travail du miroir actuel. Pour ce faire, sélectionnez **File**Open**Workspace**, D'abord Puis, naviguez vers le répertoire suivant :

<installation_directory>\examples\gateway\<date>\analog\006_current_mirror

Sélectionnez current_mirror.workspace et cliquez sur OK. Lorsque l'espace de travail se charge, les bibliothèques disponibles apparaissent dans le volet bibliothèque. Cliquer sur l'une de ces bibliothèques dans le panneau affiche la liste des symboles disponibles ci-dessous dans le panneau des symboles. Vous pouvez modifier la vue d'affichage des symboles en cliquant sur le menu déroulant et en choisissant une vue. La vue des grandes icônes est la vue par défaut.

Sélectionnez maintenant **File**Open**Schematic** et sélectionnez current_mirror SCHLr dans la boîte de dialogue, puis cliquez sur OK. La fenêtre Gateway apparaîtra comme le montre la Figure I-11 [1].

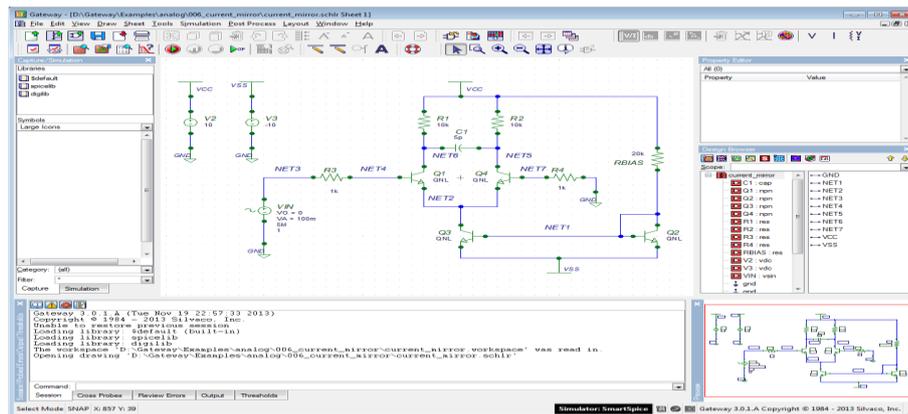


Figure I.11 : Exemple de Gateway current_mirror. Schlr



Figure I.12 : Tableau de simulation

I.2.4.4 Vérification de la conception :

Vous devriez vérifier la conception avant Netlisting. Un contrôle de dessin propre est susceptible de générer une netlist sans erreurs. Pour Vérifier le schéma électrique cliquez

sur l'icône  . Une liste d'erreurs apparaîtra ci-dessous (figure I.13), corrigez les erreurs

une par une [1].

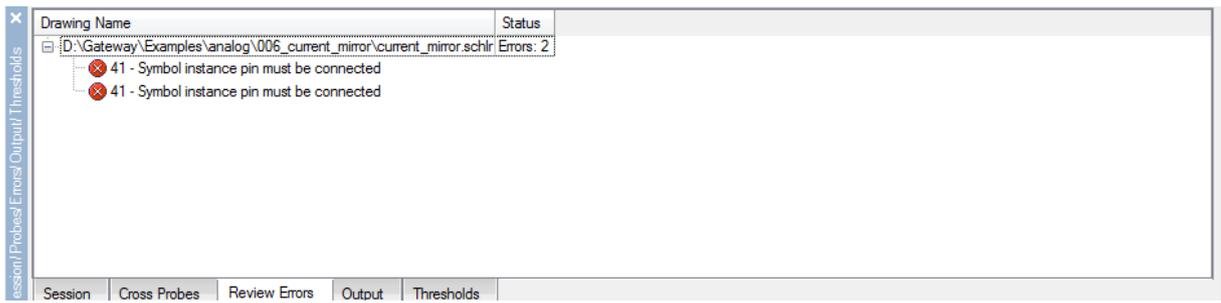


Figure I.13 : Volet d'erreurs

I.2.4.5 Netlisting et panneau de contrôle :

Une netlist est un fichier créé par Gateway contenant des informations de connectivité entre les symboles, les signaux, les fils et les broches d'un schéma. Les types de netlist que Gateway peut générer sont les suivants :

- **SmartSpice** : La netlist SmartSpice est la netlist de simulation pour exécuter le simulateur de circuit analogique SmartSpice. Par exemple, si la conception schématique est nommée RSFF.schlr, la netlist SmartSpice est RSFF.net.
- **SmartSpice Pro** : La netlist SmartSpice 200 est destinée à la simulation à l'aide de SmartSpice 200.
- **SmartSpice RF** : la netlist SmartSpice RF est utilisée pour la simulation avec SmartSpice RF.
- **Silos** : la netlist Silos est une netlist Verilog et est utilisée pour exécuter des simulations Verilog dans Silos.
- **HSPICE** : Le format netlist HSPICE est utilisé pour exécuter des conceptions analogiques dans HSPICE.
- **Atlas** : La netlist Atlas est générée pour exécuter des simulations TCAD Atlas Mixed Mode.
- **NDL** : Le NDL (Netlist Driven Layout) est la netlist qui a des directives pour une plus grande productivité dans la pré-mise en page.
- **Guardian** : La netlist Guardian reflète le layout physique de LVS. En utilisant l'exemple RSFF, la netlist Guardian est RSFF_lvs.net.
- **CDL** : La liste d'interconnexions CDL est l'option de liste d'interconnexions Cadence CDL.

La conception est maintenant prête pour netlist. Cliquez sur l'icône Create Netlist et la netlist apparaîtra [1].



```
SEdit - D:\Gateway\Examples\analog\006_current_mirror\current_mirror.ctr
File Edit View Bookmarks SPICE Help
AC DC F(34) X+1 IN OP PZ H(3) IN
***** DIFF AMP *****
*
*
***** MODELS *****
.MODEL QNL NPN ( BF=80 RB=100 CCS=2PF
+TR=6NS TF=0.3NS CJE=3PF CJC=2PF VA=50)
*
*
***** ANALYSIS *****
.DC VIN -0.25 0.25 0.025
.TRAN 5NS 850n
.AC DEC 10 10KHZ 10GHZ
*
*
***** OPTIONS *****
.OPTIONS ACCT RELTOL=0.001
*
*
***** .ALTER CARD - CHANGE MODEL AND RUN SIMULATION AGAIN *****
.alter
.model QNL NPN
Line 1 Col:1 INS DOS RW SEdit 3.17.7.R © Silvaco 2013
```

Figure I.14 : Exemple de Netlist sous SmartSpice

La netlist a été créée avec succès.



Cliquez maintenant sur l'icône Edit ControlFile pour voir les instructions de contrôle et la fenêtre Control File apparaîtra (Figure I.14).

Le fichier de contrôle (*. Ctr) est un fichier contenant des informations et des instructions sur ce qui doit être exécuté dans le simulateur cible par exemple, si le simulateur choisi est SmartSpice, alors le fichier de contrôle devient un fichier SPICE. Vous pouvez créer le fichier en tapant dans les instructions ou en utilisant des boîtes de dialogue pour aider à écrire certaines instructions d'analyse. Habituellement, au moins un énoncé d'analyse est requis. Vous pouvez utiliser un certain nombre des options ou d'autres énoncés SPICE pour créer un profil de simulation. De plus, tous les fichiers de bibliothèque ou autres fichiers nécessaires à la simulation sont ajoutés ici en utilisant les instructions .LIB ou .INCLUDE.

La barre d'outils d'analyse (Figure I.14) lance des boîtes de dialogue pour la plupart des déclarations d'analyse SPICE [1].

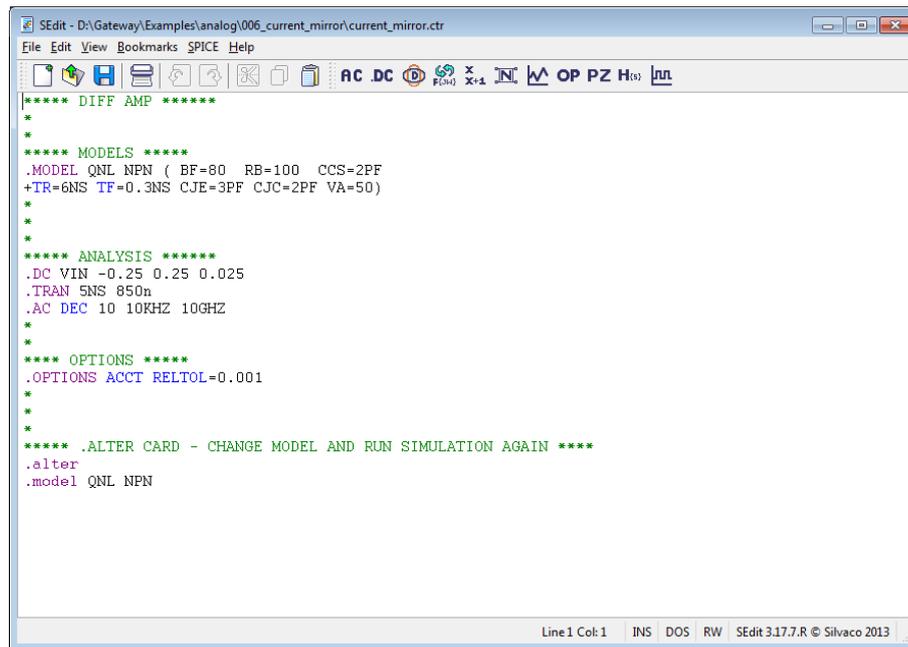


Figure I.15 : Fenêtre du fichier de contrôle



Figure I.16 : Barre d'outils Analyses

Par exemple, pour générer une instruction `.TRAN`, cliquez sur l'icône transitoire  et saisissez les paramètres dans la boîte de dialogue de l'analyse Transitoire (Figure I.15) [1].

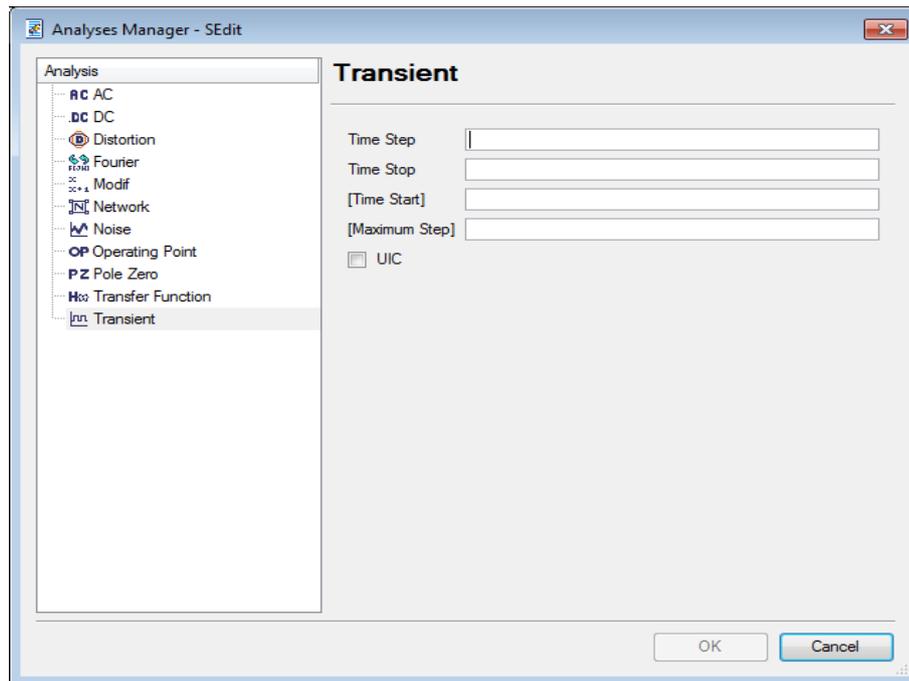


Figure I.17 : Dialogue d’analyse transitoire

I.2.4.6 Simulation :

Pour simuler, appuyez sur le bouton Exécuter.  Lorsque la simulation commence, la boîte de dialogue simulation apparaît avec les statistiques d’exécution (Figure I.18). Après la simulation, SmartView apparus avec les tracés de forme d’onde. Dans Cette simulation, il existe deux vecteurs marqués : V(NET5) et V(NET6). Il y a une déclaration ALTER dans la présentation qui exécute la simulation deux fois. En outre, il y a trois analyses : .TRAN, .DC et .AC. Par conséquent, il y a un total de $(2*2*3) = 12$ vecteurs tracés, 4 pour le transitoire, 4 pour le DC et 4 pour le AC. Voir la figure I.19 pour un exemple [1].

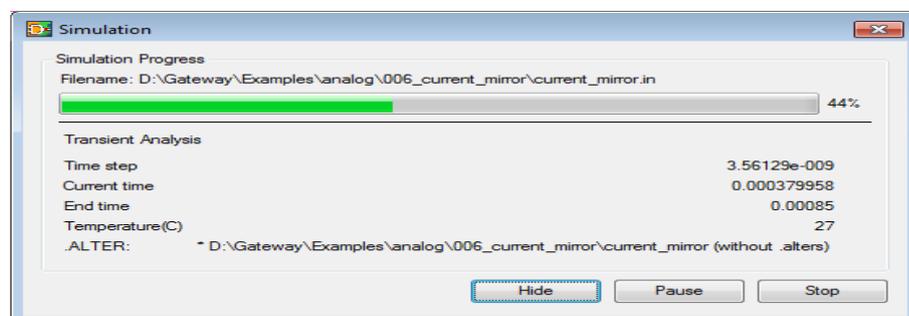


Figure I.18 : Boite de dialogue de la progression de la simulation

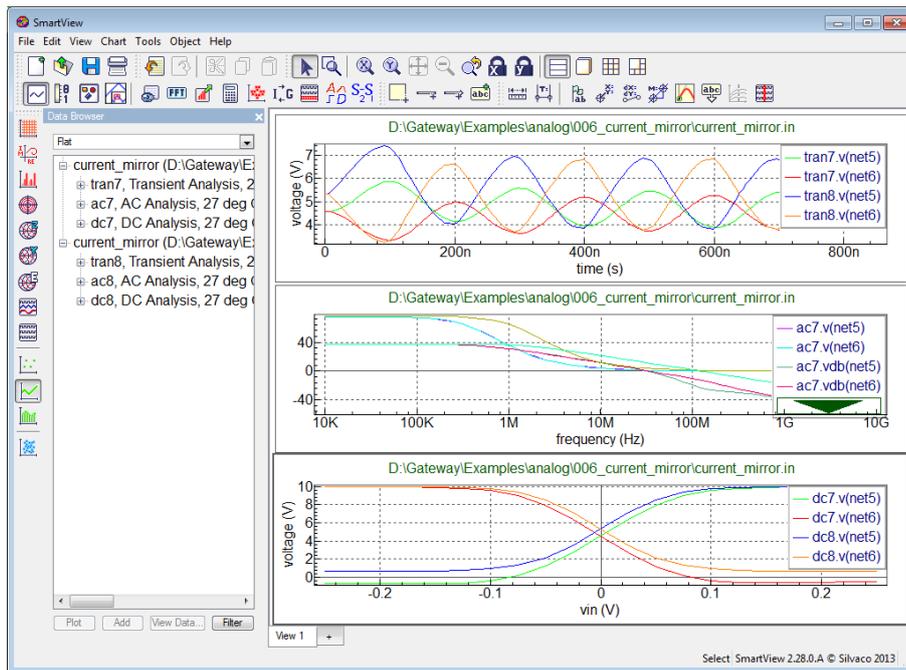


Figure I.19 : Exemple de SmartView

I.2.4.7 Boutons de la barre d’outils de simulation :

- Pour arrêter la simulation, appuyez sur 
- Pour interrompre la simulation, appuyer sur 
- Pour reprendre une simulation, appuyer sur 
- Calcule des points de polarisation DC sans effectuer de simulation 
- Affiche le fichier d’erreur de simulation 
- Affiche l’erreur de simulation [1]. 

I.2.4.8 Affichage de polarisation DC :

Gateway affiche les tensions et les courants du point de fonctionnement DC une fois les simulations DCOP terminées. Pour afficher ces valeurs sur le schéma, cliquez sur l’un des boutons de la barre d’outils illustrée dans la Figure I.20 [1].



Figure I.20 : Boutons de polarisation DC

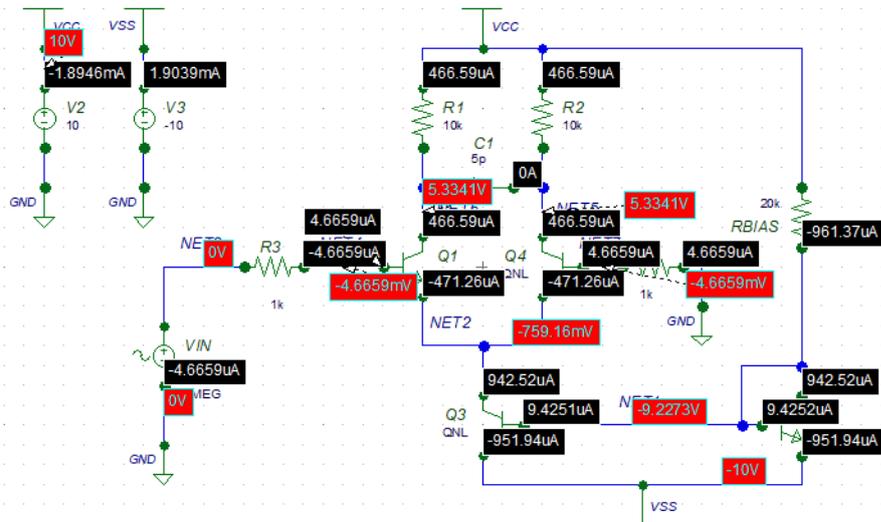


Figure I.21 : Exemple des tensions et courants du point de fonctionnement

I.2.4.9 Post-traitement :

La barre d'outils cross probe (Figure I.22) affiche les icônes qui traitent les données.



Figure I.22 : Barre d'outils Cross Probe

Pour tracer les données après une simulation, marquez les nœuds ou les broches sur le schéma et cliquez sur . Pour supprimer des marqueurs de la pile dans le volet Sonde croisée, cliquez sur  et tous les marqueurs cochés seront supprimés. Pour lancer SmartView, cliquez sur .

Le bouton Tracé à partir de l'archive  ouvre le dernier fichier brut enregistré pour la simulation de schéma de niveau supérieur chargée et vous permet de tracer les données vectorielles de cette analyse ou de ces analyses. Notez que lorsque les simulations sont exécutées en séquence, bien que vous puissiez voir toutes les simulations exécutées dans la session en cours, le fichier rawfile ne conserve que l'analyse finale pour être visible dans la session suivante. Si vous souhaitez accéder à toutes les données de la session précédente, vous devez enregistrer le fichier rawfile avant de quitter SmartView [1].

I.2.4.10 Ajouter du texte :

Du texte et des étiquettes peuvent être ajoutés au schéma. Pour ajouter du texte au schéma :

- Presse  ou sélectionnez **Draw**Text** et la fenêtre Entrer du texte apparaîtra.
- Saisissez le texte et appuyez sur **OK**. Le texte flottera maintenant avec le curseur.
- Cliquez avec le bouton gauche de la souris pour le placer à l'emplacement souhaité [1].

I.2.4.11 Filtrage de sélection :

La barre d'outils Sélectionner un filtre vous permet de choisir un sous-ensemble spécifique d'éléments graphiques lorsque vous cliquez ou faites glisser la sélection sur la zone de dessin.



Figure I.23 : Sélectionner la barre d'outils du filtre

 Le filtrage de sélection est désactivé par défaut, c'est-à-dire que tous les éléments sont sélectionnés. Pour activer le filtrage, cliquez sur le bouton Sélection du filtre.

 Lorsque le filtrage est activé pour la première fois, le bouton All On est automatiquement activé et tous les éléments sont conservés lorsqu'une sélection est effectuée.

 Vous pouvez faire une sélection plus finement avec le bouton Tous les paramètres [1].

I.3. Le choix de simulateur :

Les paramètres du simulateur dans les Préférences permettent de choisir le simulateur cible, la version, le chemin et diverses options de démarrage pour les simulateurs suivants :

- Smartspice ,Smartspice RF et smartspice PRO
- Atlas (DeckBuild)
- HSPICE
- Silos
- VictoryDevice [1]

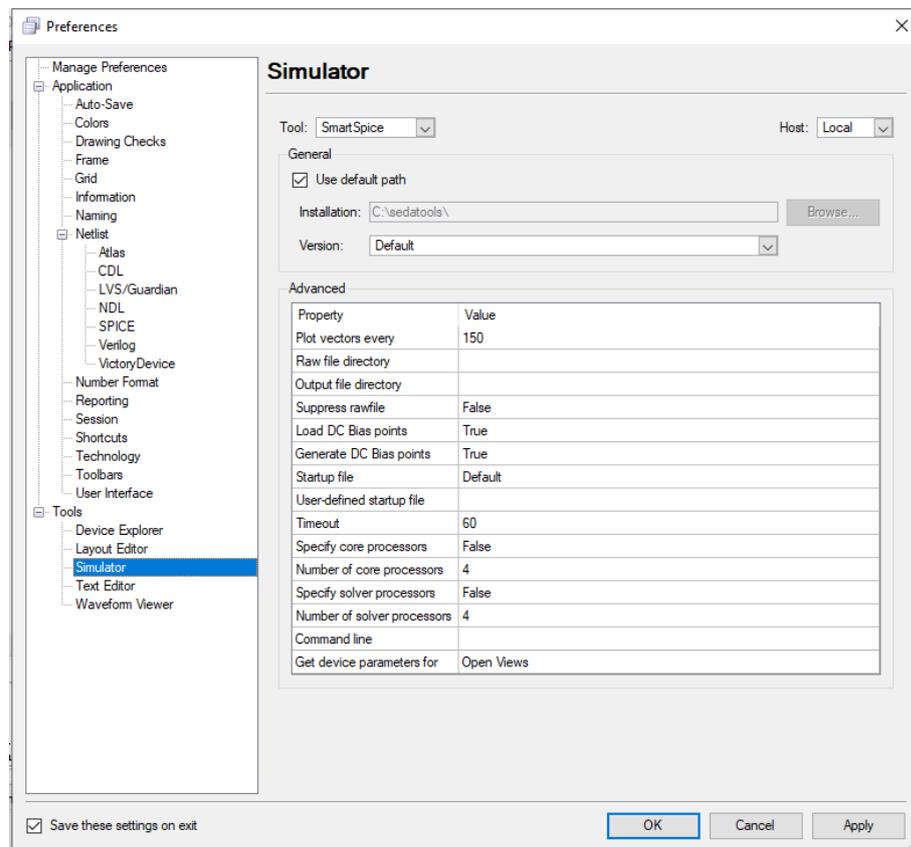


Figure I.24 : Boîte de dialogue Préférences

I.3.1. État et informations de SmartSpice :

SmartSpice est défini comme simulateur par défaut. Lorsqu'elle est cochée, la case utiliser le chemin par défaut définit le chemin vers le même emplacement où Gateway est installé. Si cette case n'est pas cochée, vous pouvez définir le chemin vers un autre emplacement pour pointer vers le répertoire où le simulateur est installé. La combo-box permet de sélectionner la version. La valeur par défaut est la dernière version. La liste déroulante Hôte vous permet de choisir d'exécuter SmartSpice localement ou à distance. En cas d'exécution à distance, vous devrez entrer l'hôte, l'utilisateur, le mot de passe et l'emplacement de l'exécutable sur la machine distante.

Dans la partie inférieure droite de l'image de base de la fenêtre Gateway, il y a une série d'affichages d'état qui fournissent des informations de connexion sur le simulateur et d'autres applications connectées à Gateway. La Figure I.25 montre cette zone de la fenêtre Gateway, qui inclut le numéro de version de la passerelle en cours d'exécution.



Figure I.25 : Barre d'état du simulateur et de l'outil

Le Simulateur est réglé sur SmartSpice. La première icône de la série de trois icônes est l'icône du simulateur. La deuxième icône est l'icône du visualisateur de formes d'onde. Dans ce cas, SmartView est affiché en tant que visualisateur de formes d'onde choisi pour cette session. La troisième icône est pour l'éditeur de layout, et dans cette session, il est défini à Expert. Les trois icônes sont allumées et indiquent que Gateway est connecté aux trois applications. Si l'un d'eux est déconnecté ou fermé, l'icône devient grise montre la passerelle déconnectée d'Expert.

Pour afficher les détails de connexion avancés, passez la souris sur l'une des icônes et l'infobulle dont plus d'informations. La Figure I.26 montre des informations avancées pour la connexion SmartSpice connections, y compris l'état et la version de SmartSpice en cours d'exécution [1].

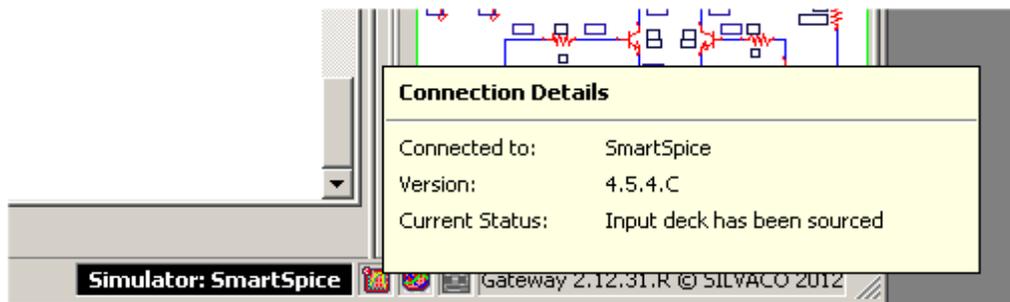


Figure I.26 : Barre d'état affichant des informations SmartSpice avancées

I.4. Les Types d'analyses dans SmartSpice :

I.4.1. Analyses .OP, .DC, .AC et .TRAN :

Les analyses OP, DC, AC et transitoires génèrent les types de sortie suivants :

- L'analyse OP génère des vecteurs réels (vecteurs de longueur un(1)).
- L'analyse DC génère des vecteurs réels avec une dimension qui dépend des arguments de l'instruction .DC et avec une variable spécifiée sur l'instruction .DC comme échelle.
- Les analyses AC et réseau génèrent des vecteurs complexes dont la dimension dépend d'une gamme de fréquences spécifiée, avec la fréquence comme échelle.

- L'analyse transitoire génère des vecteurs réels dont la dimension dépend d'une plage de temps spécifiée, avec le temps comme échelle [1].

I.5. Conclusion :

Pour simuler un circuit sous l'environnement Gateway, nous avons trois étapes de base à suivre : Saisie du circuit, simulation et calcul, présentation des résultats.

- 1^{ère} étape : Il existe deux solutions pour décrire et éditer le circuit à simuler :
 - Description par un schéma : dans ce cas, on exploite l'éditeur graphique « Gateway ». Une fois le circuit est saisi, et avant d'entamer la simulation, ce simulateur créera un fichier « netlist », c'est-à-dire une description du circuit sous forme d'un texte, et un fichier de sauvegarde schématique portant l'extension « .Schlr »
 - Description par un fichier texte : Dans ce cas, on passera à travers un éditeur de texte «SmartSpice». Le fichier doit porter l'extension « .sp » (ne pas mettre l'extension .Txt ou .doc).
- 2^{ème} étape : « Smartspice » ou « SmartSpicePro » lisent le fichier d'entrée « .sp » : Soit celui généré par l'éditeur graphique ou celui qui est écrit par l'utilisateur sous forme de texte, puis exécutent les calculs demandés et donne les informations obtenues sur un fichier « .OUT » et stocke les résultats dans un fichier « .raw », destinés au logiciel de tracés de courbes « SmartViewer ».
- 3^{ème} étape : Les deux simulateurs « Gateway » et « Smartspice » exploitent les fichiers (.raw) et présentent les courbes demandées sous une interface (SmartViewer).

Chapitre II :

Simulation d'un amplificateur opérationnel $\mu A741$ sous Gateway

II.1 Introduction :

Un amplificateur opérationnel (aussi dénommé ampli-op ou ampli op, AO, AOP, ALI ou AIL) est un amplificateur différentiel : c'est un amplificateur électronique qui amplifie une différence de potentiel électrique présente à ses entrées. L'amplificateur opérationnel est utilisé dans des applications comme la commande de moteurs, la régulation de tension, les sources de courants ou encore les oscillateurs.

Physiquement, un amplificateur opérationnel est constitué de transistors, de résistances et de peu de condensateurs. On le trouve communément sous la forme de circuit intégré.

Le gain en tension très important d'un amplificateur opérationnel en boucle ouverte fait de lui un composant utilisé dans une grande variété d'applications.

II.2 Amplificateur opérationnel parfait :

Un amplificateur opérationnel parfait ou idéal ne tient pas compte des phénomènes parasites et des limitations technologiques des composants. Les progrès réalisés depuis les premiers AOP tendent, par l'amélioration constante des performances, à se rapprocher du modèle de l'AOP parfait.

L'amplificateur opérationnel parfait possède une impédance d'entrée, un gain en mode différentiel, une vitesse de balayage et une bande passante infinies alors que son gain de mode commun et sa résistance de sortie sont nuls. De plus, il n'a pas de tension d'offset ni de courant de polarisation. En réalité le gain différentiel d'un amplificateur opérationnel variant fortement en fonction de la fréquence, il est courant de le considérer comme infini afin de simplifier les calculs. Il est aussi possible de considérer le gain d'un amplificateur opérationnel comme étant celui d'un intégrateur pur afin de se rapprocher du comportement réel de l'amplificateur.

Ces caractéristiques de l'amplificateur opérationnel parfait ne perturbent pas le signal qu'il va amplifier et que sa tension de sortie dépend uniquement de la différence de tension entre ses deux entrées.

La présence d'un gain différentiel infini implique que la moindre différence de potentiel entre les deux entrées de l'amplificateur l'amènera à l'état de saturation. L'utilisation d'une contre-

réaction négative est obligatoire si l'on ne désire pas que la tension de sortie de l'amplificateur soit uniquement limitée à $\pm V_{cc_{sat}}$.

La contre-réaction sur l'entrée inverseuse (ou contre-réaction négative) d'un AOP permet de soustraire une partie du signal de sortie au signal d'entrée de l'amplificateur. Grâce à cette soustraction, la contre-réaction négative permet de garder une différence de potentiel nulle en entrée de l'amplificateur. On parle alors de mode linéaire car on peut faire varier la tension de sortie entre $+V_{cc_{sat}}$ et $-V_{cc_{sat}}$ suivant la tension appliquée en entrée de l'amplificateur. L'absence de contre-réaction ou une contre-réaction sur l'entrée non-inverseuse (ou réaction positive) de l'AOP amènera l'amplificateur en saturation positive ou négative suivant le signal appliqué en entrée. On parle alors de mode comparateur (ou saturé).

II.3 Applications des amplificateurs opérationnels :

L'amplificateur opérationnel est un composant très présent dans les montages analogiques. Il permet la réalisation des filtres actifs qui sont plus précis que ceux des filtres passives, des amplificateurs de signaux, des calculs comme les (intégrateurs, dérivateurs, additionneurs, soustracteurs, des régulateurs PID...).

II.4 Fonctionnement interne d'un amplificateur opérationnel :

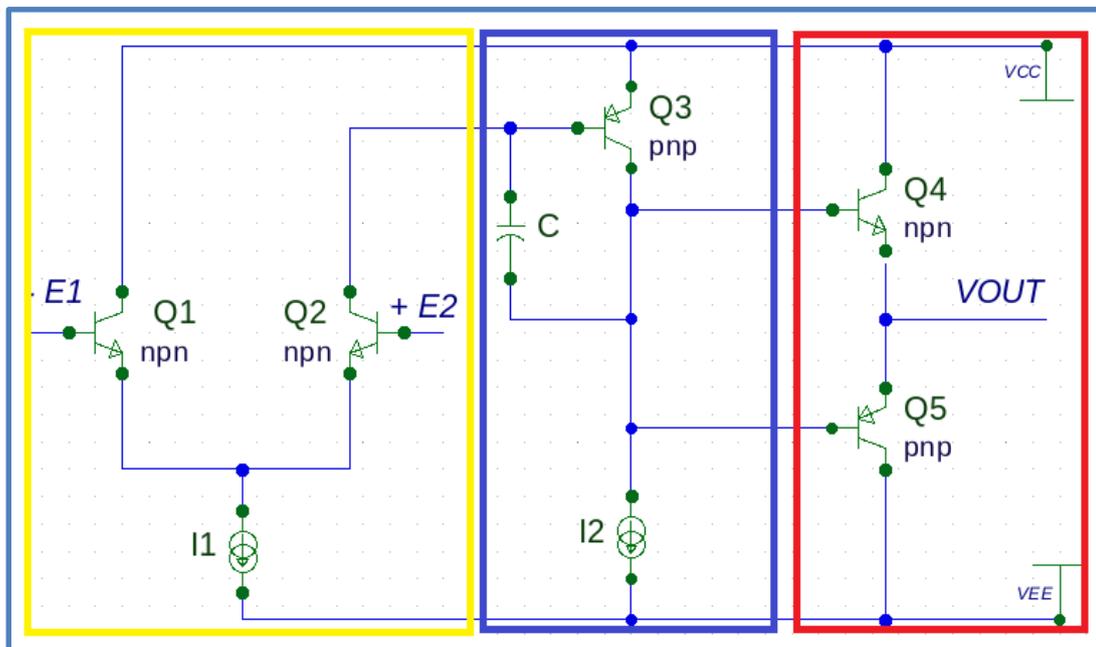


Figure II.1 : Schéma simplifié d'un amplificateur opérationnel

Les amplificateurs opérationnels sont généralement constitués d'au moins trois étages :

- Un étage différentiel (en jaune sur la figure).
- Un ou plusieurs étages d'amplification de la tension (en bleu).
- Un buffer de tension (en rouge).

L'étage différentiel d'entrée est généralement constitué d'une paire différentielle. Il fournit l'amplification différentielle entre les deux entrées ainsi que la haute impédance d'entrée. L'étage différentiel peut comporter un système de compensation des courants de polarisation. Dans ce cas, la base de chaque transistor d'entrée est reliée au collecteur d'un transistor qui fournit alors le courant nécessaire à la polarisation de la paire différentielle d'entrée. L'étage d'amplification est généralement un amplificateur de fort gain et de classe A. La capacité présente dans l'étage d'amplification de tension permet d'effectuer la compensation fréquentielle. Le buffer de tension qui sert d'étage de sortie, possède un gain en tension de un. Il permet à l'amplificateur de fournir des courants importants en sortie avec une faible impédance de sortie. Il inclut aussi les limitations de courant ainsi que les protections contre les courts-circuits.

II.5 Schéma interne d'un amplificateur opérationnel $\mu A 741$:

La figure II.2 montre les différentes parties constituant l'amplificateur opérationnel $\mu A 741$.

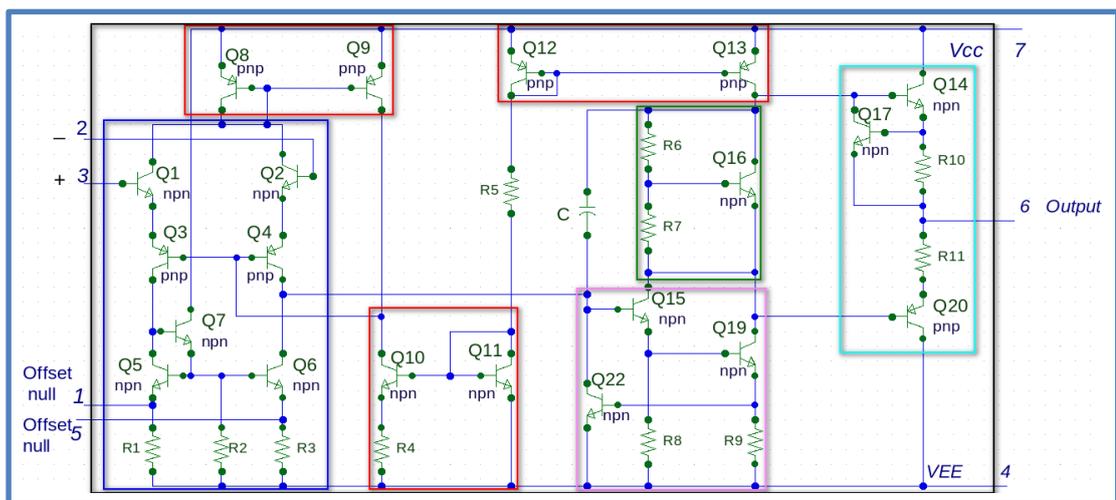


Figure II.2 : schéma interne d'un amplificateur opérationnel $\mu A 741$

- En bleu l'étage différentiel d'entrée,
- En rouge les miroirs de courant,
- En cyan l'étage de sortie,
- En rose l'étage d'amplification en tension,
- En vert le dispositif de polarisation de l'étage de sortie.

II.6 Les sources de courant :

Les trois parties encadrées en rouge dans le schéma de la figure II.2 sont des miroirs de courants. Un miroir de courant est un circuit électronique conçu pour copier un courant traversant un dispositif actif, par le contrôle du courant dans un autre dispositif actif, de façon à maintenir le courant de sortie (I_o) égal au courant à copier (I_{Ref}) quelle que soit la charge appliquée au courant de sortie. Conceptuellement, un miroir de courant idéal est simplement une source de courant contrôlée.

Le miroir de courant est utilisé pour fournir des courants de polarisation et des charges actives dans les circuits intégrés.

Le miroir de courant formé par Q_{10} et Q_{11} est un « miroir de courant de Widlar ». La présence de la résistance R_4 de $5\text{ k}\Omega$ permet de diminuer le courant traversant Q_{10} par rapport à celui traversant Q_{11} .

Les miroirs de courant formés par Q_8 - Q_9 et Q_{12} - Q_{13} permettent aux transistors Q_8 et Q_{13} d'être parcourus par un courant uniquement lié à celui traversant la résistance R_5 de $39\text{ k}\Omega$ et cela quelle que soit la tension à leurs bornes. Le courant traversant la résistance R_5 de $39\text{ k}\Omega$ dépendant uniquement de la tension d'alimentation de l'AOP, les transistors Q_8 et Q_{13} se comportent donc comme des sources de courant vis-à-vis de la partie du montage à laquelle ils sont rattachés.

II.7 L'étage différentiel :

L'étage encadré en bleu, représenté dans le schéma de la figure II.2 est un amplificateur différentiel à deux entrées et une seule sortie, il est alimenté par deux sources d'alimentations de tensions opposées ($+V_{CC}$ et $-V_{EE}$).

Les transistors Q_1 à Q_4 forment l'amplificateur différentiel d'entrée. L'entrée non-inverseuse se fait sur la base du transistor Q_1 tandis que l'entrée inverseuse se fait sur la base du transistor Q_2 .

Le courant fourni par le transistor Q_8 étant indépendant de la tension à ses bornes, il agit comme une source de courant pour la paire différentielle formée par les transistors Q_1 et Q_2 . L'utilisation d'une source de courant comme charge à une paire différentielle, permet d'améliorer le taux de réjection du mode commun du montage.

Les transistors Q_5 et Q_6 forment un miroir de courant. L'utilisation d'un miroir de courant permet de s'assurer que les deux branches de l'amplificateur différentiel sont parcourues par le même courant de polarisation. Le transistor Q_7 permet d'augmenter les performances du miroir de courant en diminuant le courant prélevé à Q_3 pour alimenter les bases des transistors Q_5 et Q_6 [2].

II.8 Etage d'amplification en tension :

L'étage d'amplification entouré en couleur rose dans le schéma de la figure 12 est constitué des transistors Q_{15} et Q_{19} montés en configuration « Darlington ». Cet amplificateur fonctionne en classe A afin d'amplifier avec le moins de distorsion possible le signal provenant de l'étage différentiel. La capacité « C » de 30 pF permet d'effectuer une contre-réaction locale aux bornes de l'étage d'amplification en tension et ainsi d'assurer la compensation fréquentielle de l'AOP.

II.9 Etage de sortie :

L'étage de puissance de sortie entouré en couleur cyan dans la figure II.1 est constitué d'un *push-pull* de classe AB (Q_{14} et Q_{20}). La polarisation du *push-pull* est assurée par le multiplicateur entouré de couleur verte dans figure II.1.

La résistance R_{10} de 25 Ω sert de sonde de courant pour le courant de sortie traversant le transistor Q_{14} pour que la tension aux bornes de cette résistance commande directement le transistor Q_{17} . Ainsi, la tension aux bornes de la résistance R_{10} de 25 Ω se trouve limitée à la tension base-émetteur « de seuil » du transistor (environ 0,6 V à 20 °C). Une fois cette tension atteinte, le transistor Q_{17} entre en conduction, limitant ainsi le courant de base du transistor Q_{14} et donc, le courant de sortie. Pour une tension base-émetteur maximum de 0,6

V on obtient une limitation du courant de sortie à 25 mA. La limitation du courant traversant Q_{20} reprend le même principe que celle du transistor Q_{14} . Elle se fait par l'intermédiaire de la tension base-émetteur du transistor Q_{14} , de la tension émetteur-collecteur du transistor Q_{16} et de la résistance R_{11} de 50 Ω .

Les résistances R_{10} de 25 Ω et R_{11} de 50 Ω reliées à l'émetteur des transistors Q_{14} et Q_{20} permettent aussi d'éviter leur emballement thermique. En effet, plus la température d'un transistor bipolaire augmente, plus son gain en courant β augmente. Cette augmentation de β se traduit par une augmentation du courant traversant le transistor et donc une augmentation de la température du composant, qui va à son tour augmenter le courant traversant le transistor et ainsi de suite jusqu'à la défaillance de celui-ci.

II.10 Les modèles de transistor utilisés dans AOP μ A741 :

Exceptionnellement, nous avons utilisé des modèles différents à ceux utilisés dans le μ A741 d'origine.

Pour les transistors de types NPN, nous avons utilisés le modèle **FMMT493A**, par contre pour les transistors de types PNP, nous avons utilisés le modèle **SUB704**.

❖ Les paramètres caractéristiques du modèle FMMT493A de type NPN utilisé

IS=6E-14 NF=0.99 BF=1100 IKF=1.1 +NK=0.7 VAF=270 ISE=0.3E-14
+NE=1.26 NR=0.98 BR=70 IKR=0.5 +VAR=27 ISC=1.2e-13 NC=1.2
RB=0.2 RE=0.08 +RC=0.08 RCO=8 +GAMMA=5E-9 CJC=15.9E-15
MJC=0.4 VJC=0.51 CJE=108E-12 +MJE=0.35 VJC=0.7 +TF=0.8E-9
TR=55e-9 XTB=1.4 QUASIMOD=1.

❖ Les paramètres caractéristiques du modèle SUB704 de type PNP utilisé

IS=3.35584E-14 BF=85 VAF=212 NF=1.002 IKF=0.817 +ISE=3.6E-13
NE=4.1 BR=24 VAR=6 NR=0.999 IKR=0.114 ISC=1.406E-13
NC=1.13 +RB=1.1 RE=0.4 RC=0.0339 CJE=100E-12 CJC=37E-12
VJC=1.045 MJC=0.595.

II.11 Applications en utilisant l'amplificateur opérationnel UA741 conçu :

II.11.1 Amplificateur inverseur :

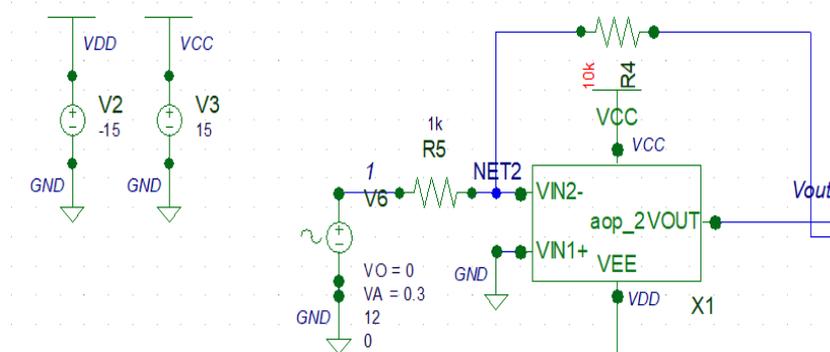


Figure II.3 : Montage d'un amplificateur inverseur

L'équation théorique qui reine ce circuit d'amplificateur inverseur est donnée comme suit :

$$V_{out} = -\left(\frac{R_4}{R_5}\right) \times V_A$$

Son application numérique est :

$$V_{out} = -\left(\frac{R_4}{R_5} \times V_A\right) = -\left(\frac{10}{1} \times 0.3\right) = -3V [2]$$

L'analyse transitoire de ce circuit nous donne les graphes suivants (voir figure II.4) :

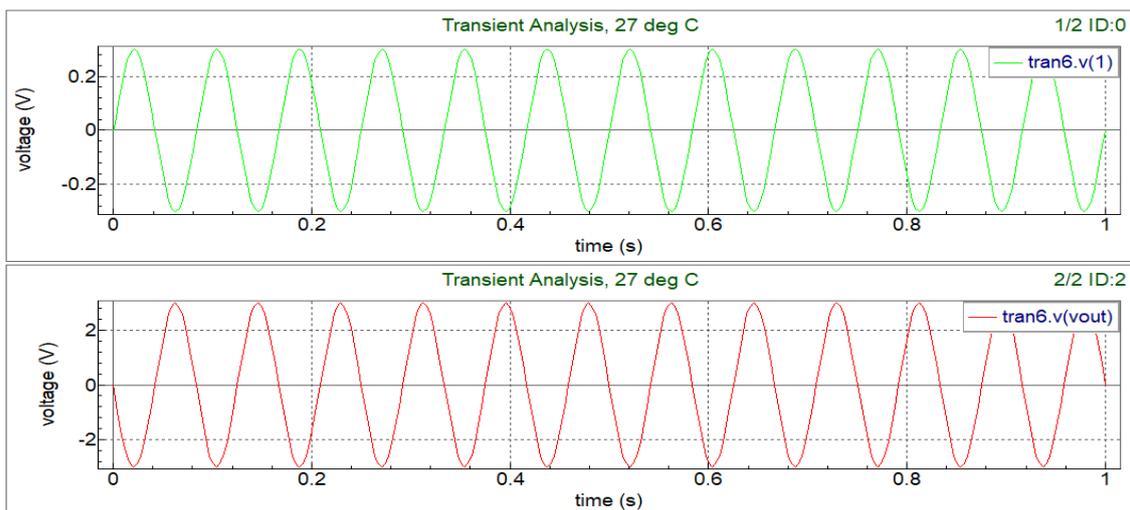


Figure II.4 : Graphes de la tension et de sortie d'un montage AOP inverseur

II.11.2 Amplificateur Sommateur inverseur :

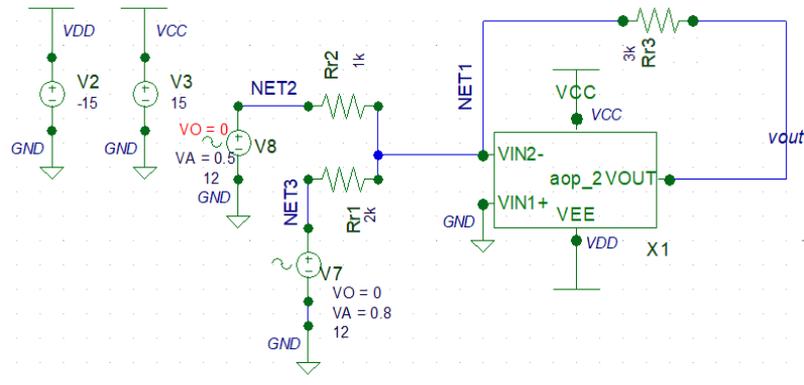


Figure II.5 : Montage d'un sommateur inverseur

L'équation théorique qui reine ce circuit sommateur inverseur est donnée comme suit :

$$V_{out} = -\left(\frac{R_3}{R_1} \times V_7 + \frac{R_3}{R_2} \times V_8\right)$$

Avec $V_7 = R_1 \times I_1$ $V_8 = R_2 \times I_2$

Son application numérique est :

$$V_{out} = -\left(\frac{R_3}{R_1} V_8 + \frac{R_3}{R_2} V_7\right) = -\left(\frac{3K}{2K} 0.5 + \frac{3K}{1K} 0.8\right) = -3.15V [3].$$

L'analyse transitoire de ce circuit nous donne les graphes suivants (voir figure II.6) :

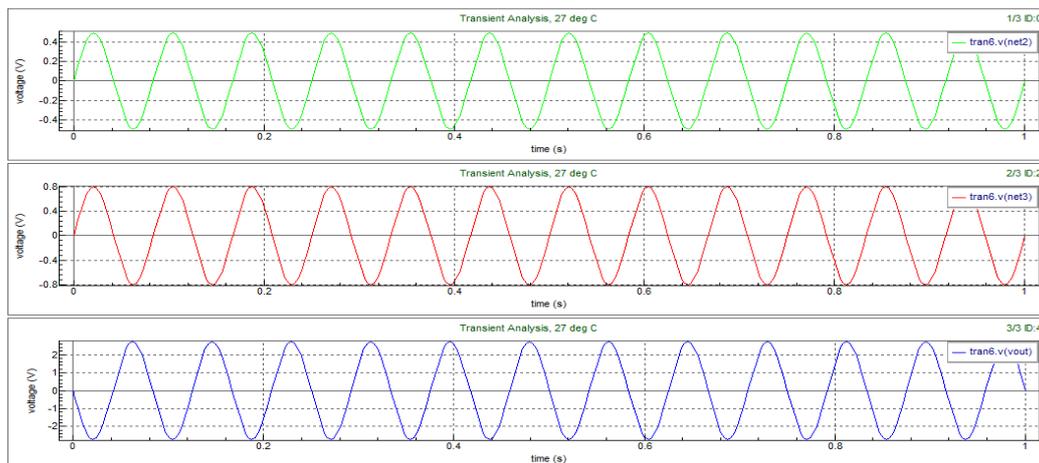


Figure II.6 : Graphes du montage d'un sommateur inverseur

II.11.3 Amplificateur dérivateur :

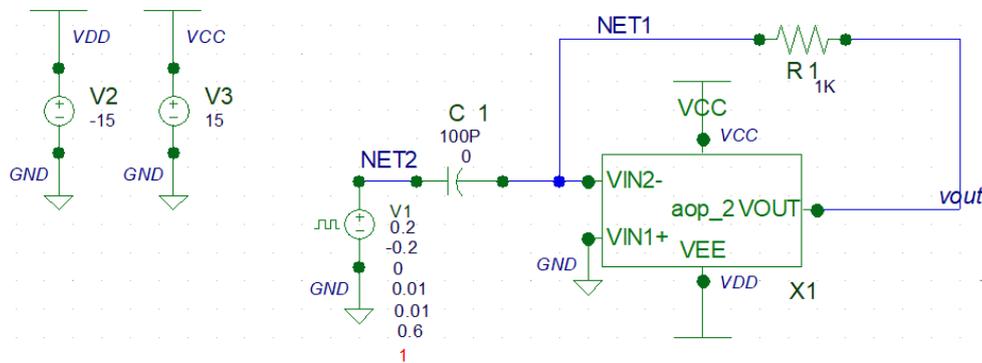


Figure II.7 : Montage dérivateur

L'analyse transitoire de ce circuit nous donne les graphes suivants (voir figure II.8) :

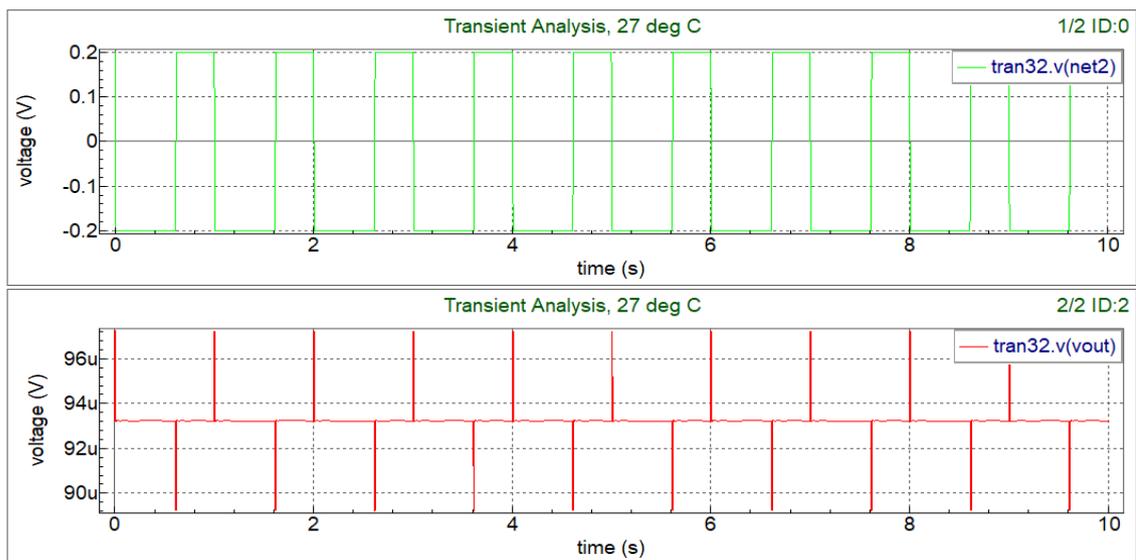


Figure II.8 : Graphes du montage Dérivateur

II.11.4 Amplificateur intégrateur :

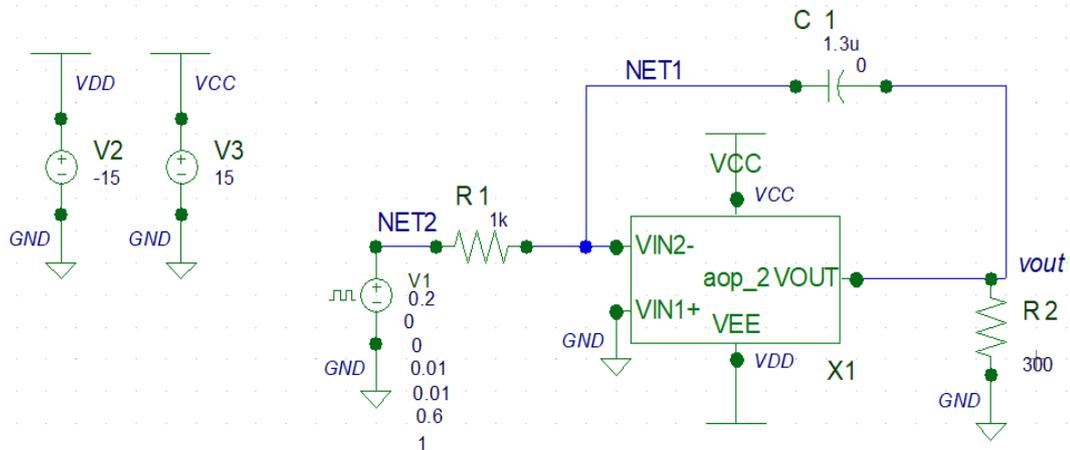


Figure II.9 : Montage d'un amplificateur intégrateur

L'analyse transitoire de ce circuit nous donne les graphes suivants (voir figure II.10) :

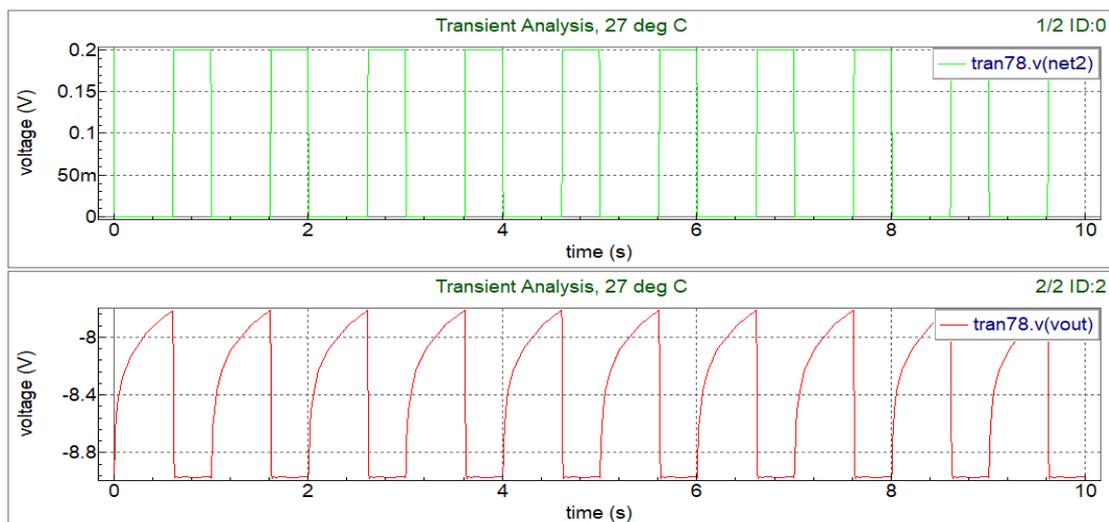


Figure II.10 : Graphes d'un montage amplificateur intégrateur

II.12 Conclusion :

Dans ce chapitre, nous avons fait la simulation d'un amplificateur opérationnel bipolaire $\mu A741$. Tout d'abord on désigne le schéma interne de l'amplificateur opérationnel, ensuite nous entre le modèle de transistor NPN/PNP et crée un symbole pour cette schéma dans Gateway. En fin on teste ce symbole (schéma de l'AOP UA741) si que faire tous applications de l'AOP en général et analyse les courps de tension.

Conclusion générale:

La formation aux métiers des micros et nanotechnologies constitue un challenge excessivement difficile à relever. A l'origine, la microélectronique nécessitait des bases en physique du solide et des semi-conducteurs, ainsi que de l'électronique des circuits intégrés.

Dans ce travail, nous avons développé le fameux amplificateur μA 741 en basant sur une implantation d'un nouveau modèle d'un transistor bipolaire en partant par une introduction du symbole jusqu'à l'implantation du nouveau modèle. Les outils utilisés dans ce travail sont « Gateway » et « Smartspice » de la firme Silvaco, le premier outil est un éditeur schématique et le deuxième est un simulateur Smartspice. Les résultats de simulation obtenus sont très satisfaisants, les tests Bench sur ce circuit intégré monté comme : Amplificateur inverseur, Amplificateur intégrateur, et Amplificateur différentiel, nous a amené à dire que notre amplificateur μA 741 est fonctionnel et donne des bons résultats. A travers ce travail bénéfique pour nous, nous avons appris le flow à suivre pour concevoir n'importe quel circuit intégré en passant les différents niveaux d'abstractions.

Bibliographies

- [1] SILVACO, ETUDE de l'OUTIL de SIMULATION « Gateway et SmartSpice ». 2022:
p. 01.
- [2] <https://lyceehugobesancon.org>
- [3] <https://les-eletroniciens.com>