

REPUBLICQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE  
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE  
SCIENTIFIQUE

*Université de Mohamed El-Bachir El-Ibrahimi - Bordj Bou Arreridj*

**Faculté des Sciences et de la technologie**

**Département d'électronique.**

## **Mémoire**

*Présenté pour obtenir*

**LE DIPLOME DE MASTER**

**FILIERE : Electronique.**

**Spécialité : Industries électroniques**

Par

+ Salamat Zoubir

+ Benmanoufi Ahmed

### **Conception d'un registre a décalage universel bidirectionnel de 4-bits en technologie CMOS**

Devant le Jury composé de :

<b>Nom &amp; Prénom</b>	<b>Grade</b>	<b>Qualité</b>	<b>Etablissement</b>
<b>M.Abdelouahab Djmouai</b>	<b>MCB</b>	<b>Président</b>	<b>Univ-BBA</b>
<b>M.Lyes Dib</b>	<b>MCB</b>	<b>Encadreur</b>	<b>Univ-BBA</b>
<b>M.Abderrahim Yousfi</b>	<b>MCA</b>	<b>Examineur</b>	<b>Univ-BBA</b>

*Année Universitaire 2022/2023*

# Dédicace

- ✓ *A mes chers parents...*
- ✓ *A mes frères et sœurs qui m'ont soutenu tout au long de ce parcours d'apprentissage....*
- ✓ *A tous ceux qui m'ont appris une lettre...*
- ✓ *A mes amis qui m'ont accompagné dans ce voyage de près ou de loin...*
- ✓ *Je dédie le produit d'années d'efforts et de persévérance*

*Salamat Zoubir*

# Dédicace

➤ Mon père :

Cher papa, tu es un pilier solide dans ma vie et une inspiration. Merci pour le soutien que vous m'avez apporté tout au long de mes années scolaires.

➤ Pour ma mère:

Chère maman, je ne peux pas décrire à quel point j'aime et merci. Tu es la personne qui m'a donné la force et la confiance nécessaires pour affronter les défis de ma vie. Merci pour ta tendresse et tes soins sans fin. Je suis tellement reconnaissante d'avoir une mère aussi incroyable que toi.

➤ A mes chers frères :

Merci pour votre soutien continu et vos encouragements. Vous êtes les personnes qui me comprennent parfaitement et qui me soutiennent.

➤ A mes chers amis :

Vous avez été d'excellents compagnons lors de mon voyage d'étude. Merci pour vos rires, votre soutien et vos partages dans les bons et les mauvais moments.

➤ Ma femme et mes enfants dans le future in shaa Allah

*Benmanoufi ahmed*

## Remerciements

- *Tout d'abord, nous remercions Allah de nous avoir permis de mener à bien ce notre projet...*
- *Nous adressons également nos remerciements à notre honorable encadreur **Mr. Dib Lyes** qui nous a accompagnés et a tenu à nous conseiller et nous guider lors de la réalisation de ce mémoire...*
- *Nous tenons également à remercier nos amis et camarades de nous avoir soutenu durant notre parcours universitaire....*
  - *En conclusion, nous remercions tous les professeurs et employés du département d'électronique de l'université de Mohammed el Bachir Ibrahimi.*

# Table de matières :

Introduction générale :	1
<b>Chapitre 1 : Généralités sur la microélectronique et CMOS</b>	<b>3</b>
I.1 Introduction :	4
I.2 Historique sur la microélectronique :	5
I.3 Technologie TTL et CMOS	6
I.3.1 Technologie TTL :	6
I.3.2 Caractéristiques du TTL :	6
I.4 Technologie MOS :	7
I.4.1 Transistor MOS :	7
I.4.2 Fonctionnement de MOS :	7
I.4.3 Technologie CMOS :	8
I.5 La technologie CMOS	9
I.6 Les portes logiques CMOS :	9
I.6.1 Porte « inverseur » :	9
I.6.2 Porte « NAND » :	10
I.6.3 Porte « NOR » :	11
I.6.4 Porte « AND » :	12
I.6.5 Porte « OR » :	13
I.6.6 Porte « XOR » :	13
I.7 Les circuits combinatoires :	14
I.7.1 Additionneur « ADDER » :	14
I.7.2 Comparateur :	15
I.7.3 Multiplexeur « MUX » :	16
I.8 Les circuits séquentiels :	16
I.8.1 Bascule RS :	17
I.8.2 Bascule JK :	17
I.8.3 Bascule T :	18
I.8.4 Bascule D :	18
I.8.5 Bascule D maître-esclave (Master-Slave) :	19
I.9 Conclusion :	20

<b>Chapitre II : Les registres à décalage .....</b>	<b>21</b>
II.1 Introduction .....	22
II.2 Les types des registres à décalage .....	23
II.2.1 Classement selon le sens de décalage : .....	23
II.3 Classification selon le type d'entrées et de SORTIES : .....	24
II.3.1 Registre à décalage entrée série – sortie série (SISO) : .....	24
II.3.2 Registre à décalage entrée série – sortie parallèle (SIPO) : .....	25
II.3.3 Registre à décalage entrée parallèle - sortie série (PISO) : .....	26
II.3.4 Registre à décalage entrée parallèle - sortie parallèle (PIPO) : .....	26
II.4 Comment fonctionne le registre à décalage ? : .....	27
II.5 Le rôle des registres a décalage .....	29
II.5.1 Lignes de retard des registres a décalage : .....	29
II.5.2 Convertisseur de format des données des registres a décalage : .....	29
II.5.3 Processeurs des données des registres a décalage : .....	29
II.5.4 Compteur des registres a décalage : .....	30
II.5.5 Générateur de modèle pseudo-aléatoire des registres a décalage : .....	31
II.5.6 Reconnaissances de formes des registres a décalage : .....	32
II.5.7 Interconnexions des registres a décalage : .....	32
II.6 Registre à décalage bidirectionnel universel : .....	32
II.6.1 Définition : .....	32
II.6.2 Operations peut être effectuées par registre a décalage universel : .....	33
II.6.3 Diagramme de registre de changement universel : .....	34
II.6.4 Les avantages : .....	35
II.7 Les blocs constituant le registre universel : .....	35
II.8 Fonctionnement du registre universel des vitesses : .....	37
II.9 Applications : .....	38
II.10 Conclusion : .....	39
<b>Chapitre III : Layout et Simulations .....</b>	<b>40</b>
III.1 Introduction a MICROWIND : .....	41
III.2 Conception et simulation : .....	42
III.2.1 L'inverseur CMOS : .....	42
III.2.2 Porte NAND (2 entrées) : .....	43
III.2.3 Porte NAND (3 entrées) : .....	45

III.2.4	Porte NAND (4 entrées) : .....	46
III.2.5	Bascule D Maître-Esclave : .....	47
III.2.6	Multiplexeur 4 à 1 : .....	48
III.3	Registre décalage bidirectionnel universel 4-bits : .....	50
III.4	Conclusion : .....	56
	Conclusion générale.....	57

# Liste des figures :

Figure 1: le 1er transistor -----	5
Figure 2: structure de MOS -----	7
Figure 3: diagramme de MOS -----	8
Figure 4: porte logique "inverseur" CMOS -----	10
Figure 5: symbole de la porte "NOT" -----	10
Figure 6: la porte logique "NAND" CMOS -----	11
Figure 7: symbole de la porte NAND -----	11
Figure 8: la porte NOR en CMOS "3 entrées" -----	12
Figure 9: symbole de la porte NOR -----	12
Figure 10: la porte AND en CMOS-----	12
Figure 11: le symbole de la porte AND -----	12
Figure 12: table de vérité de XOR-----	13
Figure 13: additionneur complet -----	14
Figure 14: demi-additionneur -----	14
Figure 15: Schéma de comparateur en utilisant les portes logiques -----	15
Figure 16: 4 à 1 multiplexeur -----	16
Figure 17: bascule RS en utilisant la porte NAND -----	17
Figure 18: bascule JK en utilisant la porte NAND-----	18
Figure 19: bascule D en utilisant la porte NAND -----	19
Figure 20: bascule D maitre-esclave en utilisant portes logiques-----	19
Figure 21: les types de base des registres à décalage -----	22
Figure 22: le décalage vers la droite-----	23
Figure 23: Chargement du mot binaire 1010-----	23
Figure 24: le décalage vers la gauche -----	24
Figure 25: Classes les registres à décalage-----	24
Figure 26: Un registre à décalage SISO à quatre bits <sup>1</sup> . -----	25
Figure 27: Registre SIPO en série de quatre bits en parallèle. -----	25
Figure 28: Un registre à décalage PISO à quatre bits.-----	26
Figure 29: Registre à décalage du type PIPO à quatre bits -----	27
Figure 30: Circuit dans lequel la LED est allumée ou éteinte selon la position de l'interrupteur -----	27
Figure 31: Circuit dans lequel la LED est commandée à travers une bascule D synchrone <sup>[11]</sup> -----	28
Figure 32: Circuit dans lequel l'information sur l'état de l'interrupteur est transmise à la LED à travers quatre bascules -----	28
Figure 33: n-bit registre a décalage (a) compteur de bagues (b) compteur de Johnson ----	31
Figure 34: générateur de motifs pseudo-aléatoires-----	31



Figure 35: "0101" reconnaissance de forms -----	32
Figure 36: Schéma bloc d'un registre à décalage universel -----	33
Figure 37: Diagramme de registre de changement universel-----	34
Figure 38: La conception d'un registre à décalage universel 4 bits utilisant multiplexeurs et tongs-----	36
Figure 39: Interface du logiciel MICROWIND -----	41
Figure 40: Layout d'un inverseur CMOS-----	42
Figure 41: Résultat de la simulation d'un inverseur CMOS. -----	43
Figure 42: Layout d'un port NAND2. -----	44
Figure 43: Résultat de la simulation de porte NAND2-----	44
Figure 44: Layout d'un port NAND3-----	45
Figure 45: Résultat de la simulation de porte NAND3-----	45
Figure 46: Layout d'un port NAND4-----	46
Figure 47: Résultat de la simulation de porte NAND4-----	47
Figure 48: Layout de la bascule D maître-esclave. -----	48
Figure 49: Résultat de la simulation du bascule D maitre-esclave. -----	48
Figure 50: Layout de la multiplexeur 4vers1. -----	49
Figure 51: Résultat de la simulation de multiplexeur 4vers 1. -----	49
Figure 52:: Layout de la registre décalage bidirectionnel universel-----	51
Figure 53:: Résultat de la simulation dans le cas S0=0 &S1=0-----	52
Figure 54:: Résultat de la simulation dans le cas S0=1 &S1=0-----	53
Figure 55:: Résultat de la simulation dans le cas S0=0 &S1=1-----	54
Figure 56:: Résultat de la simulation dans le cas S0=1 &S1=1-----	55

# Liste des tableaux :

Tableau 1: table de vérité de l'inverseur.....	9
Tableau 2: table de vérité de "NAND" .....	10
Tableau 3: table de vérité de NOR.....	11
Tableau 4: table de vérité de la porte AND .....	12
Tableau 5: table de vérité d'OR.....	13
Tableau 7: symbole de la porte OR.....	13
Tableau 6: la porte OR en CMOS.....	13
Tableau 8: table de vérité de demi-additionneur.....	14
Tableau 9: table de vérité d 'additionneur complet.....	15
Tableau 10: table de vérité de comparateur .....	15
Tableau 11: table de vérité de multiplexeur 4 à 1 .....	16
Tableau 12: table de vérité du bascule RS .....	17
Tableau 13: table de vérité de bascule JK.....	17
Tableau 14: table de vérité de bascule T.....	18
Tableau 15: table de vérité de bascule D .....	18
Tableau 16: Table de fonctionnement.....	38

## Résumé :

L'objet principal de ce projet est de concevoir et de simuler un registre à décalage bidirectionnel universel. Le registre à décalage bidirectionnel universel est un registre qui peut effectuer des opérations de décalage multiples telles que le décalage vers la droite, le décalage vers la gauche, le chargement parallèle...etc, donc pour concevoir un registre universel 4 bits nous allons utiliser quatre bascules D chaque bascule contient 1 bit de données et quatre mux 4 à 1 que leurs entrées de sélection sont connectées l'une à l'autre pour sélectionner la fonction du registre, tout cela fait en utilisant le logiciel **microwind**

## Abstract:

the principal object of that project is to concept and simulate a universal bidirectional shift register. universal bidirectional shift register is a register that can perform multiple shifting operation such as right shift, left shift, parallel chargement...etc, so to concept a universal register 4 bits we gonna use four D flip-flops every flip flop holds 1 bit of data and four muxs 4 to 1 that their select inputs are connecting to each other to select the register's function, all that done by using microwind software

## المخلص :

الهدف الأساسي لهذا المشروع هو تصميم ومحاكاة سجل ازاحة شامل ثنائي الاتجاه. سجل الازاحة ثنائي الاتجاه الشامل هو سجل يمكنه إجراء عمليات ازاحة متعددة مثل الازاحة لليمين ، الازاحة للييسار ، الشحن الموازي... إلخ. و منه لتصميم سجل ازاحة شامل 4 بت نستخدم اربع قلابات "دي" حيث كل قلاب يخزن 1 بت من المعلومات و ايضا اربع ملتيبلكسور 4 الى 1 حيث تتصل مداخل الاختيار ببعضها لاختيار العملية المراد تنفيذها. كل هذا يتم باستخدام برمجية ميكروويند.

## Introduction générale :

---

La microélectronique étant devenue l'un des domaines les plus importants de nos jours, l'utilité de la microélectronique et de ses différentes technologies ne peut être ignorée. La technologie CMOS une des principales technologies de la microélectronique contribue efficacement dans ce domaine, elle augmente la complexité des circuits intégrés et les rend plus inclusifs, améliore également sa consommation et ses performances.

Le registre à décalage est un circuit logique séquentiel qui effectue le stockage et le décalage des données. Il se compose d'une cascade de bascules (principalement des bascules D) contrôlées par le même signal d'horloge, où chaque bascule stocke un bit de données. Les données stockées dans le registre peuvent être décalées vers la gauche ou vers la droite en appliquant des impulsions d'horloge.

Le registre à décalage bidirectionnel universel est un registre qui peut effectuer de nombreuses opérations de décalage telles que : le chargement parallèle, le décalage des données vers la droite et vers la gauche, il peut également convertir les données chargées en série au format parallèle et convertir les données chargées en parallèle au format série vers la gauche ou vers la droite, c'est donc un registre qui inclut tous les modes de décalage de données.

Dans notre projet nous étudions le registre bidirectionnel universel, sa construction et son fonctionnement puis nous le concevons à l'aide du logiciel MICROWIND. Nous avons divisé notre travail en 3 parties :

- Dans la 1ère partie nous avons parlé brièvement du domaine de la microélectronique et de son histoire, puis nous avons parlé de ses technologies et nous nous sommes concentrés sur la technologie CMOS donc nous avons parlé de ses différents composants et circuits combinatoires et séquentiels.
- Nous avons consacré la 2ème partie à parler des registres à décalage et de son rôle, également des modes à décalage, puis nous avons étudié le registre bidirectionnel universel : sa structure, ses avantages et ses applications.

- En 3ème partie nous avons réalisé le layout d'un registre bidirectionnel universel 4 bits à l'aide de bascules D et multiplexeur 4 vers 1, et bien sûr nous l'avons simulé à l'aide du logiciel MICROWIND

# CHAPITRE I

## *Généralités sur la microélectronique et CMOS*

## I.1 Introduction :

---

La microélectronique est un sous-domaine de l'électronique. Comme son nom l'indique, la microélectronique concerne l'étude et la fabrication (ou micro fabrication) de très petits modèles et composants électroniques. Habituellement, mais pas toujours, cela signifie une échelle micrométrique ou plus petite. Ces dispositifs sont fabriqués à partir de matériaux semi-conducteurs. De nombreux composants de conception électronique normale sont disponibles dans un équivalent microélectronique. Ceux-ci incluent des transistors, des condensateurs, des inductances, des résistances, des diodes et (naturellement) des isolants et des conducteurs que l'on trouve tous dans les dispositifs microélectroniques. Des techniques de câblage uniques telles que la liaison par fil sont également souvent utilisées en microélectronique en raison de la taille inhabituellement petite des composants, des conducteurs et des pastilles. Cette technique nécessite un équipement spécialisé et est coûteuse <sup>[1]</sup>.

Les circuits intégrés (CI) numériques sont constitués de milliards de transistors, de résistances, de diodes et de condensateurs. Les circuits analogiques contiennent également des résistances et des condensateurs. Les inducteurs sont utilisés dans certains circuits analogiques haute fréquence, mais ont tendance à occuper une plus grande surface de puce en raison de leur réactance plus faible aux basses fréquences. Les gyrateurs peuvent les remplacer dans de nombreuses applications <sup>[2]</sup>.

Au fur et à mesure que les techniques se sont améliorées, l'échelle des composants microélectroniques a continué de diminuer. À des échelles plus petites, l'impact relatif des propriétés intrinsèques du circuit telles que les interconnexions peuvent devenir plus important. Ceux-ci sont appelés effets parasites, et l'objectif de l'ingénieur concepteur en microélectronique est de trouver des moyens de compenser ou de minimiser ces effets, tout en proposant des dispositifs plus petits, plus rapides et moins chers <sup>[1]</sup>.

## I.2 Historique sur la microélectronique :

La microélectronique a révolutionné le domaine de l'électronique et transforme rapidement nos vies et notre monde. Le bloc de construction le plus fondamental de la microélectronique, le transistor, a été inventé en 1947. John Bardeen, Walter Brattain et William Shockley ont fait la démonstration du transistor à contact ponctuel à leurs collègues des Bell Labs dans le New Jersey. Le transistor à contact ponctuel est la première forme du transistor et a été fabriqué à partir de bandes de feuille d'or pressées en contact avec une plaque de germanium sur un triangle en plastique. C'est la taille d'un pouce qui est beaucoup plus grande que les transistors microscopiques modernes <sup>[3]</sup>.

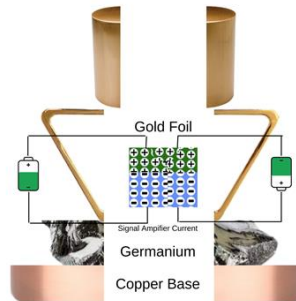


Figure 1: le 1er transistor <sup>[3]</sup>

En quelques années, ils sont passés de la taille d'un dé à la taille d'un grain de sel ! Le transistor a été utilisé dans les nouveaux postes de radio - auxquels il a donné son nom - et dans les ordinateurs. Pourtant, un autre obstacle est rapidement apparu : plus il y avait de transistors, plus il fallait de fils de cuivre soudés pour les connecter, d'où un risque de panne élevé <sup>[4]</sup>.

En 1959, l'invention du circuit intégré a résolu ce problème. Les transistors ont été fabriqués directement sur la surface du silicium, et leurs connexions ont été réalisées en déposant des couches métalliques sur cette surface. Il n'y avait plus d'obstacles à la fabrication de dispositifs de plus en plus complexes, combinant transistors, diodes, résistances et condensateurs. Le tout premier circuit intégré était composé de six transistors. Ces appareils continueraient à se miniaturiser et à se densifier <sup>[4]</sup>.



## I.3 Technologie TTL et CMOS

---

### I.3.1 Technologie TTL :

La logique transistor-transistor (Transistor Transistor Logic -TTL-) est une famille logique composée de BJT (transistors à jonction bipolaire). Comme son nom l'indique, le transistor remplit deux fonctions telles que la logique et l'amplification. Les meilleurs exemples de TTL sont les portes logiques, à savoir la porte 7402 NOR et la porte 7400 NAND. La logique TTL comprend plusieurs transistors qui ont plusieurs émetteurs ainsi que plusieurs entrées. Les types de logique TTL ou transistor-transistor comprennent principalement : { le TTL standard, le TTL rapide, le TTL Schottky, le TTL haute puissance, le TTL basse puissance et le TTL Schottky avancé } <sup>[5]</sup>.

La conception de portes logiques TTL peut être réalisée avec des résistances et des BJT. Il existe plusieurs variantes de TTL qui sont développées à des fins différentes, telles que les boîtiers TTL durcis aux rayonnements pour les applications spatiales et les diodes Schottky à faible puissance qui peuvent fournir une excellente combinaison de vitesse et de consommation d'énergie moindre <sup>[5]</sup>.

### I.3.2 Caractéristiques du TTL :

- Fan Out : nombre de charges que la sortie d'un GATE peut piloter sans affecter ses performances habituelles. Par charge, nous entendons la quantité de courant requise par l'entrée d'une autre porte connectée à la sortie de la porte donnée.
- Dissipation de puissance : elle représente la quantité de puissance nécessaire à l'appareil. Elle est mesurée en mW. C'est généralement le produit de la tension d'alimentation et de la quantité de courant moyen consommé lorsque la sortie est élevée ou faible.
- Délai de propagation : il représente le temps de transition qui s'écoule lorsque le niveau d'entrée change. Le délai qui se produit pour que la sortie effectue sa transition est le délai de propagation.
- Marge de bruit : elle représente la quantité de tension de bruit autorisée à l'entrée, qui n'affecte pas la sortie standard.

## I.4 Technologie MOS :

La technologie MOS est une technologie qui dépend presque totalement des transistors MOS, en utilisant ses caractéristiques comme la faible consommation, ce type de technologie aide le domaine électronique à se développer très rapidement, comme le domaine microélectronique, le fonctionnement MOS rend cette technologie plus populaire et (en trop de cas) remplace les anciennes technologies (comme la technologie TTL)

### I.4.1 Transistor MOS :

Un MOSFET est un dispositif à quatre bornes ayant des bornes de source (S), de grille (G), de drain (D) et de corps (B). En général, le corps du MOSFET est en connexion avec la borne de source formant ainsi un dispositif à trois bornes tel qu'un transistor à effet de champ. Le MOSFET est généralement considéré comme un transistor et utilisé à la fois dans les circuits analogiques et numériques <sup>[6]</sup>.

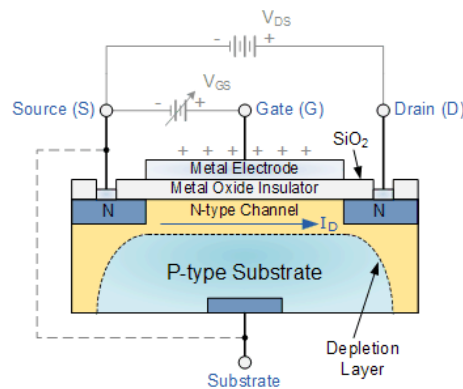


Figure 2: structure de MOS <sup>[6]</sup>

### I.4.2 Fonctionnement de MOS :

Le principe de base du dispositif MOSFET est de pouvoir contrôler le flux de tension et de courant entre les bornes de source et de drain. Cela fonctionne presque comme un interrupteur et la fonctionnalité du dispositif est basée sur le condensateur MOS. Le condensateur MOS est la partie principale du MOSFET. La surface semi-conductrice au niveau de la couche d'oxyde

inférieure qui est située entre la source et la borne de drain peut être inversée du type p au type n par l'application de tensions de grille positives ou négatives respectivement. Lorsque nous appliquons une force répulsive pour la tension de grille positive, les trous présents sous la couche d'oxyde sont poussés vers le bas avec le substrat. La région d'appauvrissement peuplée par les charges négatives liées qui sont associées aux atomes accepteurs. Lorsque les électrons sont atteints, un canal se développe. La tension positive attire également les électrons des régions de source et de drain n+ dans le canal. Maintenant, si une tension est appliquée entre le drain et la source, le courant circule librement entre la source et le drain et la tension de grille contrôle les électrons dans le canal. Au lieu de la tension positive, si nous appliquons une tension négative, un canal de trou sera formé sous la couche d'oxyde.

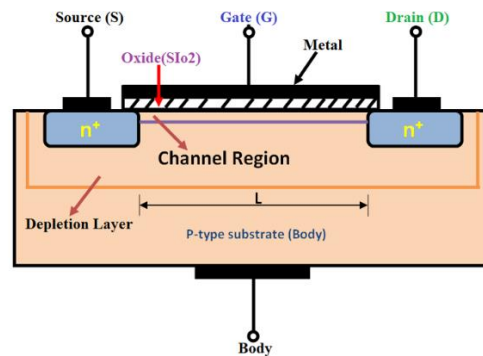


Figure 3: diagramme de MOS [7]

### I.4.3 Technologie CMOS :

La technologie MOS est une technologie qui dépend presque totalement des transistors MOS, en utilisant ses caractéristiques comme la faible consommation, ce type de technologie aide le domaine électronique à se développer très rapidement, comme le domaine microélectronique, le fonctionnement MOS rend cette technologie plus populaire et (en trop de cas) remplace les anciennes technologies (comme la technologie TTL)

## I.5 La technologie CMOS

La technologie CMOS (complémentaire métal-oxyde-semi-conducteur) a dominé la fabrication des circuits intégrés depuis les années 80, elle utilise deux types de transistors : NMOS et PMOS.

## I.6 Les portes logiques CMOS :

Est un circuit électrique réalisé à l'aide de transistors MOS, il applique une opération spécifique (selon sa conception) sur une ou plusieurs entrées pour produire une sortie. Chaque porte logique peut être utilisée comme un bloc pour construire des circuits plus complexes.

Maintenant nous allons étudier les portes logiques : son symbole, sa conception et sa table de vérité

### I.6.1 Porte « inverseur » :

C'est un gâte à une entrée, comme son nom l'indique, il inverse le signal d'entrée. Généralement l'inverse est symbolisé par une barre (not  $A = \bar{A}$ )

A	Q
0	1
1	0

Tableau 1: table de vérité de l'inverseur

En CMOS, l'inverseur contenu 2 MOSFET complémentaires (PMOS & NMOS), l'entrée de l'inverseur est reliée aux grilles des deux transistors et la sortie est reliée à le point commun entre le drain de PMOS et le drain de NMOS, la source de PMOS et la source de NMOS est reliée à  $V_{DD}$  et la masse respectivement.

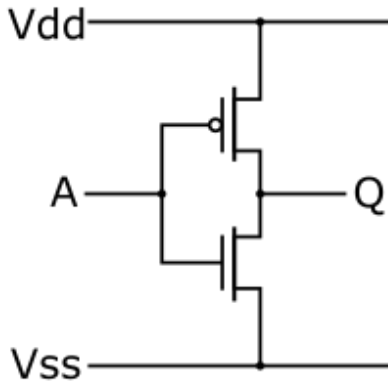


Figure 4: porte logique "inverseur"  
CMOS

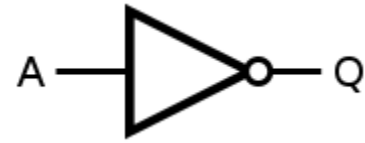


Figure 5: symbole de la porte "NOT"

### I.6.2 Porte « NAND » :

C'est une porte avec deux entrées ou plus et une sortie, NAND signifie littéralement "Pas ET", donc il applique une opération "et" entre les entrées puis l'inverse. L'opération de « NAND » est représentée dans les équations par la multiplication avec barre de l'inverse :  $(A \text{ \textbf{nand} } B \Leftrightarrow \overline{A \cdot B})$ .

A	B	Out
0	0	1
0	1	1
1	0	1
1	1	0

Tableau 2: table de vérité de "NAND"

En CMOS, le circuit de porte NAND constitue par quatre ou plus transistor (selon le nombre des entrées), tel que chaque deux transistors (un PMOS et un NMOS) contrôlés par une entrée,  $V_{DD}$  est connectée aux sources de PMOS transistors, les PMOS transistors sont connectés les uns aux autres en parallèle, leurs drains convergent en un point commun auquel il est connecté au drain du premier NMOS transistors, ils sont connectés les uns aux autres en série, la source du le dernier

NMOS est connectée à la masse. La sortie est reliée au le point commun entre les sources de PMOS et le drain du premier NMOS.

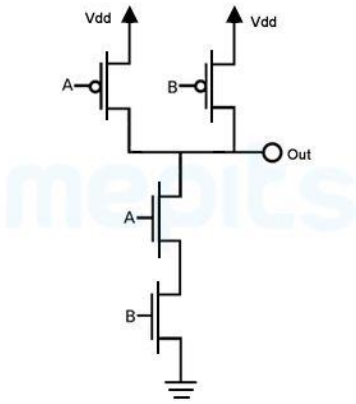


Figure 6: la porte logique "NAND" CMOS

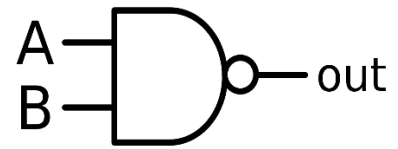


Figure 7: symbole de la porte NAND

### I.6.3 Porte « NOR » :

Identique à la porte NAND, mais il effectue simplement une opération différente, opération NOR symbolique par la somme avec la barre de l'inverse :  $(A \text{ nor } B = \overline{A + B})$

A	B	Out
0	0	1
0	1	0
1	0	0
1	1	0

Tableau 3: table de vérité de NOR

En CMOS, La conception NOR est presque la même que la porte NAND, mais au lieu des PMOS en parallèle et des NMOS en série dans NAND, les PMOS sont connectés en parallèle et les NMOS sont connectés en série dans la porte NOR.

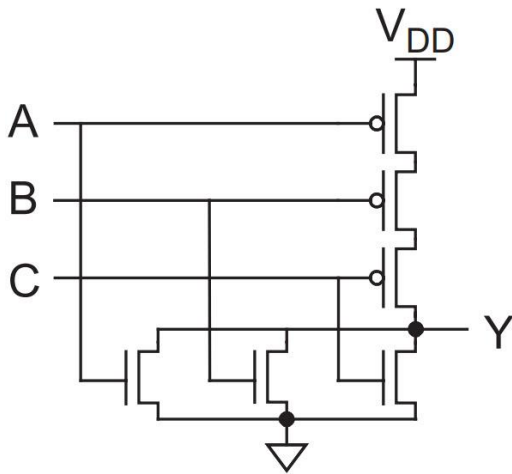


Figure 8: la porte NOR en CMOS "3 entrées"

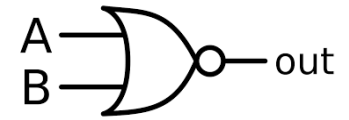


Figure 9: symbole de la porte NOR

### I.6.4 Porte « AND » :

La porte AND est l'opposé de NAND, donc AND est l'inverse de NAND dans la table de vérité et son équation est la même que NAND mais sans la barre de l'inverse :  $(A \text{ and } B = A \cdot B)$

A	B	Out
0	0	0
0	1	0
1	0	0
1	1	1

Tableau 4: table de vérité de la porte AND

En CMOS, le circuit de la porte AND est une combinaison de la porte NAND et l'inverseur connectées en série.

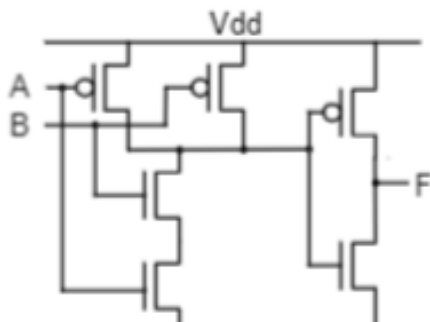


Figure 10: la porte AND en CMOS

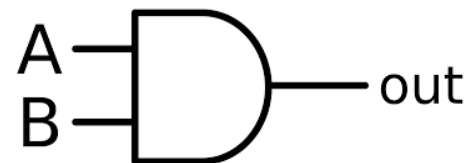


Figure 11: le symbole de la porte AND

### I.6.5 Porte « OR » :

Identique à la porte AND, la porte OR est l'opposé de NOR, et son équation est la même que l'équation de NOR mais sans la barre d'inverse : ( $A \text{ OR } B = A + B$ )

A	B	Out
0	0	0
0	1	1
1	0	1
1	1	1

Tableau 5: table de vérité d'OR

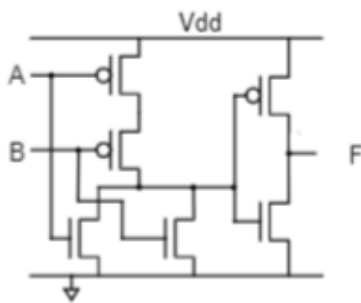


Tableau 7: la porte OR en CMOS

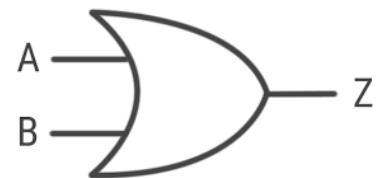


Tableau 6: symbole de la porte OR

### I.6.6 Porte « XOR » :

La porte XOR est également connu sous le nom de "OR exclusif", son équation est peu différente ... ce n'est pas une pure multiplication ou une pure addition, c'est une combinaison des deux : ( $A \text{ XOR } B = A \cdot \bar{B} + \bar{A} \cdot B$ )

A	B	Out
0	0	1
0	1	0
1	0	0
1	1	1

Figure 12: table de vérité de XOR



## I.7 Les circuits combinatoires :

Les circuits combinatoires sont des circuits logiques plus complexes que les portes logiques, en fait c'est un ensemble de portes logiques. Chaque circuit combinatoire peut effectuer des opérations plus sophistiquées sur ses entrées (ou entrée) et produire une ou plusieurs sorties.

### I.7.1 Additionneur « ADDER » :

Simplement, l'additionneur est un circuit combinatoire qui effectue l'opération d'addition sur deux nombres binaires et produit leur somme en sortie.

Il existe deux types d'additionneurs : le demi-additionneur et l'additionneur complet, le demi-additionneur ajoute deux chiffres binaires tandis que l'additionneur complet peut ajouter trois chiffres. Nous avons ici le schéma d'additionneur en utilisant des portes logiques :

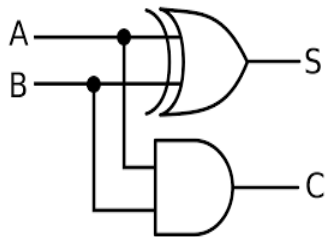


Figure 14: demi-additionneur

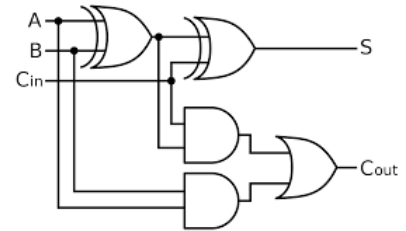


Figure 13: additionneur complet

Entrées		Sorties	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Tableau 8: table de vérité de demi-additionneur

Entrées			Sorties	
A	B	C <sub>in</sub>	S	C <sub>out</sub>
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tableau 9: table de vérité d 'additionneur complet

### I.7.2 Comparateur :

Est un circuit qui compare deux nombres binaires et indique s'ils sont égaux ou lequel est le plus grand en sortie.

A	B	A>B	A=B	A<B
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Tableau 10: table de vérité de comparateur

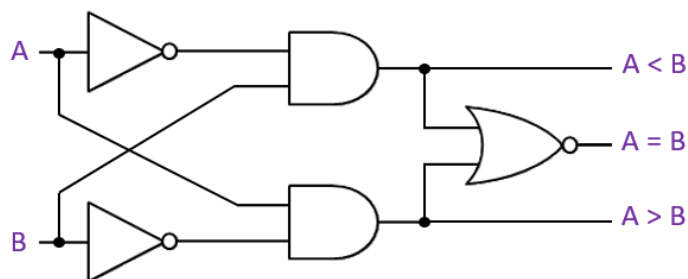


Figure 15: Schéma de comparateur en utilisant les portes logiques

### I.7.3 Multiplexeur « MUX » :

Est un circuit logique fonctionne comme un sélecteur, il a plusieurs entrées, en plus une entrée de sélection (ou entrées de sélection) pour choisir quelle entrée passera par la sortie.

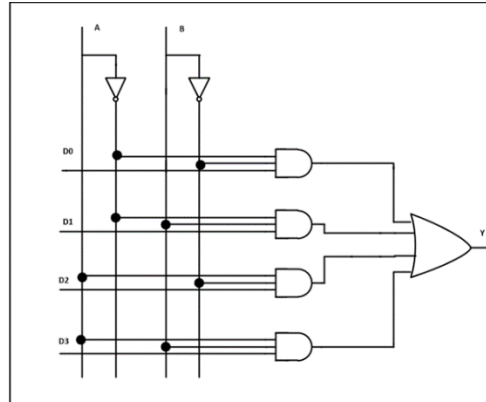


Figure 16: 4 à 1 multiplexeur

Input	A	B	Y
D0	0	0	D0
D1	0	1	D1
D2	1	0	D2
D3	1	1	D3

Tableau 11: table de vérité de multiplexeur 4 à 1

## I.8 Les circuits séquentiels :

Comme les circuits combinatoires, chaque circuit séquentiel a une entrée (ou des entrées) et une sortie (principalement deux sorties complémentaires), la différence entre un circuit combinatoire et un circuit séquentiel est que le circuit séquentiel a une mémoire interne qui peut affecter le résultat.

### I.8.1 Bascule RS :

Il a deux entrées (S=set et R=reset) et deux sorties complémentaires, sa méthode de travail est claire dans sa table de vérité

R	S	Q(t)
0	0	Q(t-1)
0	1	1
1	0	0
1	1	X

Tableau 12: table de vérité du bascule RS

X : représente une indéfinie état.

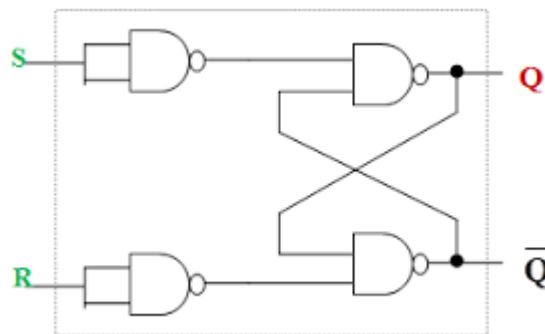


Figure 17: bascule RS en utilisant la porte NAND

### I.8.2 Bascule JK :

Il fonctionne presque comme une bascule RS, deux entrées contrôlent deux sorties complémentaires, il résout le problème de la bascule RS en éliminant l'état indéfini.

J	K	Q(t)
0	0	Q(t-1)
0	1	0
1	0	1
1	1	$\overline{Q(t)}$

Tableau 13: table de vérité de bascule JK

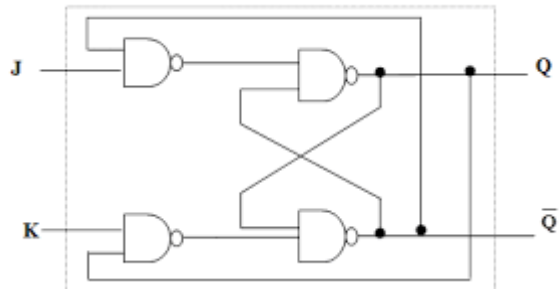


Figure 18: bascule JK en utilisant la porte NAND

### I.8.3 Bascule T :

Bascule T (ou bascule Toggle) elle a une entrée et deux sorties complémentaires, elle commute généralement entre 1 et 0 à chaque impulsion de l'entrée.

T	Q(t)
0	Q(t-1)
1	$\overline{Q(t)}$

Tableau 14: table de vérité de bascule T

Pratiquement, bascule T est le bascule JK dans l'état (toggle) (J=1 et K=1).

### I.8.4 Bascule D :

La bascule D (bascule de données) est une bascule à une entrée (D), sa sortie prend directement l'entrée, c'est donc une bascule lecteur.

D	Q(t)
0	0
1	1

Tableau 15: table de vérité de bascule D

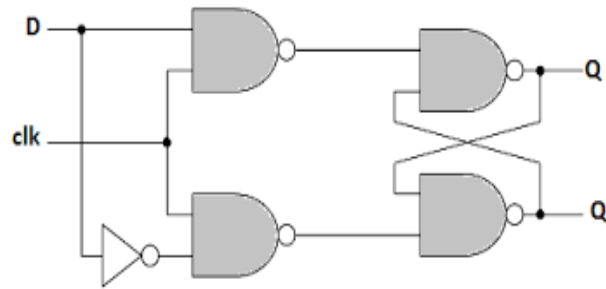


Figure 19: bascule D en utilisant la porte NAND

### I.8.5 Bascule D maître-esclave (Master-Slave) :

Cette bascule est un circuit composé de deux bascules interconnectées, le fonctionnement d'une bascule maître-esclave comporte deux phases :

1. **Phase de maître (master) :** Dans cette phase, le bascule maître lit les données d'entrée et les stocke dans sa mémoire interne, de sorte que les données ne sont pas instantanément disponibles en sortie.
2. **Phase d'esclave (slave) :** Dans cette phase, le bascule esclave prend les données en provenance de la sortie du maître, les stocke, puis les transfère vers la sortie et les maintient stables jusqu'au prochain cycle d'horloge.

Généralement, le signal d'horloge du bascule maître est l'inverse du signal d'horloge du bascule esclave, ce qui garantit que le maître et l'esclave fonctionnent dans des phases différentes pour maintenir les données en sortie stables.

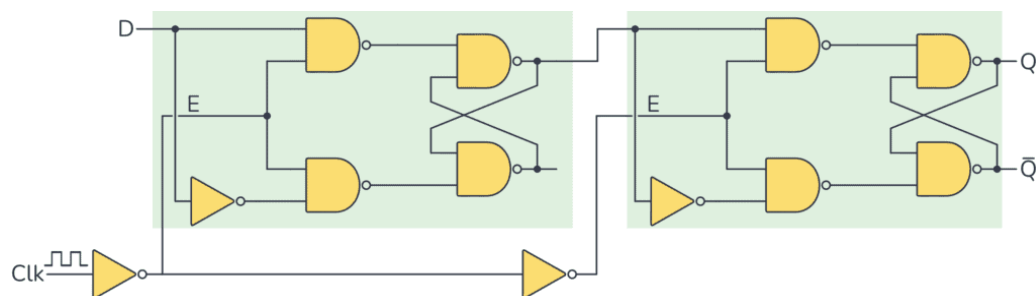


Figure 20: bascule D maître-esclave en utilisant portes logiques

## **I.9 Conclusion :**

---

Dans ce chapitre, nous avons abordé la microélectronique en général et la technologie CMOS en particulier. Nous avons commencé par un aperçu historique de la microélectronique, puis nous avons examiné en détail les différents composants de la technologie CMOS, tels que les portes logiques, les circuits combinatoires et les circuits séquentiels.

# CHAPITRE II

## *Les registres à décalage*



## II.1 Introduction

Les registres à décalage sont des circuits logiques séquentiels, principalement pour le stockage de données numériques. Ils sont un groupe de bascules connectés dans une chaîne de sorte que la sortie d'une bascule devient l'entrée de la bascule à bascule suivante. La plupart des registres ne possèdent aucune séquence interne caractéristique des états. Tous les flip-flops sont pilotés par une horloge commune, et tous sont réglés ou réinitialisés simultanément<sup>[8]</sup>.

Dans ce chapitre, on va citer les types de base des registres à décalage sont étudiés.

Les schémas de la Fig. 23. Expliquez l'idée de chaque type d'enregistrement :

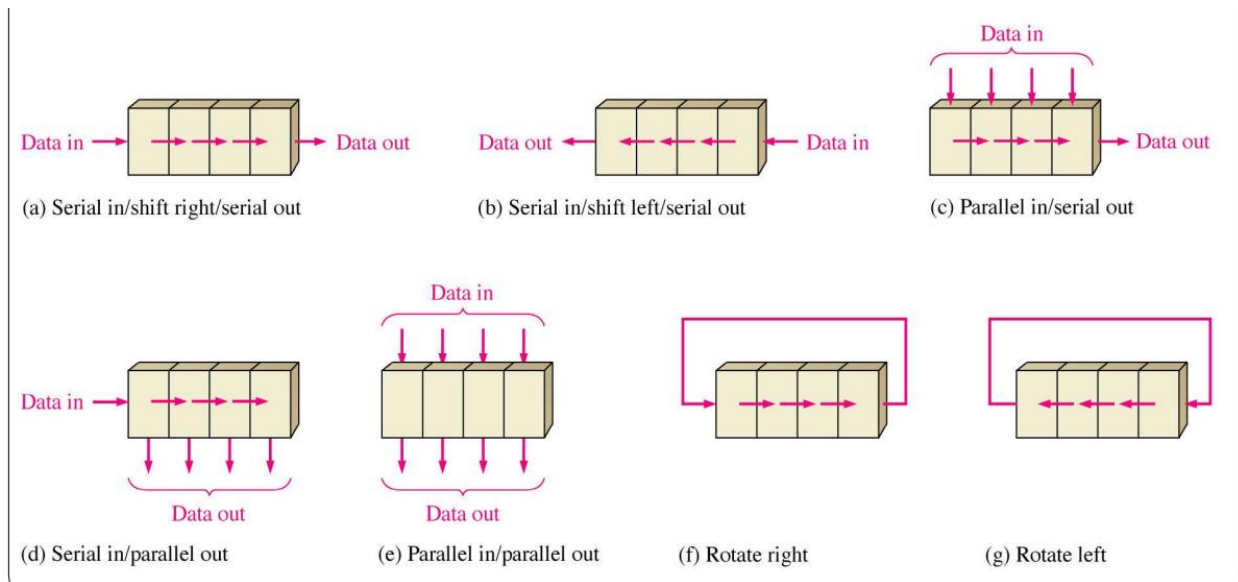


Figure 21: les types de base des registres à décalage<sup>[9]</sup>

## II.2 Les types des registres à décalage

Les registres de déplacement sont classés en types en fonction de leur fonctionnement, qu'ils soient en série ou en parallèle.

Et également en fonction du sens du flux de données lors du passage à droite ou à gauche.

### II.2.1 Classement selon le sens de décalage :

- Décalage à droite
- Décalage à gauche

#### II.2.1.1 Décalage à droite :

Ici, le décalage se fait d'une place vers la droite, le bloc le plus bas, B0, étant perdu et remplacé par B1.

B1 remplace B0, B3 remplace B2, et un bit est inséré de l'extérieur dans la fente supérieure (MSB) pour remplacer Bloc B3. Comme indiqué ci-dessous :

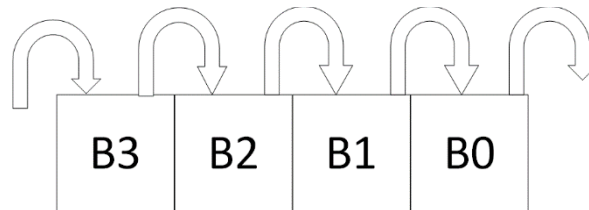


Figure 22: le décalage vers la droite

**Exemple :** Chargement du mot binaire 1010 :

Mot 1010	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
1 <sup>ère</sup> impulsion	0	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
2 <sup>ème</sup> impulsion	1	0	<input type="checkbox"/>	<input type="checkbox"/>
3 <sup>ème</sup> impulsion	0	1	0	<input type="checkbox"/>
4 <sup>ème</sup> impulsion	1	0	1	0

Figure 23: Chargement du mot binaire 1010

### II.2.1.2 Décalage à gauche:

Ici, le décalage se fait d'une place vers la gauche, le champ supérieur B3 étant perdu et B2 prenant sa place, et B1 étant remplacé.

B2 est remplacé par B1, B1 est remplacé par B0, un bit est inséré de l'extérieur dans le bit le plus bas (LSB) pour remplacer Bloc B0. Comme indiqué ci-dessous :

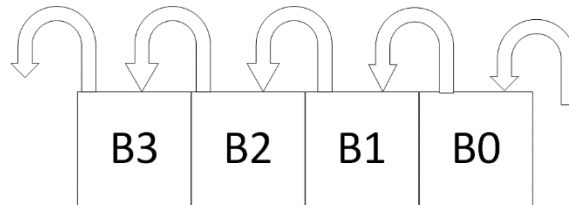


Figure 24: le décalage vers la gauche

## II.3 Classification selon le type d'entrées et de SORTIES :

Selon la façon dont les données entrent et sortent du registre (série ou parallèle), les registres à décalage peuvent être classés en quatre types :

- ❖ Entrée série Sortie série < **SISO** >
- ❖ Entrée série sortie parallèle < **SIPO** >
- ❖ Entrée parallèle Sortie série < **PISO** >
- ❖ Entrée parallèle Sortie parallèle < **PIPO** >

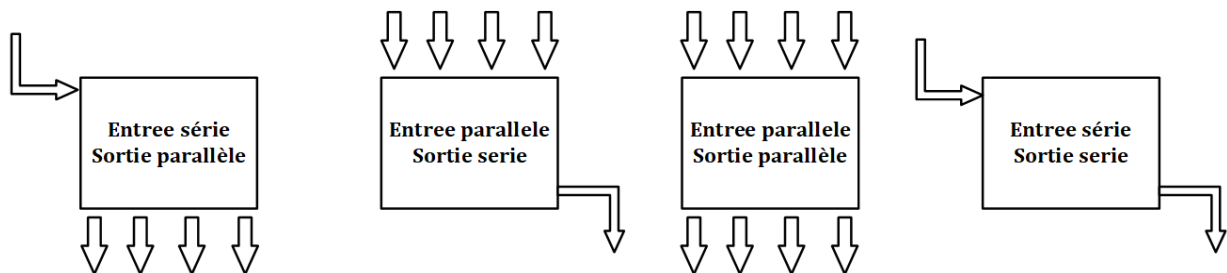


Figure 25: Classes les registres à décalage

### II.3.1 Registre à décalage entrée série -sortie série (SISO) :

Que toutes les bascules soient initialement dans la condition de réinitialisation, c'est-à-dire  $QA = QB = QC = QD = 0$ .

Nous entrons un nombre binaire à quatre bits 1 1 1 1 dans le registre. Ce nombre doit être appliqué au bit Din, le bit LSB étant appliqué en premier. L'entrée D de FFA,

c'est-à-dire DA, est connectée à l'entrée de données série Din. La sortie de FFA, c'est-à-dire QA, est connectée à l'entrée de la bascule suivante, c'est-à-dire DB, etc. <sup>[10]</sup>.

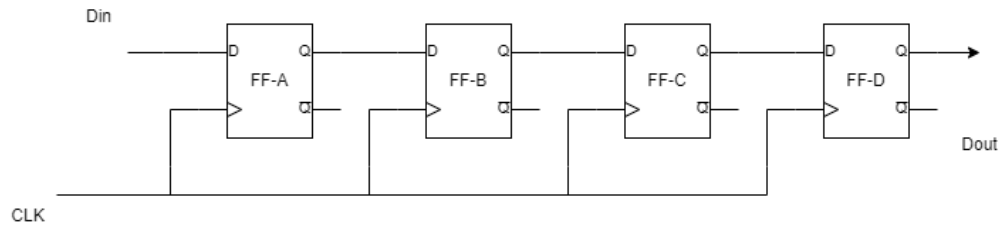


Figure 26: Un registre à décalage SISO à quatre bits<sup>1</sup>.

### II.3.2 Registre à décalage entrée série – sortie parallèle (SIPO) :

Dans de tels types d'opérations, les données sont saisies en série et extraites en parallèle.

Les données sont chargées petit à petit. Les sorties sont désactivées tant que les données sont en cours de chargement.

Dès que le chargement des données est terminé, toutes les bascules contiennent leurs données requises, les sorties sont activées afin que toutes les données chargées soient mises à disposition sur toutes les lignes de sortie en même temps.

4 cycles d'horloge sont nécessaires pour charger un mot de quatre bits. Par conséquent, la vitesse de fonctionnement du mode SIPO est la même que celle du mode SISO <sup>[10]</sup>.

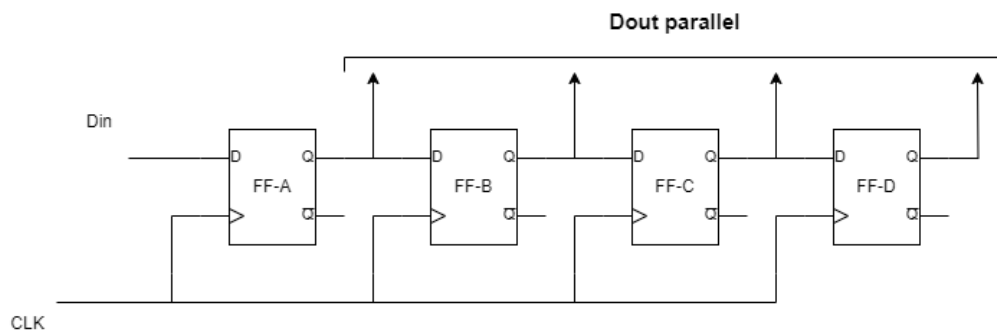


Figure 27: Registre SIPO en série de quatre bits en parallèle.

### II.3.3 Registre à décalage entrée parallèle - sortie série (PISO) :

Dans ce type de registre à décalage, les bits de données sont entrés en parallèle.

Le circuit illustré ci-dessous est un registre à décalage de sortie série à entrée parallèle à quatre bits.

On peut noter que la sortie du Flip Flop précédent est reliée à l'entrée du suivant via un circuit combinatoire.

Le mot d'entrée binaire B0, B1, B2, B3 est appliqué via le même circuit combinatoire.

Il existe deux modes dans lesquels ce circuit peut fonctionner, à savoir le mode de décalage ou le mode de charge <sup>[10]</sup>.

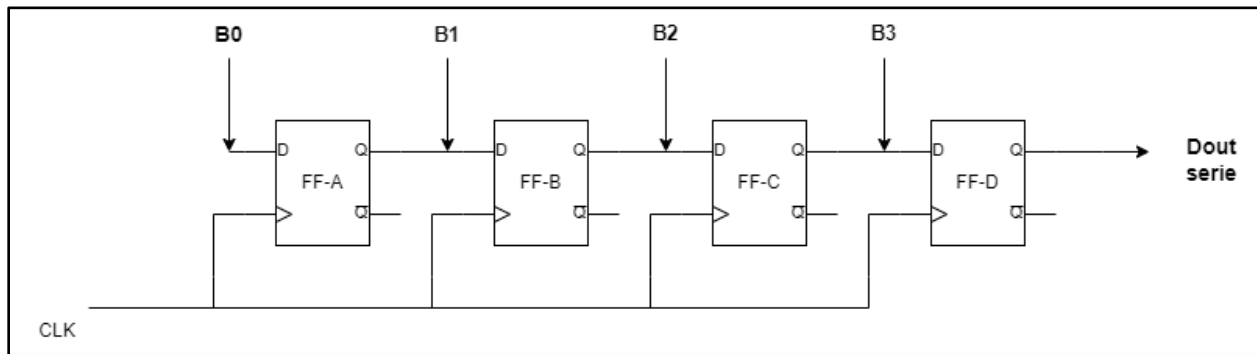


Figure 28: Un registre à décalage PISO à quatre bits.

### II.3.4 Registre à décalage entrée parallèle - sortie parallèle (PIPO) :

Dans ce mode, l'entrée binaire 4 bits B0, B1, B2, B3 est appliquée aux entrées de données D0, D1, D2, D3 respectivement des quatre bascules.

Dès qu'un front d'horloge négatif est appliqué, les bits binaires d'entrée seront chargés simultanément dans les bascules.

Les bits chargés apparaîtront simultanément du côté sorti. Seule l'impulsion d'horloge est indispensable pour charger tous les bits <sup>[10]</sup>.

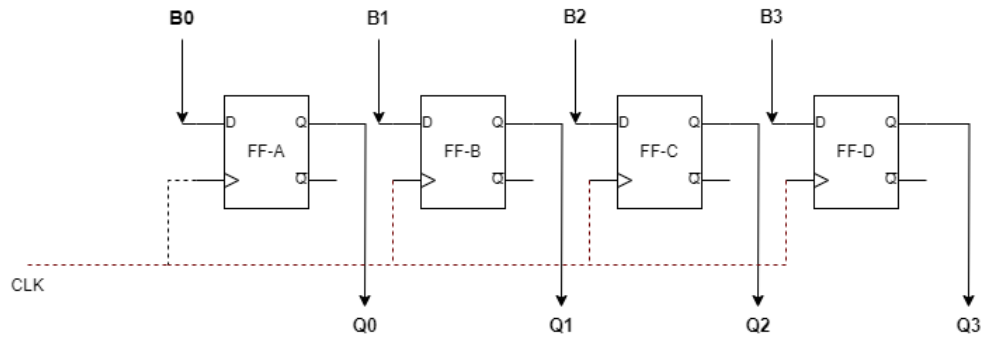


Figure 29: Registre à décalage du type PISO à quatre bits

## II.4 Comment fonctionne le registre à décalage ? :

Pour comprendre le fonctionnement des registres à décalage, en particulier le registre à entrée série et sortie série, nous allons prendre en considération le circuit très simple de la figure 32 :

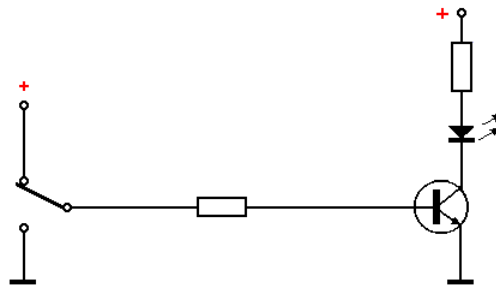


Figure 30: Circuit dans lequel la LED est allumée ou éteinte selon la position de l'interrupteur <sup>[12]</sup>

Nous déduisons, en observant cette figure, que la **LED** s'allume si l'interrupteur est commuté vers le haut, ce qui fait conduire le transistor.

Par contre, la **LED** est éteinte si l'interrupteur est commuté vers le bas ce qui bloque le transistor. Ainsi, la **LED** suit fidèlement et immédiatement les commandes provenant de l'interrupteur ; chaque ouverture ou fermeture de celui-ci produit un effet instantané sur l'état de la **LED**.

Autrement dit, l'information sur l'état de l'interrupteur est transmise immédiatement (mis à part le temps de commutation du transistor).

Observons maintenant le circuit de la figure 33 Une bascule synchrone de type **D** est intercalée entre l'interrupteur et la **LED** <sup>[11]</sup>.

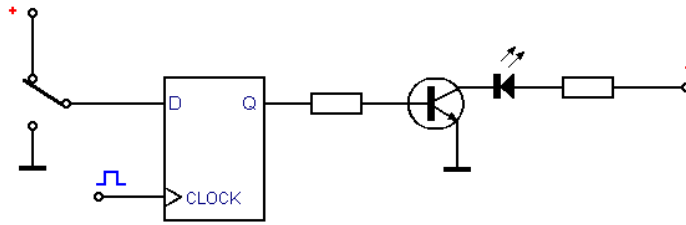


Figure 31: Circuit dans lequel la LED est commandée à travers une bascule D synchrone <sup>[11]</sup>

Dans ce cas, l'information sur l'état de l'interrupteur n'est pas transmise immédiatement à la **LED**, car il est nécessaire d'appliquer une impulsion sur l'entrée **CLOCK**.

La sortie **Q** de la bascule se met à l'état déterminé par la position de l'interrupteur chaque fois qu'une impulsion est appliquée sur l'entrée **CLOCK**.

Nous sommes ainsi renseignés sur l'état de l'interrupteur avec un certain retard <sup>[12]</sup>.

Modifions à présent le circuit en faisant passer le nombre des bascules à quatre comme illustré à la figure 34.

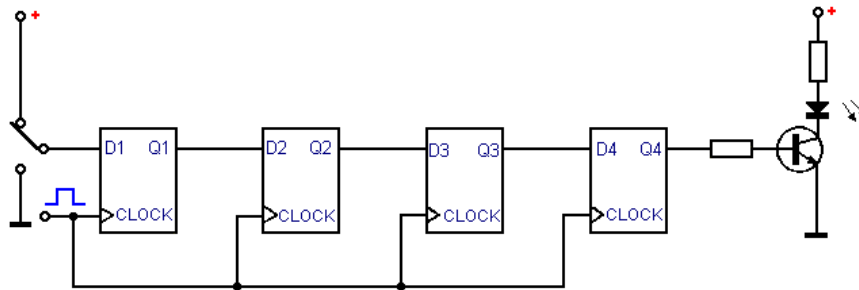


Figure 32: Circuit dans lequel l'information sur l'état de l'interrupteur est transmise à la LED à travers quatre bascules <sup>[11]</sup>.

Dans ce nouveau circuit, les bascules sont reliées en cascade ; la sortie de l'une est reliée à l'entrée de la suivante.

Les entrées **CLOCK**, par contre, sont toutes reliées entre elles. Ainsi, une unique entrée d'horloge commande les quatre bascules simultanément.

Puisque quatre bascules sont intercalées entre l'interrupteur et la **LED**, il faut donc quatre impulsions d'horloge pour transmettre l'information sur l'état de l'interrupteur de l'entrée à la sortie du circuit où se trouve la **LED**.

La première impulsion transfère l'information de l'entrée à la sortie de la première bascule, la seconde la transmet à la sortie de la deuxième bascule et ainsi de suite jusqu'à la quatrième.

L'information se décale donc en se propageant de l'entrée de la première bascule à la sortie de la quatrième bascule au bout de quatre impulsions d'horloge <sup>[11]</sup>.

## **II.5 Le rôle des registres a décalage**

---

Le registre a décalage joue un rôle important dans de nombreuses applications et a des utilisations importantes, et dans cette partie, nous découvrirons ses rôles les plus importants.

### **II.5.1 Lignes de retard des registres a décalage :**

Registres à décalage de Serial In Serial Out (SISO) peut être utilisé pour retarder les signaux numériques d'une durée déterminée. Le retard introduit par le registre à décalage de  $n$  bits est égal à  $n$  fois l'inverse de la fréquence d'horloge commandant le registre à décalage. Les registres à décalage très longs de ce type peuvent être utilisés comme mémoire de ligne à retard dans les systèmes informatiques pour stocker les données temporaires. En outre, plusieurs registres à décalage bidirectionnels connectés en parallèle peuvent être utilisés comme une pile <sup>[12]</sup>.

### **II.5.2 Convertisseur de format des données des registres a décalage :**

La transmission de données en série est préférable pour les longues communications à distance en raison de sa valeur économique en termes de fils utilisés. Cela nécessite une conversion parallèle à série à l'extrémité émettrice pour laquelle des registres à décalage parallèle en série (PISO) peuvent être utilisés. Cependant, en général, de nombreux systèmes à microprocesseur préfèrent généralement une forme parallèle d'entrée de données pour laquelle les données transmises doivent être converties en mode parallèle à l'aide d'un convertisseur série-parallèle comme le registre à décalage Serial In Parallèle Out (SIPO) <sup>[12]</sup>.

### **II.5.3 Processeurs des données des registres a décalage :**

Les systèmes informatiques antérieurs utilisaient des registres à décalage pour traiter les données. Par exemple, des registres à décalage ont été utilisés pour stocker les octets de données à ajouter ainsi que pour stocker leurs résultats.



En outre, même maintenant, les registres à décalage sont largement utilisés pour effectuer une multiplication et une division binaires. Cela est dû au fait que le décalage du bit de données d'une position vers la droite provoque la division du nombre par 2, tandis que le décalage à gauche du bit de données d'une place dans le registre à décalage multiplie le nombre par 2.

Par exemple, considérons un registre à décalage de 4 bits avec le contenu 0110, qui est égal à 6 en décimal. Si le nombre se décale d'un bit, on obtient 1100, ce qui correspond à 12 ( $= 6 \times 2$ ) en décimal. De la même manière, si le nombre est décalé d'un bit vers la droite, le contenu du registre devient 0011, ce qui correspond à  $(3 = 6/2)$  en décimal <sup>[12]</sup>.

### II.5.4 Compteur des registres a décalage :

Ring Counter et Johnson Counter sont les deux des compteurs basés sur des registres à décalage qui sont largement utilisés dans les applications numériques.

Dans les compteurs à anneau, la sortie du dernier étage est rétro-alimentée comme entrée du premier étage, comme le montre la figure a-35. Cela provoque la circulation continue des données stockées dans le registre à décalage.

Par exemple, un compteur en anneau à 4 bits stockant un mot de données 0001 a une séquence répétitive avec quatre états définis, à savoir, 0001, 1000, 0100 et 0010. Le compteur Johnson représenté à la figure (b-35) est similaire au compteur en anneau sauf que le complément de la sortie du dernier étage du registre à décalage est alimenté en entrée du premier étage <sup>[12]</sup>.

Ainsi, pour un compteur Johnson à 4 bits avec le mot de données d'entrée 0001, on obtient huit états définis - 0001, 0000, 1000, 1100, 1110, 1111, 0111 et 0011 - après quoi le motif se répète :

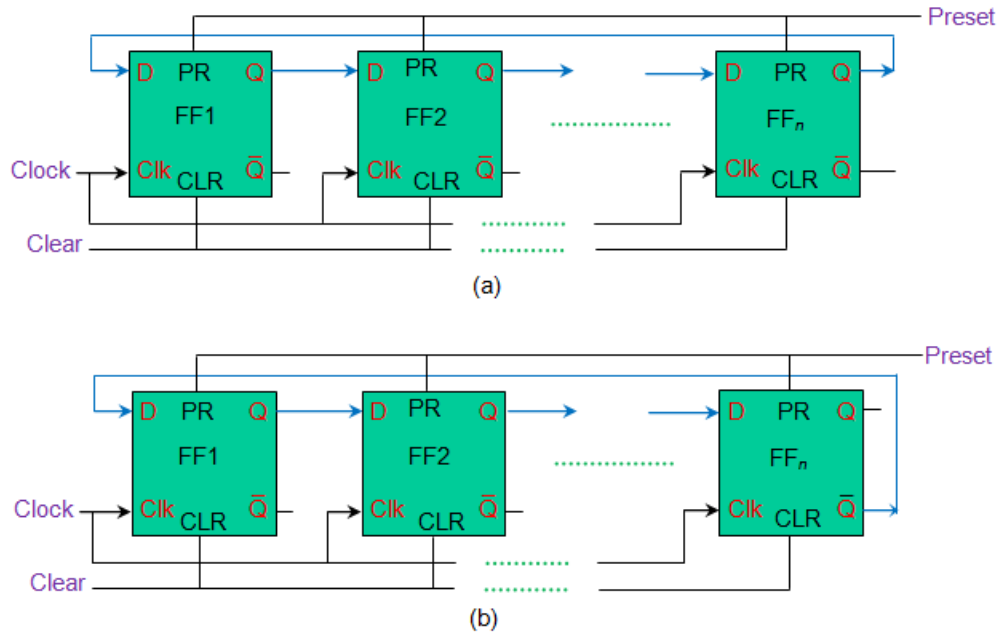


Figure 33: n-bit registre a décalage (a) compteur de bagues (b) compteur de Johnson [12]

### II.5.5 Générateur de modèle pseudo-aléatoire des registres a décalage :

Les registres à décalage peuvent être utilisés pour générer des pseudo modèles aléatoires qui sont utilisés pour les tests. Pour ce faire, les sorties de quelques étages du registre à décalage sont EX-OR et connectées en entrée du premier étage de celui-ci, comme le montre la figure 36.

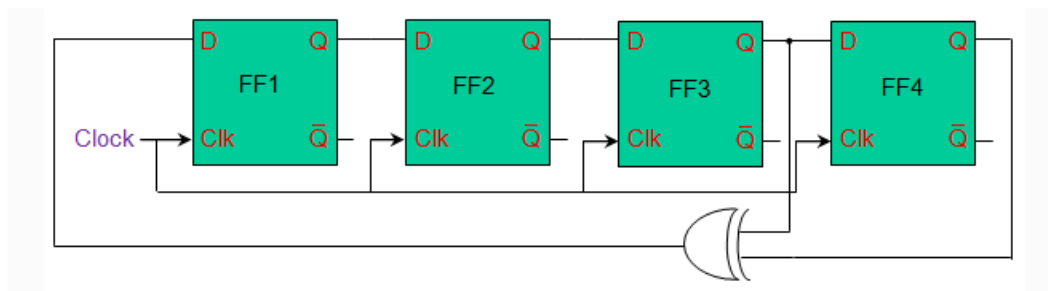


Figure 34: générateur de motifs pseudo-aléatoires [12]

Le nombre de modèles générés dépend du nombre de points qui sont exploités à fournir en tant qu'entrées de porte X-OR. Si vous tapez correctement, le nombre maximum de motifs pouvant être générés à l'aide d'un registre à décalage à n étages est de  $(2^n - 1)$  [12].



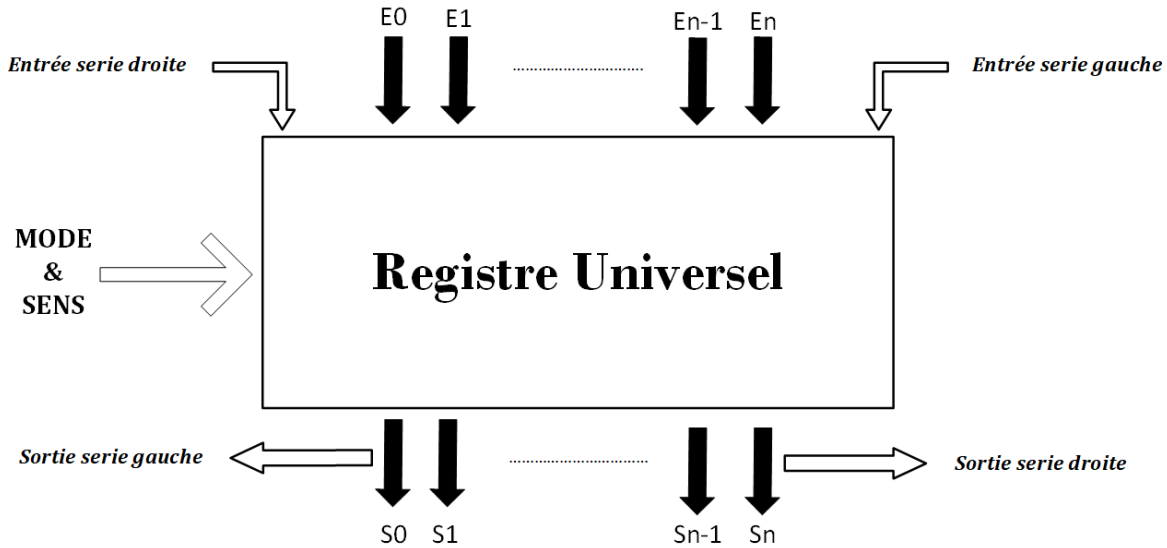


Figure 36: Schéma bloc d'un registre à décalage universel

## II.6.2 Opérations peut être effectuées par registre a décalage universel :

Les registres à décalage universels sont capables d'effectuer 3 opérations comme indiqué ci-dessous :

- 1) **Fonctionnement en charge parallèle :** stocke les données en parallèle ainsi que les données en parallèle.
- 2) **Opération de décalage vers la gauche :** stocke les données et transfère les données en décalant vers la gauche dans le chemin série.
- 3) **Opération de changement de vitesse vers la droite :** stocke les données et transfère les données en se déplaçant vers la droite dans le chemin série.

Par conséquent, les registres à décalage universels peuvent effectuer des opérations d'entrée / sortie avec des charges série et parallèles.

### II.6.3 Diagramme de registre de changement universel :

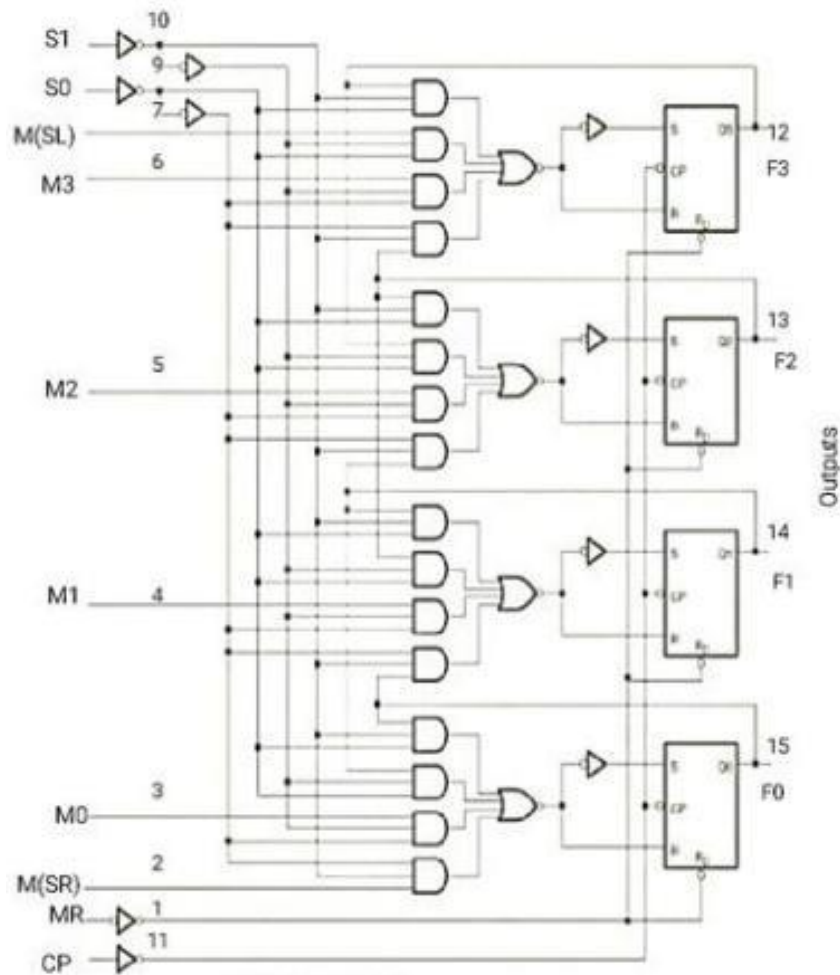


Figure 37: Diagramme de registre de changement universel <sup>[13]</sup>

L'entrée série pour le contrôle de décalage à droite permet le transfert de données vers la droite et toutes les lignes d'entrée et de sortie série sont connectées au mode de décalage à droite. L'entrée est donnée à la porte ET-1 de la bascule -1 comme indiqué sur la figure (39) via la broche d'entrée série.

L'entrée série pour décalage-gauche permet le transfert de données vers la gauche et toutes les lignes d'entrée et de sortie série sont connectées en mode décalage-gauche.

Dans le transfert de données parallèle, toutes les lignes d'entrées et de sorties parallèles sont associées à la charge parallèle.

Clear pin efface le registre et mis à 0.

La broche CLK fournit des impulsions d'horloge pour synchroniser toutes les opérations.

Dans l'état de commande, les informations ou les données dans le registre ne changeraient pas même si l'impulsion d'horloge est appliquée.

Si le registre fonctionne avec une charge parallèle et décale les données vers la droite et la gauche, il agit alors comme un registre à décalage universel <sup>[13]</sup>.

#### II.6.4 Les avantages :

Le avantages d'un registre à décalage universel inclure les éléments suivants :

- Ce registre peut effectuer 3 opérations telles que le décalage-gauche, le décalage-droite et le chargement parallèle.
- Stocke temporairement les données dans le registre.
- Il peut effectuer des opérations série à parallèle, parallèle à série, parallèle à parallèle et série à série.
- Il peut effectuer des opérations d'entrée-sortie dans les deux modes série et parallèle.
- Une combinaison du registre à décalage unidirectionnel et du registre à décalage bidirectionnel donne le registre à décalage d'univers.
- Ce registre agit comme une interface entre un appareil et un autre appareil pour transférer les données <sup>[13]</sup>.

#### II.7 Les blocs constituant le registre universel :

---

La conception d'un registre à décalage universel 4 bits utilisant multiplexeurs et tongs est illustré ci-dessous :

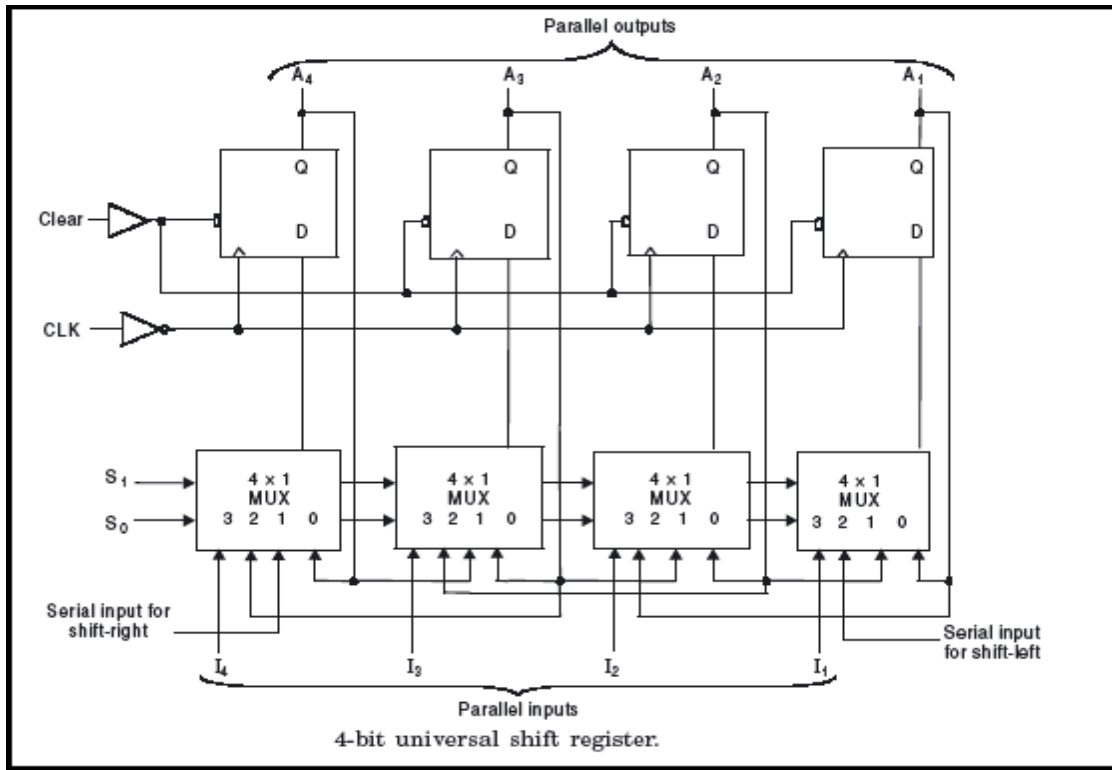


Figure 38: La conception d'un registre à décalage universel 4 bits utilisant multiplexeurs et tongs <sup>[13]</sup>

- S0 et S1 sont les broches sélectionnées qui permettent de sélectionner le mode de fonctionnement de ce registre. Cela peut être une opération de décalage à gauche ou une opération de décalage à droite ou un mode parallèle.
- La broche 0 du premier  $4 \times 1$  Mux est envoyée à la broche de sortie de la première bascule. Observez les connexions comme indiqué sur la figure 40.
- La broche 1 du premier  $4 \times 1$  MUX est connectée à l'entrée série pour le décalage à droite. Dans ce mode, le registre décale les données vers la droite.
- De même, la broche 2 du  $4 \times 1$  MUX est connectée à l'entrée série pour le décalage gauche. Dans ce mode, le registre à décalage universel décale les données vers la gauche.
- M1 est les données d'entrée parallèles données à la broche 3 du premier  $4 \times 1$  MUX pour fournir un fonctionnement en mode parallèle et stocke les données dans le registre.
- De même, les bits de données d'entrée parallèles individuels restants sont donnés à la broche 3 du  $4 \times 1$  MUX associé pour fournir un chargement parallèle.

[13].

## II.8 Fonctionnement du registre universel des vitesses :

---

A partir de la figure 40 :

- Les broches sélectionnées le mode de fonctionnement du registre à décalage universel. L'entrée série décale les données vers la droite et la gauche et stocke les données dans le registre.
- La broche claire et la broche CLK sont connectées à la bascule.
- M0, M1, M2, M3 sont les entrées parallèles tandis que F0, F1, F2, F3 sont les sorties parallèles des bascules
- Lorsque la broche d'entrée est active HIGH, le registre à décalage universel charge / récupère les données en parallèle. Dans ce cas, la broche d'entrée est directement connectée à  $4 \times 1$  MUX
- Lorsque la broche d'entrée (mode) est active LOW, le registre à décalage universel décale les données. Dans ce cas, la broche d'entrée est connectée à  $4 \times 1$  MUX via la porte NOT.
- Lorsque la broche d'entrée (mode) est connectée à GND (masse), le registre à décalage universel agit comme un registre à décalage bidirectionnel.
- Pour effectuer l'opération de décalage à droite, la broche d'entrée est envoyée à la 1ère porte ET de la 1ère bascule via une entrée série pour la merde à droite.
- Pour effectuer l'opération de décalage vers la gauche, la broche d'entrée est envoyée à la 8e porte ET de la dernière bascule via l'entrée M.
- Si les broches sélectionnées  $S0 = 0$  et  $S1 = 0$ , alors ce registre ne fonctionne dans aucun mode. Cela signifie qu'il sera dans un état verrouillé ou aucun état de changement même si les impulsions d'horloge sont appliquées.
- Si les broches sélectionnées  $S0 = 0$  et  $S1 = 1$ , alors ce registre transfère ou décale les données vers la gauche et stocke les données.
- Si les broches sélectionnées  $S0 = 1$  et  $S1 = 0$ , alors ce registre décale les données vers la droite et effectue donc l'opération de décalage vers la droite.
- Si les broches sélectionnées  $S0 = 1$  et  $S1 = 1$ , alors ce registre charge les données en parallèle. Par conséquent, il effectue l'opération de chargement parallèle et stocke les données <sup>[13]</sup>.



Mode de fonctionnement	S1	S0
Verrouillage	0	0
Décalage à droite	0	1
Décalage à gauche	1	0
Chargement parallèle	1	1

Tableau 16: Table de fonctionnement

A partir du tableau 16, nous pouvons observer que ce registre fonctionne dans tous les modes avec des entrées série / parallèle utilisant des multiplexeurs 4x1 et des bascules.

## II.9 Applications :

---

Les applications d'un registre à décalage universel inclure les éléments suivants :

- ❖ Utilisé dans microcontrôleurs pour l'extension E / S
- ❖ Utilisé comme convertisseur série-série
- ❖ Utilisé comme convertisseur de données parallèle-parallèle
- ❖ Utilisé comme convertisseur de données série-parallèle.
- ❖ Utilisé dans le transfert de données série à série
- ❖ Utilisé dans le transfert de données parallèle.
- ❖ Utilisé comme élément de mémoire dans l'électronique numérique comme les ordinateurs.
- ❖ Utilisé dans les applications de temporisation.
- ❖ Utilisé comme compteurs de fréquence, compteurs binaires et horloges numériques
- ❖ Utilisé dans les applications de manipulation de données <sup>[13]</sup>.

## **II.10 Conclusion :**

---

Dans ce chapitre, nous avons appris le registre a décalage et ses différents types, ainsi que son rôle et ses utilisations, et nous avons fourni des exemples. Aussi bien que le registre a décalage universel nous nous sommes familiarisés avec le principe de son travail et les blocs qui le composent.

# CHAPITRE III

## *Layout et Simulations*

## III.1 Introduction a MICROWIND :

Microwind est un programme de conception de circuits numériques. Il permet aux utilisateurs de simuler et de concevoir un circuit intégré au niveau de la description physique. Il s'agit d'un logiciel de simulation de circuit facile à utiliser pris en charge par d'énormes bibliothèques de codes.

Microwind unifie l'entrée schématique, la simulation basée sur un modèle, l'extraction schématique SPICE, l'extracteur Verilog, l'assemblage schématique et la simulation de circuit à signaux mixtes sur le schéma. Microwind aide à concevoir différents types de portes logiques : AND, OR, NOR, NAND, XOR et de nombreuses conceptions avancées incluses avec un demi-additionneur, un additionneur complet, etc.

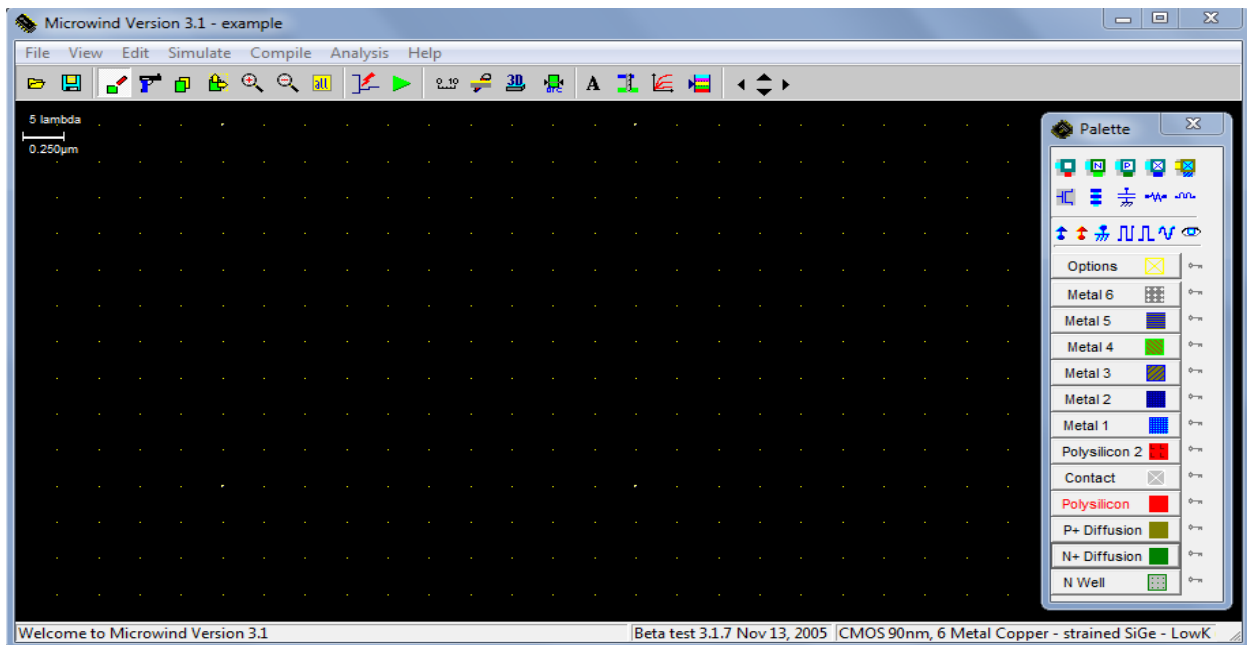


Figure 39: Interface du logiciel MICROWIND

## III.2 Conception et simulation :

### III.2.1 L'inverseur CMOS :

Définition de l'inverseur CMOS Un dispositif utilisé pour générer des fonctions logiques est connu sous le nom d'inverseur CMOS et constitue le composant de base de tous les circuits intégrés. L'inverseur CMOS est un FET (transistor à effet de champ), composé d'une grille métallique située au-dessus de la couche diélectrique d'oxygène au-dessus du semi-conducteur. Ces transformateurs sont utilisés dans la plupart des appareils électroniques chargés de générer des données dans de petits circuits.

Les transistors PMOS et NMOS peuvent être connectés dans un inverseur CMOS de cette manière. Un transistor NMOS est connecté aux bornes de drain (D) et de grille (G), l'alimentation en tension (VDD) est connectée à la borne de source du PMOS et la borne GND est connectée à la borne de source du NMOS. La tension d'entrée ( $V_{in}$ ) est connectée à chacune des bornes de grille des transistors et la tension de sortie ( $V_{out}$ ) est connectée aux bornes de drain (D) du transistor.

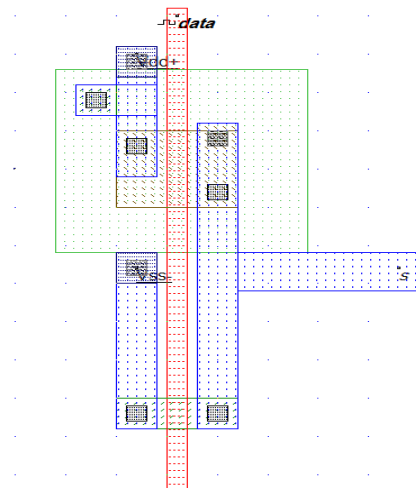


Figure 40: Layout d'un inverseur CMOS

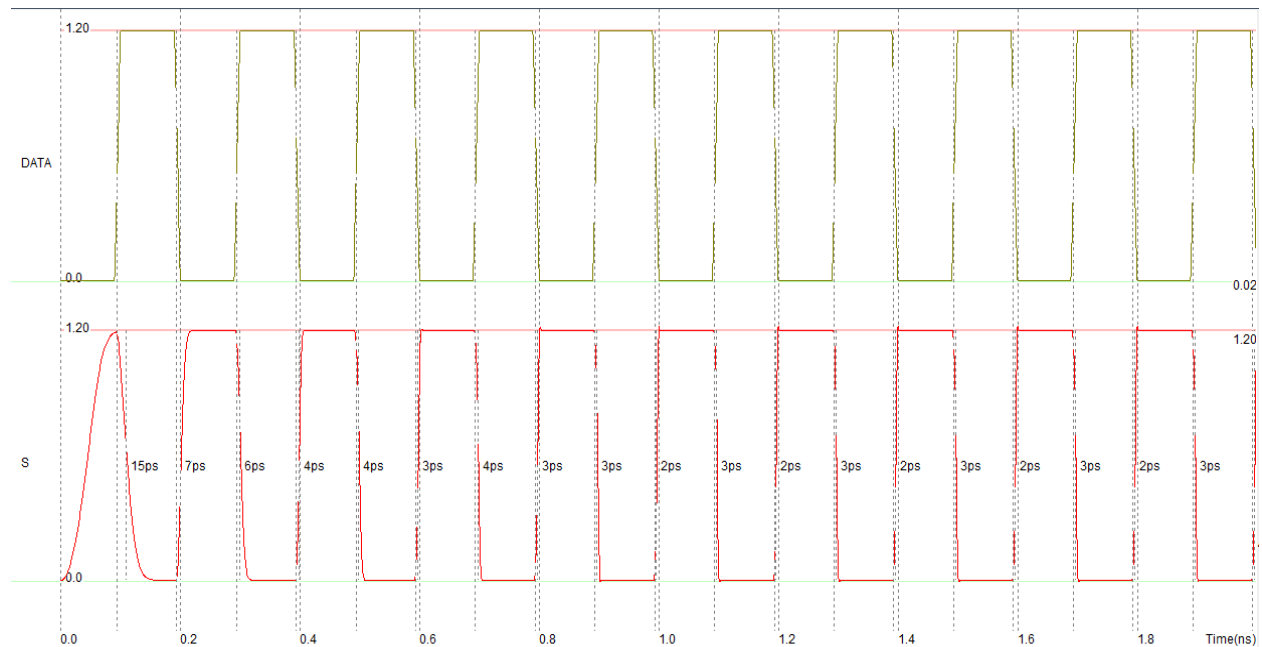


Figure 41: Résultat de la simulation d'un inverseur CMOS.

### III.2.2 Porte NAND (2 entrées) :

La figure ci-dessous montre une porte NAND MOS complémentaire à 2 entrées. Il se compose de deux transistors NMOS série entre Y et Ground et de deux transistors PMOS parallèles entre Y et VDD.

Si l'entrée A ou B est logique 0, au moins un des transistors NMOS sera désactivé, interrompant le chemin de Y à la masse. Mais au moins un des transistors PMOS sera activé, créant un chemin de Y à VDD.

Par conséquent, la sortie Y sera élevée. Si les deux entrées sont hautes, les deux transistors NMOS seront activés et les deux transistors PMOS seront désactivés. Par conséquent, la sortie sera logiquement basse.

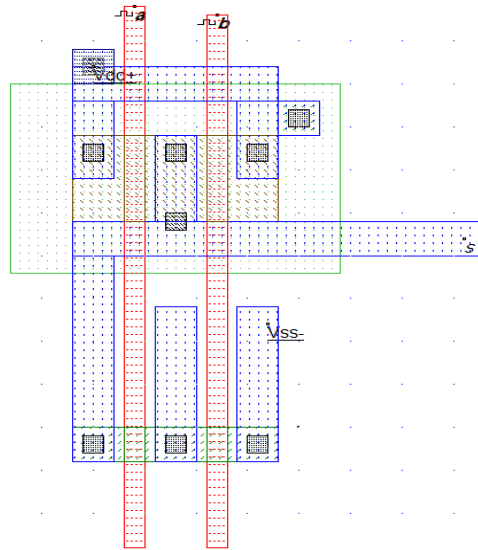


Figure 42: Layout d'un port NAND2.

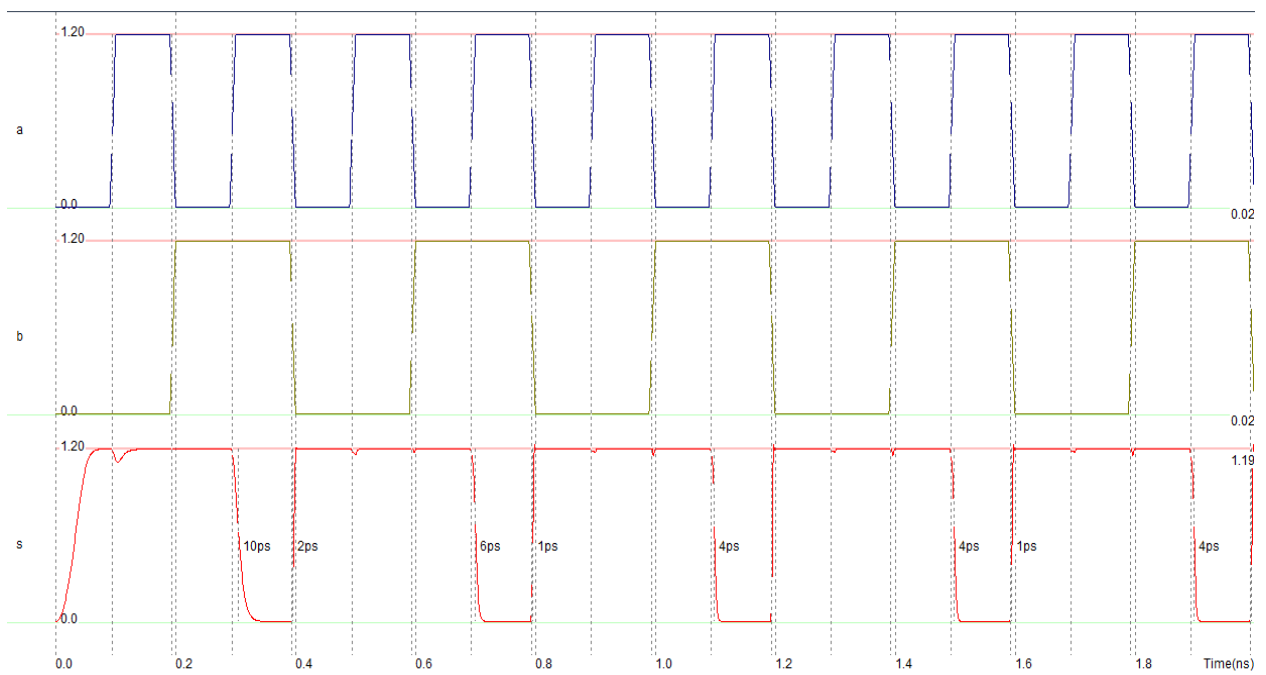


Figure 43: Résultat de la simulation de porte NAND2

### III.2.3 Porte NAND (3 entrées) :

Avec le même principe de porte NAND à 2 entrées, une porte CMOS NAND à 3 entrées est conçu, nous mettons donc 3 transistors NMOS en série entre la sortie et GND et 3 transistors PMOS en parallèle entre VDD et la sortie.

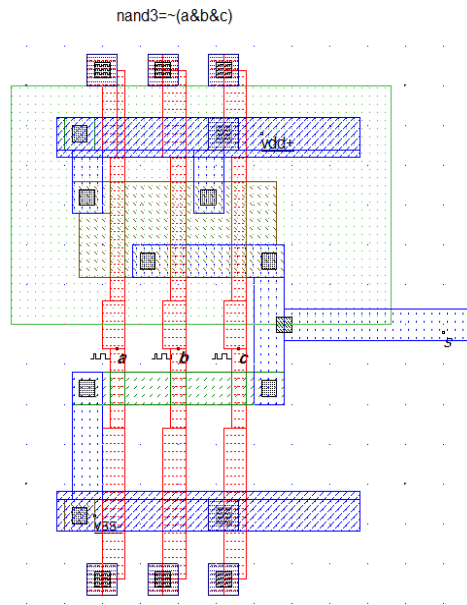


Figure 44: Layout d'un port NAND3

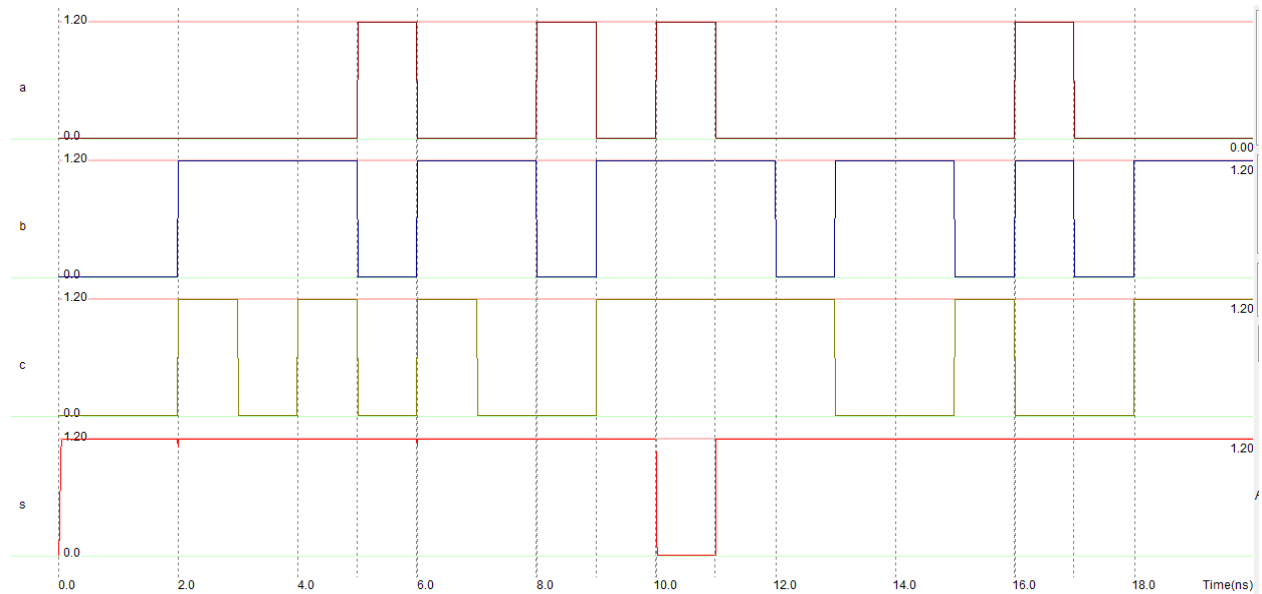


Figure 45: Résultat de la simulation de porte NAND3



### III.2.4 Porte NAND (4 entrées) :

Selon le principe de la porte NAND à deux entrées, la porte CMOS NAND est conçu avec quatre entrées, dans lesquelles il y a 4 transistors NMOS en série entre la sortie et GND, et 4 transistors PMOS en parallèle entre VDD et la sortie.

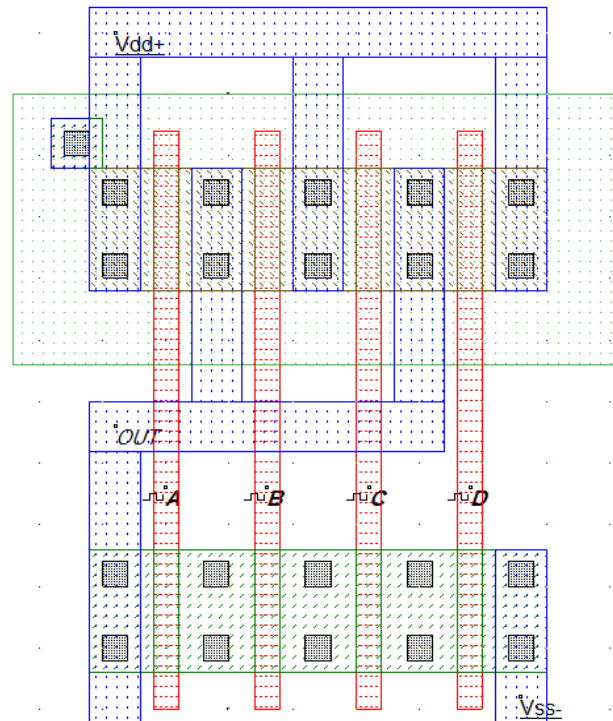


Figure 46: Layout d'un port NAND4

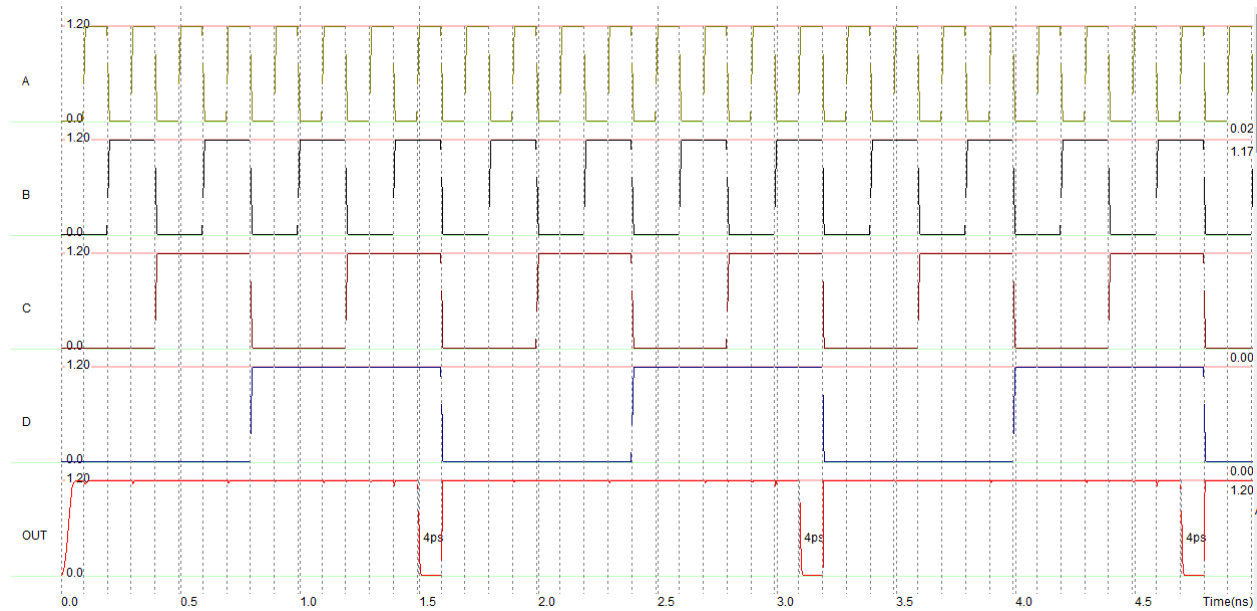


Figure 47: Résultat de la simulation de porte NAND4

### III.2.5 Bascule D Maître-Esclave :

La bascule D maître-esclave peut être conçue par la connexion en série de deux bascules D fermées et en connectant une entrée d'activation inversée à l'une des deux bascules. Seul le changement de verrou maître entraînera un changement de verrou esclave. On les appelle donc des tongs maître-esclave. Le circuit total de la bascule maître-esclave est déclenché soit sur le front montant du signal d'horloge, soit sur le front descendant du signal d'horloge, selon la conception.

La bascule maître-esclave D illustrée ci-dessous est un dispositif déclenché par un front positif, ce qui signifie qu'il fonctionnera lorsque l'entrée d'horloge a un front montant. La première bascule (bascule maître) est connectée à un signal d'horloge négatif, c'est-à-dire inversé, et la deuxième bascule (bascule esclave) est connectée à un double inverse du signal d'horloge, c'est-à-dire un signal d'horloge normal.

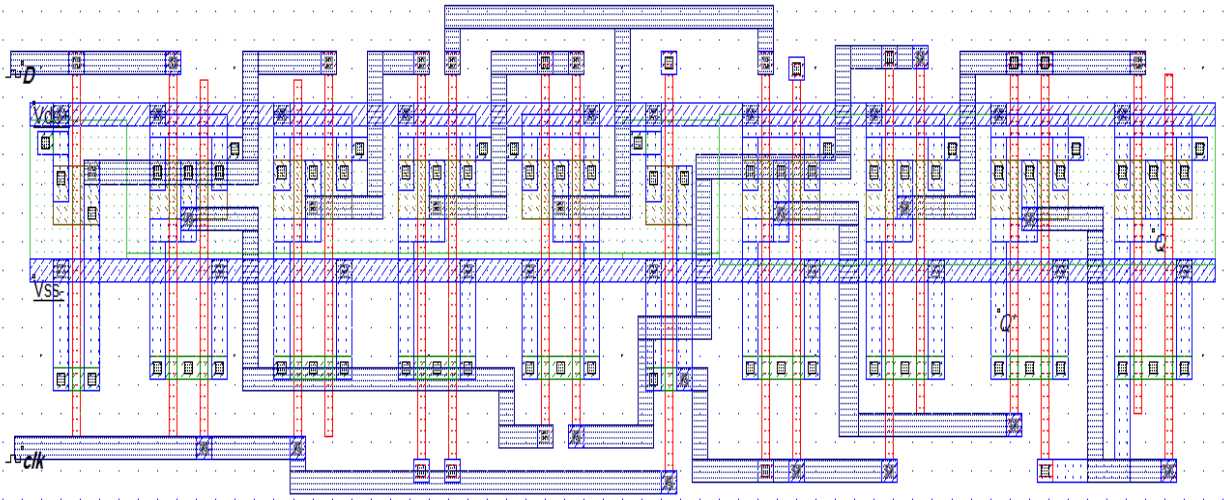


Figure 48: Layout de la bascule D maître-esclave.

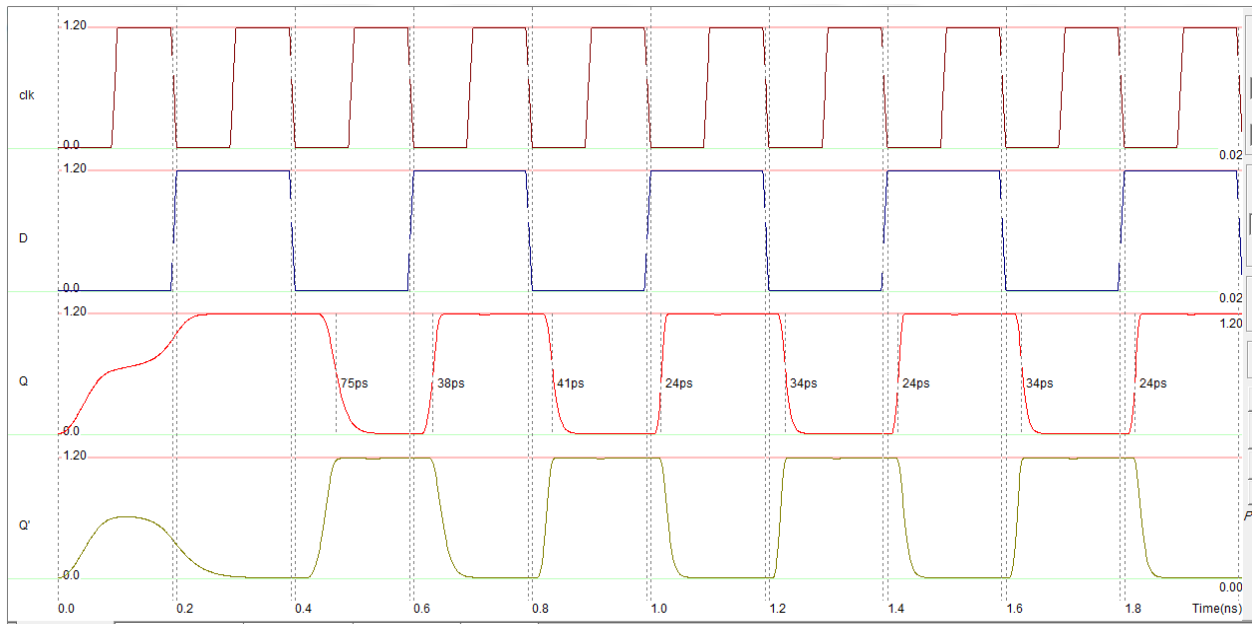


Figure 49: Résultat de la simulation du bascule D maître-esclave.

### III.2.6 Multiplexeur 4 à 1 :

Un multiplexeur 4 vers 1 comprend quatre lignes d'entrée de données comme 'A' à 'D', deux lignes de sélection comme S0 et S1 et une seule ligne de sortie Y. Les lignes de sélection S0 et S1 sélectionnent l'une des quatre lignes d'entrée pour connecter la ligne de sortie. La figure ci-dessous montre le schéma fonctionnel d'un multiplexeur 4 à 1 dans lequel le multiplexeur décode l'entrée via la ligne de sélection.

La table de vérité d'un multiplexeur 4 vers 1 est illustrée ci-dessous dans laquelle quatre combinaisons d'entrées 00, 10, 01 et 11 sur les lignes de sélection commutent respectivement les entrées 'A', 'B', 'C' et 'D' vers la sortie. Cela signifie que lorsque  $SEL0 = 0$  et  $SEL1 = 0$ , la sortie à MUX est 'A', de même MUX est 'B' si les entrées de sélection  $SEL0 = 0$  et  $SEL1 = 1$  et ainsi de suite.

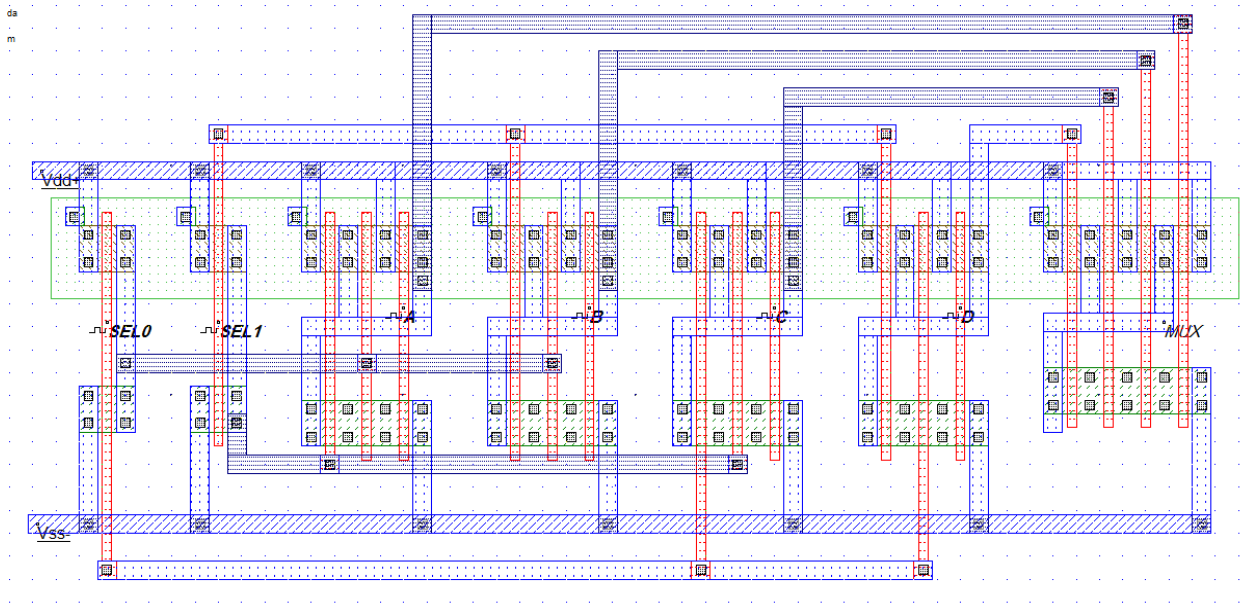


Figure 50: Layout de la multiplexeur 4 vers 1.

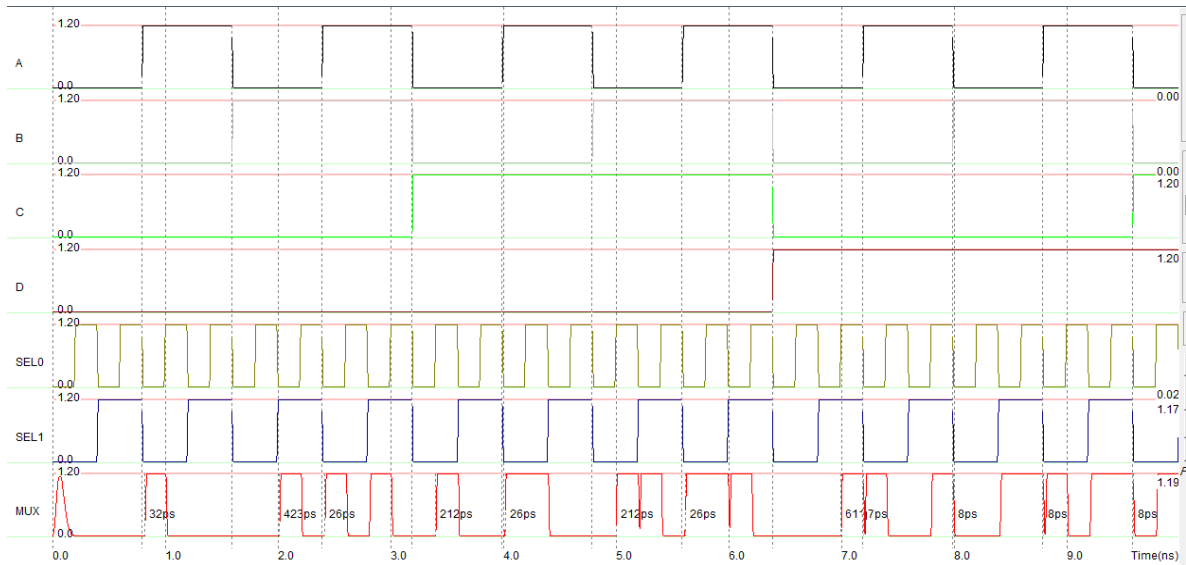


Figure 51: Résultat de la simulation de multiplexeur 4 vers 1.

### III.3 Registre décalage bidirectionnel universel 4-bits :

---

Pour le programme Microwind nous avons enregistré à décalage bidirectionnels universel comme indique dans le schéma de conception fig54.

S0 et S1 sont les broches sélectionnées qui permettent de sélectionner le mode de fonctionnement de ce registre. Cela peut être une opération de décalage à gauche ou une opération de décalage à droite ou un mode parallèle.

La broche 0 du premier  $4 \times 1$  Mux est envoyée à la broche de sortie de la première bascule. Observez les connexions comme indiqué sur la figure 40.

La broche 1 du premier 4X1 MUX est connectée à l'entrée série pour le décalage à droite. Dans ce mode, le registre décale les données vers la droite.

De même, la broche 2 du 4X1 MUX est connectée à l'entrée série pour le décalage gauche. Dans ce mode, le registre à décalage universel décale les données vers la gauche.

M1 est les données d'entrée parallèles données à la broche 3 du premier  $4 \times 1$  MUX pour fournir un fonctionnement en mode parallèle et stocke les données dans le registre.

De même, les bits de données d'entrée parallèles individuels restants sont donnés à la broche 3 du 4X1MUX associé pour fournir un chargement parallèle.

F1, F2, F3 et F4 sont les sorties parallèles des bascules, qui sont associées au  $4 \times 1$  MUX.

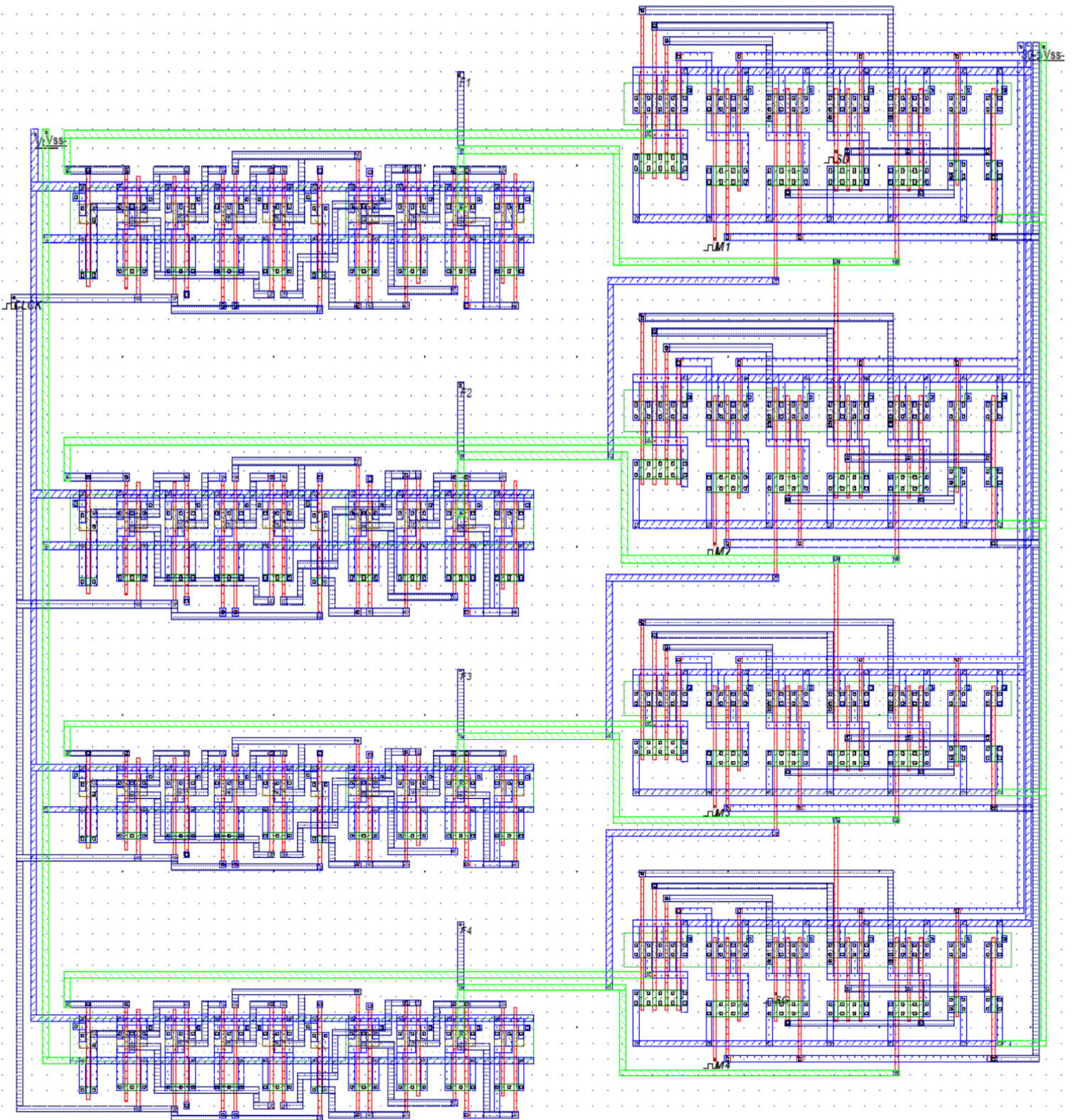


Figure 52:: Layout de la registre décalage bidirectionnel universel

Dans la simulation ci-dessous les broches sélectionnées  $S0 = 0$  et  $S1 = 0$ , alors ce registre ne fonctionne dans aucun mode. Cela signifie qu'il sera dans un état verrouillé ou aucun état de changement même si les impulsions d'horloge sont appliquées.

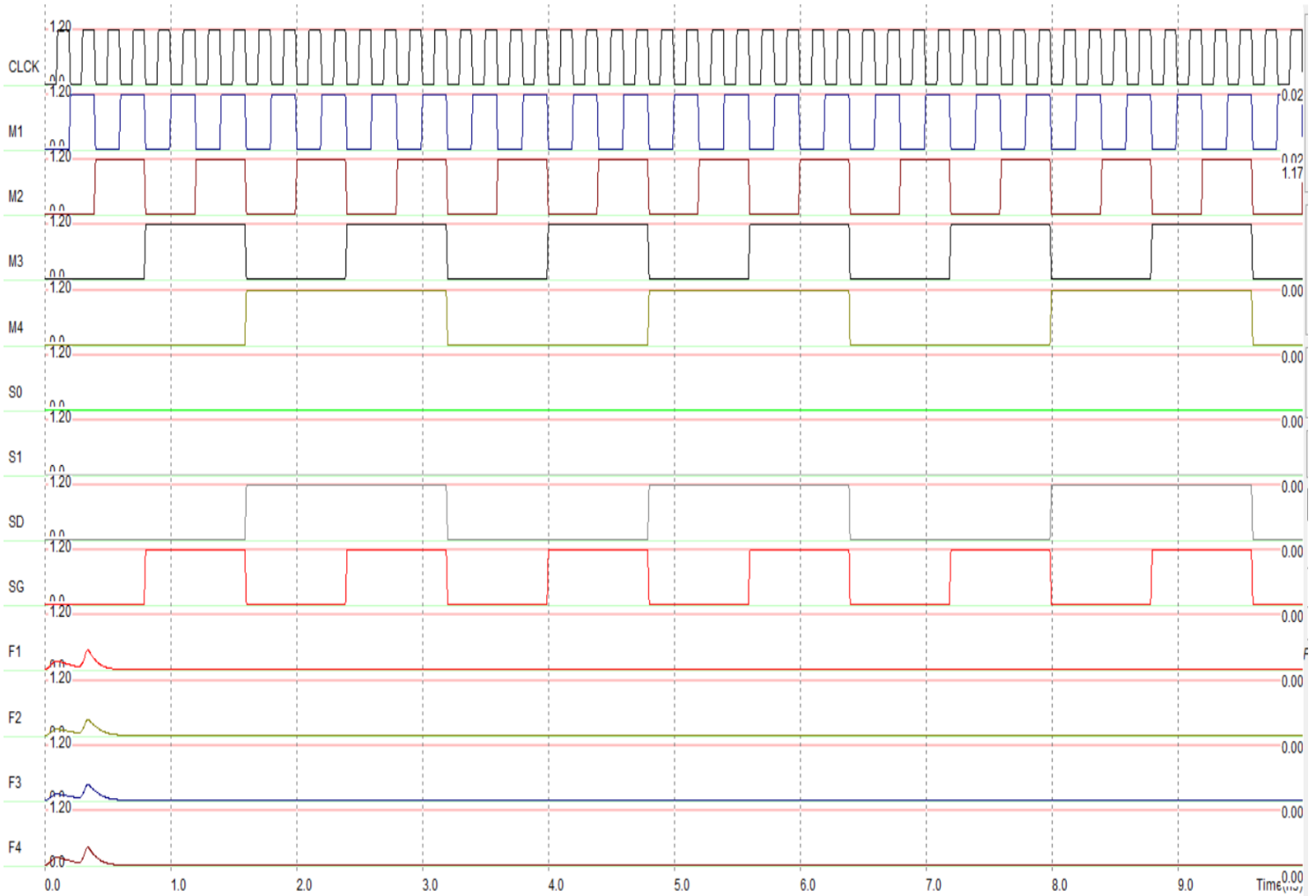


Figure 53:: Résultat de la simulation dans le cas  $S0=0$  &  $S1=0$

Dans la simulation suivent les broches sélectionnées  $S0 = 1$  et  $S1 = 0$ , alors ce registre décale les données vers la droite et effectue donc l'opération de décalage vers la droite.

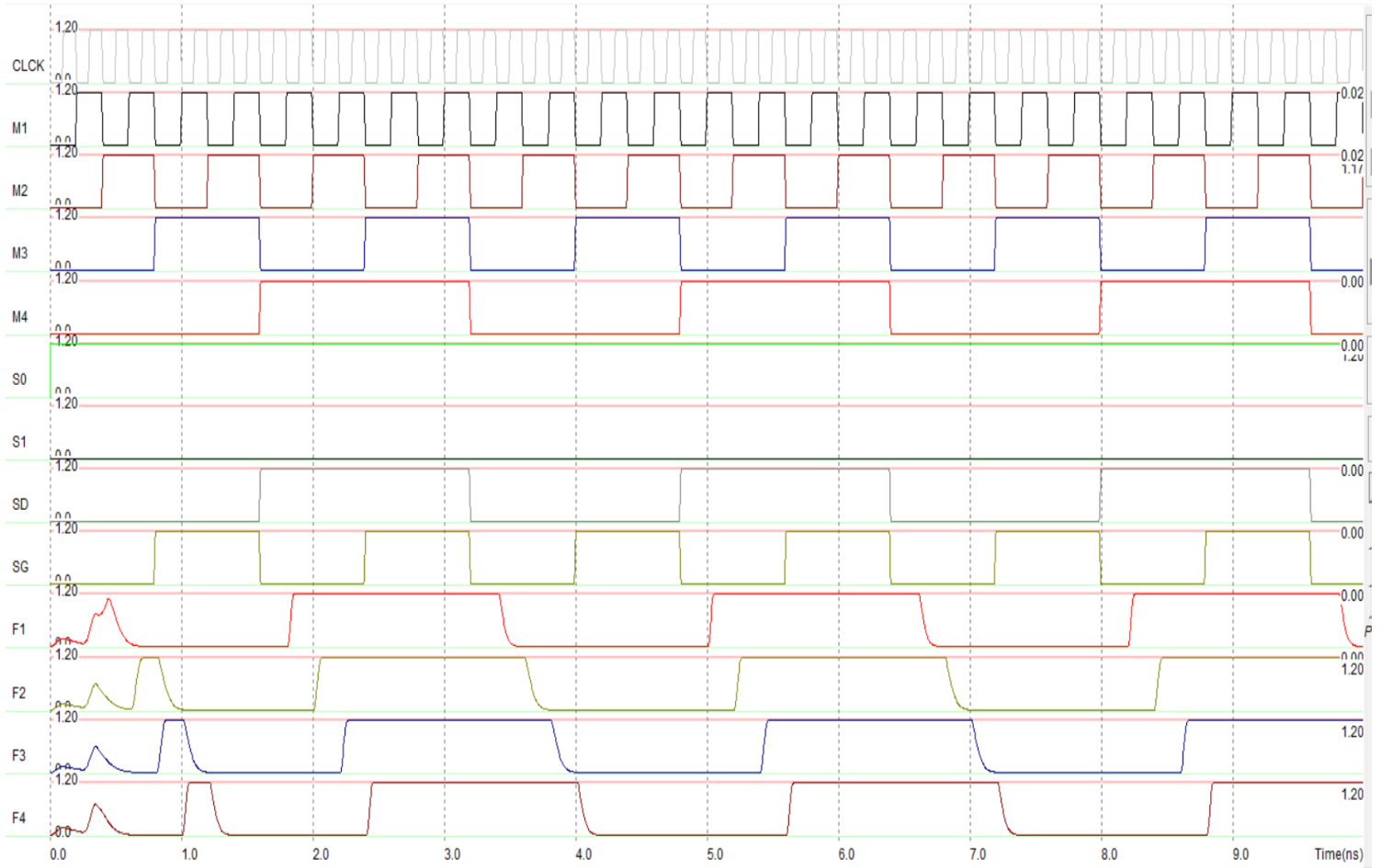


Figure 54.: Résultat de la simulation dans le cas  $S0=1$  &  $S1=0$



Les broches sélectionnées « S0 = 0 » et « S1 = 1 », alors ce registre transfère ou décale les données vers la gauche et stocke les données.

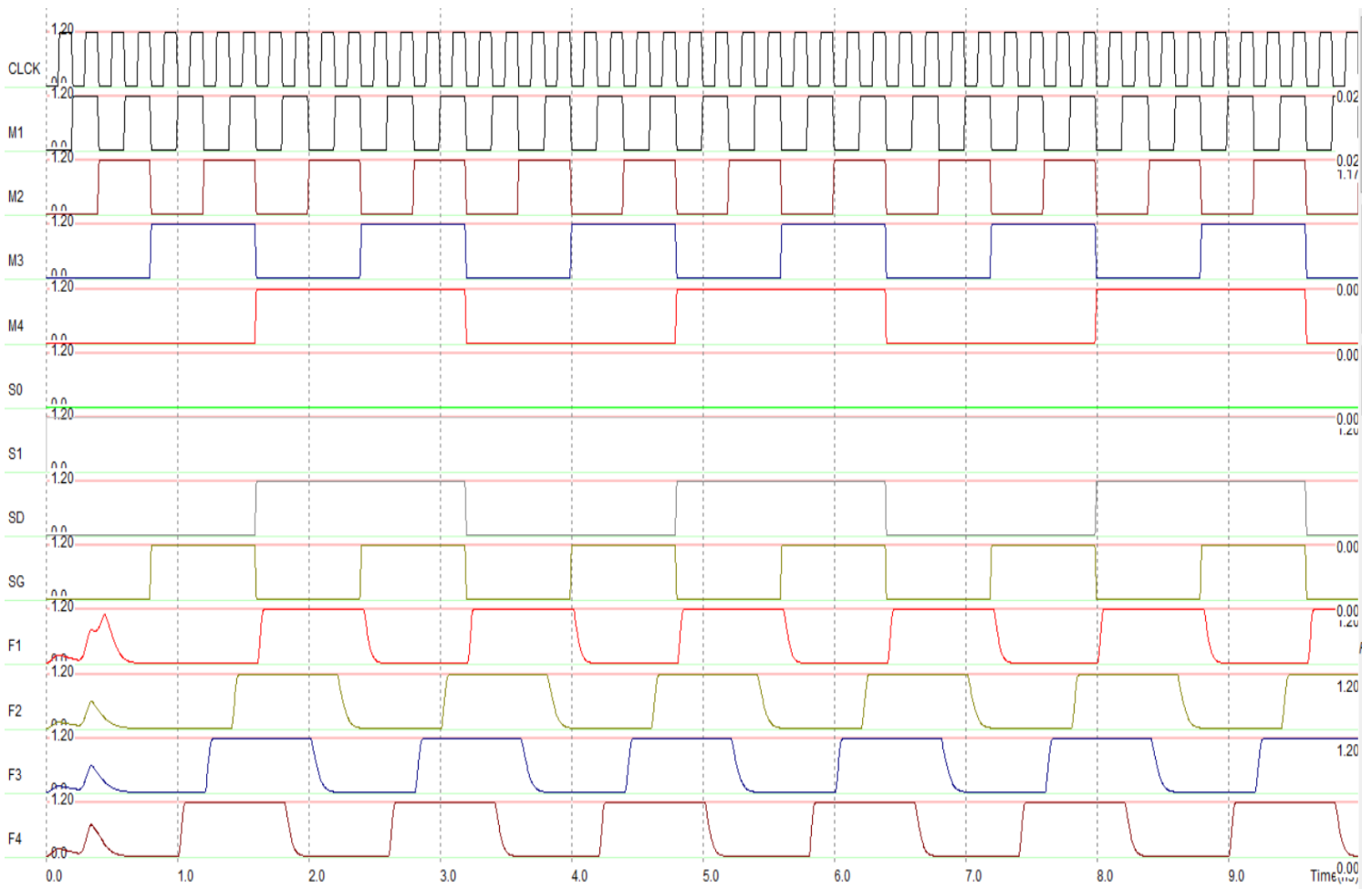


Figure 55:: Résultat de la simulation dans le cas S0=0 & S1=1

Si les broches sélectionnées  $S0 = 1$  et  $S1 = 1$ , alors ce registre charge les données en parallèle.  
 Par conséquent, il effectue l'opération de chargement parallèle et stocke les données.

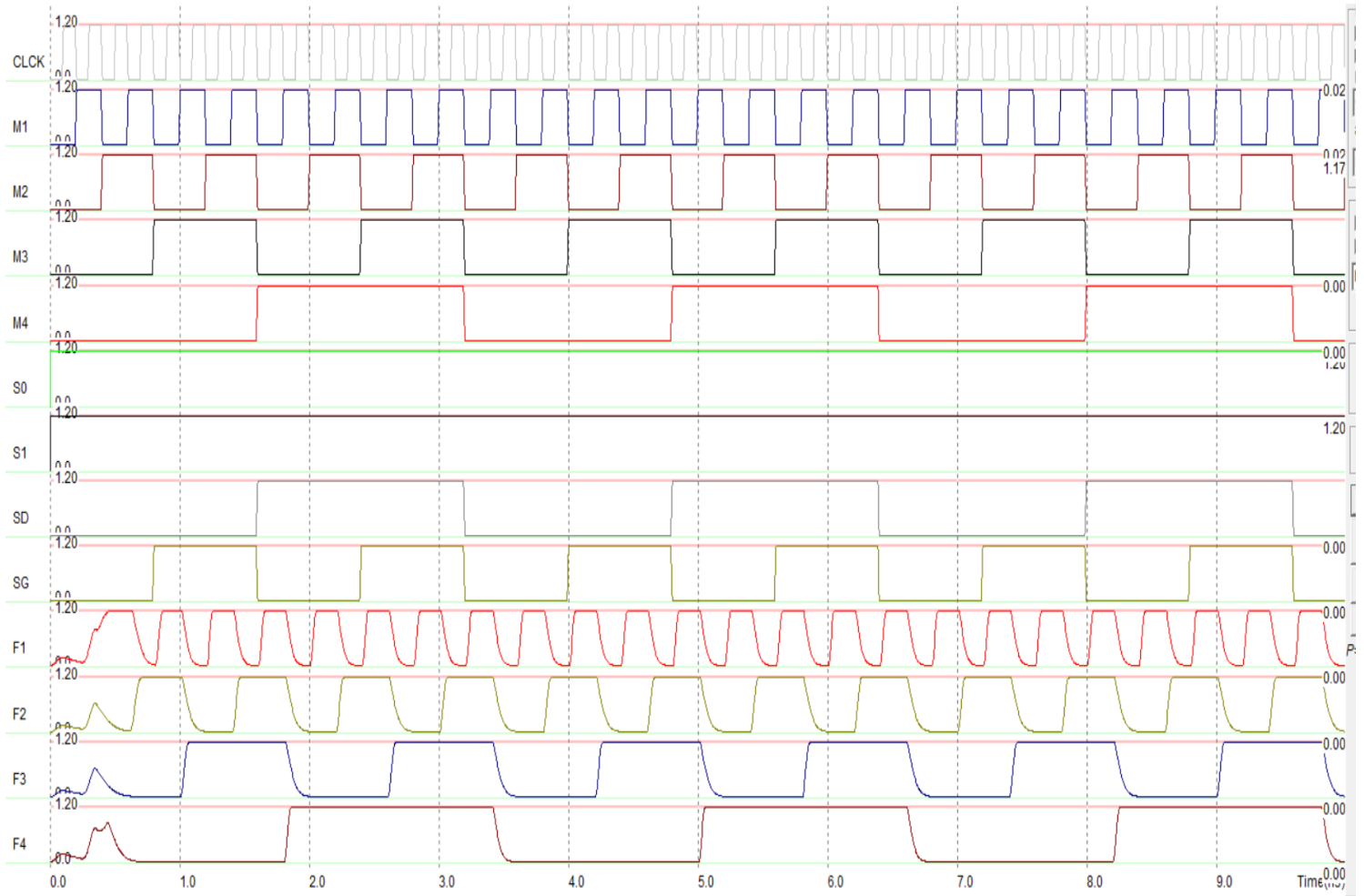


Figure 56:: Résultat de la simulation dans le cas  $S0=1$  &  $S1=1$

### **III.4 Conclusion :**

---

Dans ce chapitre, nous avons utilisé le logiciel ‘‘Microwind’’ pour concevoir le layout du registre à décalage bidirectionnel universel de 4 bits, nous avons utilisé quatre bascules D et quatre multiplexeurs 4 vers 1, enfin nous avons simulé les différentes fonctions du registre universel bidirectionnel.

## **Conclusion générale**

---

Au final, ce travail nous a permis d'appréhender les différents types de registres à décalage et son fonctionnement à travers la compréhension de sa structure. Cela nous a également aidés à savoir comment construire différents circuits en utilisant la technologie CMOS.

Dans le 1er chapitre nous avons découvert la microélectronique et la technologie CMOS, la comprendre nous a permis de découvrir ses différents composants et circuits.

Le 2ème chapitre a permis de connaître inclusivement les registres à décalage et ses différents types, nous avons également connu le rôle et les utilisations des registres à décalage, puis nous avons étudié le registre à décalage bidirectionnel universel : sa structure, ses avantages et ses applications.

Enfin, au 3ème chapitre par application de ce que nous avons appris des chapitres précédents et à l'aide du logiciel MICROWIND nous avons pu concevoir et simuler un registre à décalage bidirectionnel universel de 4 bits.

# Les références

- [1] <https://en.wikipedia.org/wiki/Microelectronics> (juin 2023)
- [2] Shamieh, Cathleen (2015-07-27). Electronics for dummies (3rd ed.). Hoboken, NJ
- [3] Article "A Brief History and Overview of Microelectronics", By: Arda Sengun & Richard Rojas
- [4] <https://www.cea.fr>, thematic publications, microelectronics (juin 2023)
- [5] <https://www.elprocus.com/transistor-transistor-logic-ttl/> (juin 2023)
- [6] <https://www.elprocus.com/mosfet-as-a-switch-circuit-diagram-free-circuits/> (juin 2023)
- [7] <https://components101.com/articles/mosfet-symbol-working-operation-types-and-applications> (juin 2023)
- [8] « Assia seghier », "Registre a décalage", "academia.edu"
- [9] "prof. Youcef Smara", « Cours de Registres », Licence électronique, Université des Sciences et de la Technologie Houari Boumediene
- [10] <https://electronicspost.com/the-shift-register/> (juin 2023)
- [11] [https://www.electronique-et-informatique.fr/Digit/Digit\\_8T.php](https://www.electronique-et-informatique.fr/Digit/Digit_8T.php) (juin 2023)
- [12] <https://riverglennapts.com/fr/shift-registers/792-applications-of-shift-registers.html> (juin 2023)
- [13] <https://fr.jf-parede.pt/what-is-universal-shift-register-its-working> (juin 2023)